

半導体層を残して、少なくとも周辺回路領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を除去する工程と、

前記表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層に表示素子部を、前記周辺回路領域の単結晶半導体層に周辺回路部を形成する工程と、

前記支持基板の所定深さにイオン注入層を形成する工程と、
剥離用アニール処理を行う工程と、
前記支持基板を前記イオン注入層の歪部から分離する工程と、
前記分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、
前記支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程とを含む超薄型電気光学表示装置の製造方法。

【請求項 10】

単結晶半導体からなる種子基板にイオン注入層を形成する工程と、
単結晶半導体からなる支持基板に多孔質半導体層を形成する工程と、
前記支持基板上に、前記多孔質半導体層を介して単結晶半導体層を形成する工程と、
前記単結晶半導体層上に、絶縁層を形成する工程と、
前記種子基板のイオン注入層と前記支持基板の絶縁層とを貼り合わせ、熱処理により前記種子基板のイオン注入層と前記支持基板の絶縁層とを共有結合させて単結晶半導体層を形成する工程と、

剥離用アニール処理を行い、前記種子基板を前記イオン注入層の歪部から分離する工程と、

少なくとも水素アニール処理により前記単結晶半導体層の表面をエッチングして平坦化する工程と、

前記単結晶半導体層の表面に絶縁層を形成し、更に非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を形成する工程と、

表示領域の絶縁層と非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を残して、少なくとも周辺回路領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を除去する工程と、

前記表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層に表示素子部を、前記周辺回路領域の単結晶半導体層に周辺回路部を、形成する工程と、

前記支持基板を前記多孔質半導体層から分離する工程と、
前記分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、
前記支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程とを含む超薄型電気光学表示装置の製造方法。

【請求項 11】

単結晶半導体からなる種子基板および支持基板に多孔質半導体層を形成する工程と、
前記種子基板および支持基板に、前記多孔質半導体層を介して単結晶半導体層を形成する工程と、

前記種子基板および支持基板の少なくとも一方に、前記単結晶半導体層を介して絶縁層を形成する工程と、

前記種子基板および支持基板を前記絶縁層の形成面で貼り合わせる工程と、
前記種子基板を、同種子基板の多孔質半導体層から分離する工程と、
前記種子基板の分離により露出した前記単結晶半導体層の表面を、少なくとも水素アニール処理によりエッチングして平坦化する工程と、
前記単結晶半導体層の表示領域をエッチングして絶縁層を露出させる工程と、
半導体エピタキシャル成長により前記表示領域に多結晶半導体層を、前記周辺回路領域に単結晶半導体層を形成する工程と、

前記表示領域の多結晶半導体層に表示素子部を、前記周辺回路領域の単結晶半導体層に周辺回路部を形成する工程と、

前記支持基板を同支持基板の多孔質半導体層から分離する工程と、
前記分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、
前記支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程と
を含む超薄型電気光学表示装置の製造方法。

【請求項 12】

単結晶半導体からなる種子基板にイオン注入層を形成する工程と、
単結晶半導体からなる支持基板に絶縁層を形成する工程と、
前記種子基板のイオン注入層と前記支持基板の絶縁層とを貼り合わせ、熱処理により前記イオン注入層と絶縁層とを共有結合させて単結晶半導体層を形成する工程と、
剥離用アニール処理を行い、前記種子基板を同種子基板のイオン注入層の歪部から分離する工程と、
少なくとも水素アニール処理により前記単結晶半導体層の表面をエッチングして平坦化する工程と、
前記単結晶半導体層の表示領域をエッチングして絶縁層を露出させる工程と、
半導体エピタキシャル成長により前記表示領域に多結晶半導体層を、前記周辺回路領域に単結晶半導体層を形成する工程と、
前記表示領域の多結晶半導体層に表示素子部を、前記周辺回路領域の単結晶半導体層に周辺回路部を形成する工程と、
前記支持基板の所定深さにイオン注入層を形成する工程と、
剥離用アニール処理を行う工程と、
前記支持基板を前記イオン注入層の歪部から分離する工程と、
前記分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、
前記支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程と
を含む超薄型電気光学表示装置の製造方法。

【請求項 13】

単結晶半導体からなる種子基板にイオン注入層を形成する工程と、
単結晶半導体からなる支持基板に多孔質半導体層を形成する工程と、
前記支持基板上に、前記多孔質半導体層を介して単結晶半導体層を形成する工程と、
前記単結晶半導体層上に、絶縁層を形成する工程と、
前記種子基板のイオン注入層と前記支持基板の絶縁層とを貼り合わせ、熱処理により前記種子基板のイオン注入層と前記支持基板の絶縁層とを共有結合させて単結晶半導体層を形成する工程と、
剥離用アニール処理を行い、前記種子基板を前記イオン注入層の歪部から分離する工程と、
少なくとも水素アニール処理により前記単結晶半導体層の表面をエッチングして平坦化する工程と、
前記単結晶半導体層の表示領域をエッチングして絶縁層を露出させる工程と、
半導体エピタキシャル成長により前記表示領域に多結晶半導体層を、前記周辺回路領域に単結晶半導体層を形成する工程と、
前記表示領域の多結晶半導体層に表示素子部を、前記周辺回路領域の単結晶半導体層に周辺回路部を形成する工程と、
前記支持基板を前記多孔質半導体層から分離する工程と、
前記分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、
前記支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程と
を含む超薄型電気光学表示装置の製造方法。

【請求項 14】

単結晶半導体からなる種子基板および支持基板に多孔質半導体層を形成する工程と、
前記種子基板および支持基板に、前記多孔質半導体層を介して単結晶半導体層を形成する工程と、
前記種子基板および支持基板の少なくとも一方に、前記単結晶半導体層を介して絶縁層

を形成する工程と、

前記種子基板および支持基板を前記絶縁層の形成面で貼り合わせる工程と、

前記種子基板を、同種子基板の多孔質半導体層から分離する工程と、

前記種子基板の分離により露出した前記単結晶半導体層の表面を、少なくとも水素アニール処理によりエッチングして平坦化する工程と、

前記単結晶半導体層の表示領域をエッチングして絶縁層を露出させる工程と、

全面に絶縁膜と非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を形成する工程と、

前記表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層に表示素子部を、少なくとも非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層をエッチングした前記周辺回路領域の単結晶半導体層に周辺回路部を形成する工程と、

前記支持基板を同支持基板の多孔質半導体層から分離する工程と、

前記分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、

前記支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程とを含む超薄型電気光学表示装置の製造方法。

【請求項 15】

単結晶半導体からなる種子基板にイオン注入層を形成する工程と、

単結晶半導体からなる支持基板に絶縁層を形成する工程と、

前記種子基板のイオン注入層と前記支持基板の絶縁層とを貼り合わせ、熱処理により前記イオン注入層と絶縁層とを共有結合させて単結晶半導体層を形成する工程と、

剥離用アニール処理を行い、前記種子基板を同種子基板のイオン注入層の歪部から分離する工程と、

少なくとも水素アニール処理により前記単結晶半導体層の表面をエッチングして平坦化する工程と、

前記単結晶半導体層の表示領域をエッチングして絶縁層を露出させる工程と、

全面に絶縁膜と非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を形成する工程と、

前記表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層に表示素子部を、少なくとも非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層をエッチングした前記周辺回路領域の単結晶半導体層に周辺回路部を形成する工程と、

前記支持基板の所定深さにイオン注入層を形成する工程と、

剥離用アニール処理を行う工程と、

前記支持基板を前記イオン注入層の歪部から分離する工程と、

前記分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、

前記支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程とを含む超薄型電気光学表示装置の製造方法。

【請求項 16】

単結晶半導体からなる種子基板にイオン注入層を形成する工程と、

単結晶半導体からなる支持基板に多孔質半導体層を形成する工程と、

前記支持基板上に、前記多孔質半導体層を介して単結晶半導体層を形成する工程と、

前記単結晶半導体層上に、絶縁層を形成する工程と、

前記種子基板のイオン注入層と前記支持基板の絶縁層とを貼り合わせ、熱処理により前記種子基板のイオン注入層と前記支持基板の絶縁層とを共有結合させて単結晶半導体層を形成する工程と、

剥離用アニール処理を行い、前記種子基板を前記イオン注入層の歪部から分離する工程と、

少なくとも水素アニール処理により前記単結晶半導体層の表面をエッチングして平坦化する工程と、

前記単結晶半導体層の表示領域をエッチングして絶縁層を露出させる工程と、
全面に絶縁膜と非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を形成する工程と、

前記表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層に表示素子部を、少なくとも非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層をエッチングした前記周辺回路領域の単結晶半導体層に周辺回路部をそれぞれ形成する工程と、

前記支持基板を前記多孔質半導体層から分離する工程と、
前記分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、
前記支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程と
を含む超薄型電気光学表示装置の製造方法。

【請求項 17】

単結晶半導体からなる種子基板および支持基板に多孔質半導体層を形成する工程と、
前記種子基板および支持基板に、前記多孔質半導体層を介して単結晶半導体層を形成する工程と、

前記種子基板および支持基板の少なくとも一方に、前記単結晶半導体層を介して絶縁層を形成する工程と、

前記種子基板および支持基板を前記絶縁層の形成面で貼り合わせる工程と、
前記種子基板を、同種子基板の多孔質半導体層から分離する工程と、
前記種子基板の分離により露出した前記単結晶半導体層の表面を、少なくとも水素アニール処理によりエッチングして平坦化する工程と、

前記単結晶半導体層の表示領域をエッチングして絶縁層を露出させる工程と、
表示領域内の多結晶半導体表示素子形成領域に遮光性金属層を形成する工程と、
その上を絶縁層で覆う工程と、
半導体エピタキシャル成長により前記表示領域に多結晶半導体層を、前記周辺回路領域に単結晶半導体層を形成する工程と、

前記表示領域の多結晶半導体層に表示素子部を、前記周辺回路領域の単結晶半導体層に周辺回路部を形成する工程と、

前記支持基板を同支持基板の多孔質半導体層から分離する工程と、
前記分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、
前記支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程と
を含む超薄型電気光学表示装置の製造方法。

【請求項 18】

単結晶半導体からなる種子基板にイオン注入層を形成する工程と、
単結晶半導体からなる支持基板に絶縁層を形成する工程と、
前記種子基板のイオン注入層と前記支持基板の絶縁層とを貼り合わせ、熱処理により前記イオン注入層と絶縁層とを共有結合させて単結晶半導体層を形成する工程と、

剥離用アニール処理を行い、前記種子基板を同種子基板のイオン注入層の歪部から分離する工程と、

少なくとも水素アニール処理により前記単結晶半導体層の表面をエッチングして平坦化する工程と、

前記単結晶半導体層の表示領域をエッチングして絶縁層を露出させる工程と、
表示領域内の多結晶半導体表示素子形成領域に遮光性金属層を形成する工程と、
その上を絶縁層で覆う工程と、
半導体エピタキシャル成長により前記表示領域に多結晶半導体層を、前記周辺回路領域に単結晶半導体層を形成する工程と、

前記表示領域の多結晶半導体層に表示素子部を、前記周辺回路領域の単結晶半導体層に周辺回路部を形成する工程と、

前記支持基板の所定深さにイオン注入層を形成する工程と、
剥離用アニール処理を行う工程と、

前記支持基板を前記イオン注入層の歪部から分離する工程と、
前記分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、
前記支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程と
を含む超薄型電気光学表示装置の製造方法。

【請求項 19】

単結晶半導体からなる種子基板にイオン注入層を形成する工程と、
単結晶半導体からなる支持基板に多孔質半導体層を形成する工程と、
前記支持基板上に、前記多孔質半導体層を介して単結晶半導体層を形成する工程と、
前記単結晶半導体層上に、絶縁層を形成する工程と、
前記種子基板のイオン注入層と前記支持基板の絶縁層とを貼り合わせ、熱処理により前記種子基板のイオン注入層と前記支持基板の絶縁層とを共有結合させて単結晶半導体層を形成する工程と、
剥離用アニール処理を行い、前記種子基板を前記イオン注入層の歪部から分離する工程と、
少なくとも水素アニール処理により前記単結晶半導体層の表面をエッチングして平坦化する工程と、
前記単結晶半導体層の表示領域をエッチングして絶縁層を露出させる工程と、
表示領域内の多結晶半導体表示素子形成領域に遮光性金属層を形成する工程と、
その上を絶縁層で覆う工程と、
半導体エピタキシャル成長により前記表示領域に多結晶半導体層を、前記周辺回路領域に単結晶半導体層を形成する工程と、
前記表示領域の多結晶半導体層に表示素子部を、前記周辺回路領域の単結晶半導体層に周辺回路部を形成する工程と、
前記支持基板を前記多孔質半導体層から分離する工程と、
前記分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、
前記支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程と
を含む超薄型電気光学表示装置の製造方法。

【請求項 20】

単結晶半導体からなる種子基板および支持基板に多孔質半導体層を形成する工程と、
前記種子基板および支持基板に、前記多孔質半導体層を介して単結晶半導体層を形成する工程と、
前記種子基板および支持基板の少なくとも一方に、前記単結晶半導体層を介して絶縁層を形成する工程と、
前記種子基板および支持基板を前記絶縁層の形成面で貼り合わせる工程と、
前記種子基板を、同種子基板の多孔質半導体層から分離する工程と、
前記種子基板の分離により露出した前記単結晶半導体層の表面を、少なくとも水素アニール処理によりエッチングして平坦化する工程と、
前記単結晶半導体層の表示領域をエッチングして絶縁層を露出させる工程と、
表示領域内の非晶質半導体または非晶質及び多結晶混在半導体または多結晶半導体表示素子形成領域に遮光性金属層を形成する工程と、
全面に絶縁層と非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を形成する工程と、
前記表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層に表示素子部を、少なくとも非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層をエッチングした前記周辺回路領域の単結晶半導体層に周辺回路部を形成する工程と、
前記支持基板を同支持基板の多孔質半導体層から分離する工程と、
前記分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、
前記支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程と
を含む超薄型電気光学表示装置の製造方法。

【請求項 2 1】

単結晶半導体からなる種子基板にイオン注入層を形成する工程と、
単結晶半導体からなる支持基板に絶縁層を形成する工程と、
前記種子基板のイオン注入層と前記支持基板の絶縁層とを貼り合わせ、熱処理により前記イオン注入層と絶縁層とを共有結合させて単結晶半導体層を形成する工程と、
剥離用アニール処理を行い、前記種子基板を同種子基板のイオン注入層の歪部から分離する工程と、
少なくとも水素アニール処理により前記単結晶半導体層の表面をエッチングして平坦化する工程と、
前記単結晶半導体層の表示領域をエッチングして絶縁層を露出させる工程と、
表示領域内の非晶質半導体または非晶質及び多結晶混在半導体または多結晶半導体表示素子形成領域に遮光性金属層を形成する工程と、
全面に絶縁層と非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を形成する工程と、
前記表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層に表示素子部を、少なくとも非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層をエッチングした前記周辺回路領域の単結晶半導体層に周辺回路部を形成する工程と、
前記支持基板の所定深さにイオン注入層を形成する工程と、
剥離用アニール処理を行う工程と、
前記支持基板を前記イオン注入層の歪部から分離する工程と、
前記分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、
前記支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程と
を含む超薄型電気光学表示装置の製造方法。

【請求項 2 2】

単結晶半導体からなる種子基板にイオン注入層を形成する工程と、
単結晶半導体からなる支持基板に多孔質半導体層を形成する工程と、
前記支持基板上に、前記多孔質半導体層を介して単結晶半導体層を形成する工程と、
前記単結晶半導体層上に、絶縁層を形成する工程と、
前記種子基板のイオン注入層と前記支持基板の絶縁層とを貼り合わせ、熱処理により前記種子基板のイオン注入層と前記支持基板の絶縁層とを共有結合させて単結晶半導体層を形成する工程と、
剥離用アニール処理を行い、前記種子基板を前記イオン注入層の歪部から分離する工程と、
少なくとも水素アニール処理により前記単結晶半導体層の表面をエッチングして平坦化する工程と、
前記単結晶半導体層の表示領域をエッチングして絶縁層を露出させる工程と、
表示領域内の非晶質半導体または非晶質及び多結晶混在半導体または多結晶半導体表示素子形成領域に遮光性金属層を形成する工程と、
全面に絶縁層と非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を形成する工程と、
前記表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層に表示素子部を、少なくとも非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層をエッチングした前記周辺回路領域の単結晶半導体層に周辺回路部を形成する工程と、
前記支持基板を前記多孔質半導体層から分離する工程と、
前記分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、
前記支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程と
を含む超薄型電気光学表示装置の製造方法。

【請求項 2 3】

前記表示領域の多結晶半導体層を選択的に四族元素の少なくとも1種をイオン注入またはイオンドーピングして非晶質半導体層化した後に固相成長させて結晶粒径を制御した多結晶半導体層を形成する工程と、

前記表示領域の結晶粒径を制御した多結晶半導体層に表示素子部を、前記周辺回路領域の単結晶半導体層に周辺回路部を、形成する工程と

を含む請求項1から請求項5、請求項11から請求項13、請求項17から請求項19のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項24】

前記表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を選択的に四族元素の少なくとも1種をイオン注入またはイオンドーピングした後に固相成長させて結晶粒径を制御した多結晶半導体層を形成する工程と、

前記表示領域の結晶粒径を制御した多結晶半導体層に表示素子部を、前記周辺回路領域の単結晶半導体層に周辺回路部を、形成する工程と

を含む請求項6から請求項10、請求項14から請求項16、請求項20から請求項22のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項25】

前記表示領域の多結晶半導体層を再結晶化させて結晶粒径を制御した多結晶半導体層に形成する工程と、

前記表示領域の結晶粒径を制御した多結晶半導体層に表示素子部を、前記周辺回路領域の単結晶半導体層に周辺回路部を、それぞれ形成する工程と

を含む請求項1から請求項5、請求項11から請求項13、請求項17から請求項19のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項26】

前記表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を再結晶化させて結晶粒径を制御した多結晶半導体層に形成する工程と、

前記表示領域の結晶粒径を制御した多結晶半導体層に表示素子部を、前記周辺回路領域の単結晶半導体層に周辺回路部を、形成する工程と

を含む請求項6から請求項10、請求項14から請求項16、請求項20から請求項22のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項27】

前記表示領域の多結晶半導体層を選択的に四族元素の少なくとも1種をイオン注入またはイオンドーピングした後に、前記表示領域を再結晶化させて結晶粒径を制御した多結晶半導体層に形成する工程と、

前記表示領域の結晶粒径を制御した多結晶半導体層に表示素子部を、前記周辺回路領域の単結晶半導体層に周辺回路部を、形成する工程と

を含む請求項1から請求項5、請求項11から請求項13、請求項17から請求項19のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項28】

前記表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を選択的に四族元素の少なくとも1種をイオン注入またはイオンドーピングした後に、前記表示領域を再結晶化させて結晶粒径を制御した多結晶半導体層に形成する工程と、

前記表示領域の結晶粒径を制御した多結晶半導体層に表示素子部を、前記周辺回路領域の単結晶半導体層に周辺回路部を、形成する工程と

を含む請求項6から請求項10、請求項14から請求項16、請求項20から請求項22のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項29】

前記半導体エピタキシャル成長により四族元素の少なくとも1種を含有する多結晶半導体層を前記表示領域に、単結晶半導体層を前記周辺回路領域に形成する工程と、

前記表示領域の多結晶半導体層を固相成長させて結晶粒径を制御した多結晶半導体層を形成する工程と、

前記表示領域の結晶粒径を制御した多結晶半導体層に表示素子部を、前記周辺回路領域の単結晶半導体層に周辺回路部を、形成する工程と
を含む請求項 1 から請求項 5、請求項 11 から請求項 13、請求項 17 から請求項 19 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 30】

前記半導体エピタキシャル成長により四族元素の少なくとも 1 種を含有する多結晶半導体層を前記表示領域に、単結晶半導体層を前記周辺回路領域に形成する工程と、

前記表示領域の多結晶半導体層を再結晶化させて結晶粒径を制御した多結晶半導体層に形成する工程と、

前記表示領域の結晶粒径を制御した多結晶半導体層に表示素子部を、前記周辺回路領域の単結晶半導体層に周辺回路部を、形成する工程と

を含む請求項 1 から請求項 5、請求項 11 から請求項 13、請求項 17 から請求項 19 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 31】

四族元素の少なくとも 1 種を含有する非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を前記表示領域に、単結晶半導体層を前記周辺回路領域に形成する工程と、

前記表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を選択的に固相成長させて結晶粒径を制御した多結晶半導体層を形成する工程と、

前記表示領域の結晶粒径を制御した多結晶半導体層に表示素子部を、前記周辺回路領域の単結晶半導体層に周辺回路部を形成する工程と

を含む請求項 6 から請求項 10、請求項 14 から請求項 16、請求項 20 から請求項 22 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 32】

四族元素の少なくとも 1 種を含有する非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を前記表示領域に、単結晶半導体層を前記周辺回路領域に形成する工程と、

前記表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を再結晶化させて結晶粒径を制御した多結晶半導体層に形成する工程と、

前記表示領域の結晶粒径を制御した多結晶半導体層に表示素子部を、前記周辺回路領域の単結晶半導体層に周辺回路部を、形成する工程と

を含む請求項 6 から請求項 10、請求項 14 から請求項 16、請求項 20 から請求項 22 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 33】

前記支持基板の分離は、前記各超薄型電気光学表示装置に分割する際の分割領域内の分割線に沿って前記単結晶半導体層から少なくとも前記多孔質半導体層まで溝を形成した後に行う

ことを特徴とする請求項 1、請求項 2、請求項 5、請求項 6、請求項 7、請求項 10、請求項 11、請求項 13、請求項 14、請求項 16、請求項 17、請求項 19、請求項 20、請求項 22、請求項 23、請求項 24、請求項 25、請求項 26、請求項 27、請求項 28、請求項 29、請求項 30、請求項 31 または請求項 32 に記載の超薄型電気光学表示装置の製造方法。

【請求項 34】

前記支持基板の分離は、前記各超薄型電気光学表示装置に分割する際の分割領域内の分割線に沿って前記単結晶半導体層から少なくとも前記支持基板のイオン注入層の歪部まで溝を形成した後に行う

ことを特徴とする請求項 3、請求項 4、請求項 8、請求項 9、請求項 12、請求項 15、請求項 18、請求項 21、請求項 23、請求項 24、請求項 25、請求項 26、請求項 27、請求項 28、請求項 29、請求項 30、請求項 31 または請求項 32 に記載の超薄型電気光学表示装置の製造方法。

【請求項 35】

前記多孔質半導体層からの分離は、回転中の前記多孔質半導体層への気体、液体、または気体と液体との混合体の高圧流体ジェットの噴射により行うことを特徴とする請求項1、請求項2、請求項5、請求項6、請求項7、請求項10、請求項11、請求項13、請求項14、請求項16、請求項17、請求項19、請求項20、請求項22、請求項23、請求項24、請求項25、請求項26、請求項27、請求項28、請求項29、請求項30、請求項31、請求項32または請求項33に記載の超薄型電気光学表示装置の製造方法。

【請求項 36】

前記剥離用アニール処理後のイオン注入層の歪部からの分離は、回転中の前記イオン注入層への気体、液体、または気体と液体との混合体の高圧流体ジェットの噴射により行うことを特徴とする請求項3、請求項4、請求項5、請求項8、請求項9、請求項10、請求項12、請求項13、請求項15、請求項16、請求項18、請求項19、請求項21、請求項22、請求項23、請求項24、請求項25、請求項26、請求項27、請求項28、請求項29、請求項30、請求項31、請求項32または請求項34に記載の超薄型電気光学表示装置の製造方法。

【請求項 37】

前記高圧流体ジェットは、微細な固体を添加したものであることを特徴とする請求項35または請求項36に記載の超薄型電気光学表示装置の製造方法。

【請求項 38】

前記高圧流体ジェットは、超音波を印加したものであることを特徴とする請求項35または請求項36に記載の超薄型電気光学表示装置の製造方法。

【請求項 39】

前記多孔質半導体層からの分離は、回転中の前記多孔質半導体層へのレーザー加工により行うことを特徴とする請求項1、請求項2、請求項5、請求項6、請求項7、請求項10、請求項11、請求項13、請求項14、請求項16、請求項17、請求項19、請求項20、請求項22、請求項23、請求項24、請求項25、請求項26、請求項27、請求項28、請求項29、請求項30、請求項31、請求項32または請求項33に記載の超薄型電気光学表示装置の製造方法。

【請求項 40】

前記イオン注入層からの分離は、回転中の前記イオン注入層へのレーザー加工により行うことを特徴とする請求項3、請求項4、請求項5、請求項8、請求項9、請求項10、請求項12、請求項13、請求項15、請求項16、請求項18、請求項19、請求項21、請求項22、請求項23、請求項24、請求項25、請求項26、請求項27、請求項28、請求項29、請求項30、請求項31、請求項32または請求項34に記載の超薄型電気光学表示装置の製造方法。

【請求項 41】

前記多孔質半導体層からの分離は、回転中の前記多孔質半導体層へのレーザーウオータージェット加工により行うことを特徴とする請求項1、請求項2、請求項5、請求項6、請求項7、請求項10、請求項11、請求項13、請求項14、請求項16、請求項17、請求項19、請求項20、請求項22、請求項23、請求項24、請求項25、請求項26、請求項27、請求項28、請求項29、請求項30、請求項31、請求項32または請求項33に記載の超薄型電気光学表示装置の製造方法。

【請求項 42】

前記イオン注入層からの分離は、回転中の前記イオン注入層へのレーザーウオーター

ェット加工により行う

ことを特徴とする請求項 3、請求項 4、請求項 5、請求項 8、請求項 9、請求項 10、請求項 12、請求項 13、請求項 15、請求項 16、請求項 18、請求項 19、請求項 21、請求項 22、請求項 23、請求項 24、請求項 25、請求項 26、請求項 27、請求項 28、請求項 29、請求項 30、請求項 31、請求項 32 または請求項 34 に記載の超薄型電気光学表示装置の製造方法。

【請求項 43】

前記剥離用アニールは、ラピッドサーマルアニールにより行う

ことを特徴とする請求項 3、請求項 4、請求項 5、請求項 8、請求項 9、請求項 10、請求項 12、請求項 13、請求項 15、請求項 16、請求項 18、請求項 19、請求項 21、請求項 22、請求項 23、請求項 24、請求項 25、請求項 26、請求項 27、請求項 28、請求項 29、請求項 30、請求項 31 または請求項 32 に記載の超薄型電気光学表示装置の製造方法。

【請求項 44】

前記剥離用アニールは、前記支持基板の裏面から熱放射させる

ことを特徴とする請求項 43 に記載の超薄型電気光学表示装置の製造方法。

【請求項 45】

前記単結晶半導体層の表面を、紫外線照射硬化型テープを介して流体冷却する

ことを特徴とする請求項 44 に記載の超薄型電気光学表示装置の製造方法。

【請求項 46】

前記表示素子部および周辺回路部を形成した支持基板に所定の液晶ギャップを介して対向基板を重ね合わせてシールした後に前記支持基板の分離を行い、

前記分離後の超薄型電気光学表示素子基板に支持体を接着剤で貼り付け、

前記各超薄型電気光学表示装置に分割後に液晶注入封止する

ことを特徴とする請求項 1 から 34 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 47】

前記表示素子部および周辺回路部を形成した支持基板に所定の液晶ギャップを介して対向基板を重ね合わせてシールした後に前記支持基板の分離を行い、

前記分離後の超薄型電気光学表示素子基板内の良品チップに支持体の良品チップを接着剤で貼り付け、

前記各超薄型電気光学表示装置に分割後に液晶注入封止する

ことを特徴とする請求項 1 から 34 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 48】

前記分離後の超薄型電気光学表示素子基板に支持体を接着剤で貼り付けた後、

透明電極形成して配向膜形成および配向処理した対向基板を、配向膜形成および配向処理した前記電気光学表示素子基板に、所定の液晶ギャップを介して重ね合わせてシールし、

前記各超薄型電気光学表示装置に分割後に液晶注入封止する

ことを特徴とする請求項 1 から 34 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 49】

前記分離後の超薄型電気光学表示素子基板に支持体を接着剤で貼り付けた後、

透明電極形成して配向膜形成および配向処理して切断した対向基板の良品チップを、配向膜形成および配向処理した前記電気光学表示素子基板内の良品チップに、所定の液晶ギャップを介して重ね合わせてシールし、

前記各超薄型電気光学表示装置に分割した後に液晶注入封止、あるいは液晶注入封止した後に前記各超薄型電気光学表示装置に分割する

ことを特徴とする請求項 1 から 34 のいずれかに記載の超薄型電気光学表示装置の製造方

法。

【請求項 50】

前記分離後の超薄型電気光学表示素子基板に支持体を接着剤で貼り付けた後、
透明電極形成して配向膜形成および配向処理して切断した対向基板の良品チップを、配向膜形成および配向処理して切断した前記電気光学表示素子基板の良品チップに、所定の液晶ギャップを介して重ね合わせてシールし、
液晶注入封止した後に前記各超薄型電気光学表示装置に分割することを特徴とする請求項 1 から 34 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 51】

前記単結晶半導体層の電気光学表示素子基板内の良品チップに所定の液晶ギャップを介して対向基板の良品チップを重ね合わせてシールし、
液晶注入封止した後に前記支持基板を分離し、
前記分離後の超薄型電気光学表示素子基板内に支持体を接着剤で貼り付け、
前記各超薄型電気光学表示装置に分割することを特徴とする請求項 1 から 34 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 52】

前記単結晶半導体層の電気光学表示素子基板内の良品チップに所定の液晶ギャップを介して対向基板の良品チップを重ね合わせてシールし、
液晶注入封止した後に前記支持基板を分離し、
前記分離後の超薄型電気光学表示素子基板内の良品チップに支持体の良品チップを接着剤で貼り付け、
前記各超薄型電気光学表示装置に分割することを特徴とする請求項 1 から 34 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 53】

前記電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、
この除去した部分を光透過性材料により埋め込み表面平坦化し、この上に画素表示素子に接続した透明電極を形成して配向膜形成および配向処理した前記電気光学表示素子基板に、透明電極形成して配向膜形成および配向処理した対向基板を、所定の液晶ギャップを介して重ね合わせてシールした後、
前記支持基板の分離を行い、
この分離後の超薄型電気光学表示素子基板に透明な支持体を透明接着剤で貼り付け、
前記各超薄型電気光学表示装置に分割後に液晶注入封止することを特徴とする請求項 1 から 34 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 54】

前記電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、
この除去した部分を光透過性材料により埋め込み表面平坦化し、この上に画素表示素子に接続した透明電極を形成して配向膜形成および配向処理した前記電気光学表示素子基板に、透明電極形成して配向膜形成および配向処理した対向基板を、所定の液晶ギャップを介して重ね合わせてシールした後、
前記支持基板の分離を行い、
この分離後の超薄型電気光学表示素子基板内の良品チップに透明な支持体の良品チップを透明接着剤で貼り付け、
前記各超薄型電気光学表示装置に分割後に液晶注入封止することを特徴とする請求項 1 から 34 のいずれかに記載の超薄型電気光学表示装置の製造方

法。

【請求項 5 5】

前記電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、

この除去した部分を光透過性材料により埋め込み表面平坦化し、この上に画素表示素子に接続した透明電極を形成して配向膜形成および配向処理した前記電気光学表示素子基板内の良品チップに、透明電極形成して配向膜形成および配向処理した対向基板の良品チップを、所定の液晶ギャップを介して重ね合わせてシールした後に液晶注入封止し、

前記支持基板の分離を行い、少なくとも表示領域の画素開口部の光透過性材料を露出させ、

この分離後の超薄型電気光学表示素子基板に透明な支持体を透明接着剤で貼り付け、

前記各超薄型電気光学表示装置に分割する

ことを特徴とする請求項 1 から 3 4 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 5 6】

前記電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、

この除去した部分を光透過性材料により埋め込み表面平坦化し、この上に画素表示素子に接続した透明電極を形成して配向膜形成および配向処理した前記電気光学表示素子基板内の良品チップに、透明電極形成して配向膜形成および配向処理した対向基板の良品チップを、所定の液晶ギャップを介して重ね合わせてシールした後に液晶注入封止し、

前記支持基板の分離を行い、少なくとも表示領域の画素開口部の光透過性材料を露出させ、

この分離後の超薄型電気光学表示素子基板内の良品チップに透明な支持体の良品チップを透明接着剤で貼り付け、

前記各超薄型電気光学表示装置に分割する

ことを特徴とする請求項 1 から 3 4 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 5 7】

配向膜形成および配向処理した前記電気光学表示素子基板内の良品チップに、透明電極形成して配向膜形成および配向処理した対向基板の良品チップを、所定の液晶ギャップを介して重ね合わせてシールした後に液晶注入封止し、

前記支持基板の分離を行い、

この分離後の超薄型電気光学表示素子基板内に透明な支持体を透明接着剤で貼り付け、

前記各超薄型電気光学表示装置に分割する

ことを特徴とする請求項 1 から 3 4 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 5 8】

配向膜形成および配向処理した前記電気光学表示素子基板内の良品チップに、透明電極形成して配向膜形成および配向処理した対向基板の良品チップを、所定の液晶ギャップを介して重ね合わせてシールした後に液晶注入封止し、

前記支持基板の分離を行い、

この分離後の超薄型電気光学表示素子基板内の良品チップに透明な支持体の良品チップを透明接着剤で貼り付け、

前記各超薄型電気光学表示装置に分割する

ことを特徴とする請求項 1 から 3 4 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 5 9】

前記分離後の超薄型電気光学表示素子基板に透明な支持体を透明接着剤で貼り付けた後、

前記電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、

この除去した部分を光透過性材料により埋め込み表面平坦化し、この上に画素表示素子に接続した透明電極を形成して配向膜形成および配向処理した前記電気光学表示素子基板に、透明電極形成して配向膜形成および配向処理した対向基板を、所定の液晶ギャップを介して重ね合わせてシールし、

前記各超薄型電気光学表示装置に分割後に液晶注入封止することを特徴とする請求項 1 から 3 4 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 6 0】

前記分離後の超薄型電気光学表示素子基板に透明な支持体を透明接着剤で貼り付けた後、

前記電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、

この除去した部分を光透過性材料により埋め込み表面平坦化し、この上に画素表示素子に接続した透明電極を形成し、

さらに配向膜形成および配向処理した前記電気光学表示素子基板内の良品チップに、透明電極形成して配向膜形成および配向処理して切断した対向基板の良品チップを、所定の液晶ギャップを介して重ね合わせてシールし、

前記各超薄型電気光学表示装置に分割した後に液晶注入封止、あるいは液晶注入封止した後に前記各超薄型電気光学表示装置に分割する

ことを特徴とする請求項 1 から 3 4 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 6 1】

前記分離後の超薄型電気光学表示素子基板に透明な支持体を透明接着剤で貼り付けた後、

前記電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、

この除去した部分を光透過性材料により埋め込み表面平坦化し、この上に画素表示素子に接続した透明電極を形成し、

さらに配向膜形成および配向処理して切断した前記電気光学表示素子基板の良品チップに、透明電極形成して配向膜形成および配向処理して切断した対向基板の良品チップを、所定の液晶ギャップを介して重ね合わせてシールし、

液晶注入封止する

ことを特徴とする請求項 1 から 3 4 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 6 2】

前記電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、

この除去した部分を光透過性材料により埋め込み表面平坦化し、そこに画素表示素子に接続した反射と透過の二領域の画素電極を形成して配向膜形成および配向処理した前記電気光学表示素子基板に、透明電極形成して配向膜形成および配向処理した対向基板を、所定の液晶ギャップを介して重ね合わせてシールした後、

前記支持基板の分離を行い、少なくとも表示領域の画素開口部の光透過性材料を露出させ、

この分離後の超薄型電気光学表示素子基板に透明な支持体を透明接着剤で貼り付け、

前記各超薄型電気光学表示装置に分割後に液晶注入封止する

ことを特徴とする請求項 1 から 3 4 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 6 3】

前記電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、

この除去した部分を光透過性材料により埋め込み表面平坦化し、そこに画素表示素子に接続した反射と透過の二領域の画素電極を形成して配向膜形成および配向処理した前記電気光学表示素子基板に、透明電極形成して配向膜形成および配向処理した対向基板を、所定の液晶ギャップを介して重ね合わせてシールした後、

前記支持基板の分離を行い、少なくとも表示領域の画素開口部の光透過性材料を露出させ、

この分離後の超薄型電気光学表示素子基板内の良品チップに透明な支持体の良品チップを透明接着剤で貼り付け、

前記各超薄型電気光学表示装置に分割後に液晶注入封止することを特徴とする請求項 1 から 3 4 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 6 4】

前記電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、

この除去した部分を光透過性材料により埋め込み表面平坦化し、そこに画素表示素子に接続した反射と透過の二領域の画素電極を形成して配向膜形成および配向処理した前記電気光学表示素子基板内の良品チップに、透明電極形成して配向膜形成および配向処理した対向基板の良品チップを、所定の液晶ギャップを介して重ね合わせてシールした後に液晶注入封止し、

前記支持基板の分離を行い、少なくとも表示領域の画素開口部の光透過性材料を露出させ、

この分離後の超薄型電気光学表示素子基板に透明な支持体を透明接着剤で貼り付け、

前記各超薄型電気光学表示装置に分割することを特徴とする請求項 1 から 3 4 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 6 5】

前記電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、

この除去した部分を光透過性材料により埋め込み表面平坦化し、そこに画素表示素子に接続した反射と透過の二領域の画素電極を形成して配向膜形成および配向処理した前記電気光学表示素子基板内の良品チップに、透明電極形成して配向膜形成および配向処理した対向基板の良品チップを、所定の液晶ギャップを介して重ね合わせてシールした後に液晶注入封止し、

前記支持基板の分離を行い、少なくとも表示領域の画素開口部の光透過性材料を露出させ、

この分離後の超薄型電気光学表示素子基板内の良品チップに透明な支持体の良品チップを透明接着剤で貼り付け、

前記各超薄型電気光学表示装置に分割することを特徴とする請求項 1 から 3 4 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 6 6】

画素表示素子に接続した反射と透過の二領域の画素電極を形成して配向膜形成および配向処理した前記電気光学表示素子基板内の良品チップに、透明電極形成して配向膜形成および配向処理した対向基板の良品チップを、所定の液晶ギャップを介して重ね合わせてシールした後に液晶注入封止し、

前記支持基板の分離を行い、

この分離後の超薄型電気光学表示素子基板内に透明な支持体を透明接着剤で貼り付け、前記各超薄型電気光学表示装置に分割する

ことを特徴とする請求項 1 から 34 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 67】

画素表示素子に接続した反射と透過の二領域の画素電極を形成して配向膜形成および配向処理した前記電気光学表示素子基板内の良品チップに、透明電極形成して配向膜形成および配向処理した対向基板の良品チップを、所定の液晶ギャップを介して重ね合わせてシールした後に液晶注入封止し、

前記支持基板の分離を行い、

この分離後の超薄型電気光学表示素子基板内の良品チップに透明な支持体の良品チップを透明接着剤で貼り付け、

前記各超薄型電気光学表示装置に分割する

ことを特徴とする請求項 1 から 34 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 68】

前記分離後の超薄型電気光学表示素子基板に透明な支持体を透明接着剤で貼り付けた後、

前記電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、

この除去した部分を光透過性材料により埋め込み表面平坦化し、そこに画素表示素子に接続した反射と透過の二領域の画素電極を形成して配向膜形成および配向処理した前記電気光学表示素子基板に、透明電極形成して配向膜形成および配向処理した対向基板を、所定の液晶ギャップを介して重ね合わせてシールし、

前記各超薄型電気光学表示装置に分割後に液晶注入封止する

ことを特徴とする請求項 1 から 34 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 69】

前記分離後の超薄型電気光学表示素子基板に透明な支持体を透明接着剤で貼り付けた後、

前記電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、

この除去した部分を光透過性材料により埋め込み表面平坦化し、そこに画素表示素子に接続した反射と透過の二領域の画素電極を形成して、

さらに配向膜形成および配向処理した前記電気光学表示素子基板内の良品チップに、透明電極形成して配向膜形成および配向処理して切断した対向基板の良品チップを、所定の液晶ギャップを介して重ね合わせてシールし、

前記各超薄型電気光学表示装置に分割した後に液晶注入封止、あるいは液晶注入封止した後に前記各超薄型電気光学表示装置に分割する

ことを特徴とする請求項 1 から 34 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 70】

前記分離後の超薄型電気光学表示素子基板に透明な支持体を透明接着剤で貼り付けた後、

前記電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、

この除去した部分を光透過性材料により埋め込み表面平坦化し、そこに画素表示素子に接続した反射と透過の二領域の画素電極を形成して、

さらに配向膜形成および配向処理して切断した前記電気光学表示素子基板の良品チップに、透明電極形成して配向膜形成および配向処理して切断した対向基板の良品チップを、所定の液晶ギャップを介して重ね合わせてシールし、

液晶注入封止する

ことを特徴とする請求項 1 から 34 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 7 1】

前記表示素子部および周辺回路部を形成した支持基板の画素表示素子に接続した陰極、有機 EL 発光層および陽極を形成し、

耐湿性樹脂により封止した後に前記支持基板の分離を行い、

前記分離後の超薄型電気光学表示素子基板に支持体を接着剤で貼り付け、

前記各超薄型電気光学表示装置に分割する

ことを特徴とする請求項 1 から 34 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 7 2】

前記表示素子部および周辺回路部を形成した支持基板の画素表示素子に接続した陰極、有機 EL 発光層および陽極を形成し、

耐湿性樹脂により封止した後に前記支持基板の分離を行い、

前記分離後の超薄型電気光学表示素子基板内の良品チップに支持体の良品チップを接着剤で貼り付け、

前記各超薄型電気光学表示装置に分割する

ことを特徴とする請求項 1 から 34 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 7 3】

前記分離後の超薄型電気光学表示素子基板に支持体を接着剤で貼り付けた後、画素表示素子に接続した陰極、有機 EL 発光層および陽極を形成し、

耐湿性樹脂により封止した後に前記各超薄型電気光学表示装置に分割する

ことを特徴とする請求項 1 から 34 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 7 4】

前記電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、

この除去した部分を光透過性材料により埋め込み表面平坦化し、この上に画素表示素子に接続した陽極、有機 EL 発光層および陰極を形成し、

耐湿性樹脂により封止した後に前記支持基板の分離を行い、

この分離後の超薄型電気光学表示素子基板に透明な支持体を透明接着剤で貼り付け、

前記各超薄型電気光学表示装置に分割する

ことを特徴とする請求項 1 から 34 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 7 5】

前記電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、

この除去した部分を光透過性材料により埋め込み表面平坦化し、この上に画素表示素子に接続した陽極、有機 EL 発光層および陰極を形成し、

耐湿性樹脂により封止した後に前記支持基板の分離を行い、

この分離後の超薄型電気光学表示素子基板内の良品チップに透明な支持体の良品チップを透明接着剤で貼り付け、

前記各超薄型電気光学表示装置に分割する

ことを特徴とする請求項 1 から 34 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 7 6】

前記分離後の超薄型電気光学表示素子基板に透明な支持体を透明接着剤で貼り付けた後、

前記電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより

【書類名】特許請求の範囲

【請求項 1】

単結晶半導体からなる支持基板に多孔質半導体層を形成する工程と、
前記支持基板上に前記多孔質半導体層を介して単結晶半導体層を形成する工程と、
前記単結晶半導体層の表面に絶縁層を形成し、表示領域の絶縁層を残して周辺回路領域の絶縁層を除去し、半導体エピタキシャル成長により前記表示領域に多結晶半導体層を、
前記周辺回路領域に単結晶半導体層を、それぞれ形成する工程と、
前記表示領域の多結晶半導体層に表示素子部を、前記周辺回路領域の単結晶半導体層に周辺回路部を、それぞれ形成する工程と、
前記支持基板を前記多孔質半導体層から分離する工程と、
前記分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、
前記支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程と
を含む超薄型電気光学表示装置の製造方法。

【請求項 2】

それぞれ単結晶半導体からなる種子基板および支持基板の両方に多孔質半導体層を形成する工程と、
前記種子基板および支持基板の両方に、それぞれ前記多孔質半導体層を介して単結晶半導体層を形成する工程と、
前記種子基板および支持基板の少なくとも一方に、前記単結晶半導体層を介して絶縁層を形成する工程と、
前記種子基板および支持基板を前記絶縁層の形成面で貼り合わせる工程と、
前記種子基板を、同種子基板の多孔質半導体層から分離する工程と、
前記種子基板の分離により露出した前記単結晶半導体層の表面を少なくとも水素アニール処理によりエッチングして平坦化する工程と、
このエッチングした単結晶半導体層の表面に絶縁層を形成し、表示領域の絶縁層を残して周辺回路領域の絶縁層を除去し、半導体エピタキシャル成長により前記表示領域に多結晶半導体層を、前記周辺回路領域に単結晶半導体層をそれぞれ形成する工程と、
前記表示領域の多結晶半導体層に表示素子部を、前記周辺回路領域の単結晶半導体層に周辺回路部を、それぞれ形成する工程と、
前記支持基板を同支持基板の多孔質半導体層から分離する工程と、
前記分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、
前記支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程と
を含む超薄型電気光学表示装置の製造方法。

【請求項 3】

単結晶半導体からなる支持基板の表面に絶縁層を形成し、表示領域の絶縁層を残して周辺回路領域の絶縁層を除去し、半導体エピタキシャル成長により前記表示領域に多結晶半導体層を、前記周辺回路領域に単結晶半導体層を、それぞれ形成する工程と、
前記表示領域の多結晶半導体層に表示素子部を、前記周辺回路領域の単結晶半導体層に周辺回路部を、それぞれ形成する工程と、
前記支持基板の所定深さにイオン注入層を形成する工程と、
剥離用アニール処理を行う工程と、
前記支持基板を前記イオン注入層の歪部から分離する工程と、
前記分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、
前記支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程と
を含む超薄型電気光学表示装置の製造方法。

【請求項 4】

単結晶半導体からなる種子基板にイオン注入層を形成する工程と、
単結晶半導体からなる支持基板に絶縁層を形成する工程と、
前記種子基板のイオン注入層と前記支持基板の絶縁層とを貼り合わせ、熱処理により前記イオン注入層と絶縁層とを共有結合させて単結晶半導体層を形成する工程と、

剥離用アニール処理を行い、前記種子基板を同種子基板のイオン注入層の歪部から分離する工程と、

少なくとも水素アニール処理により前記単結晶半導体層の表面をエッチングして平坦化する工程と、

このエッチングした単結晶半導体層の表面に絶縁層を形成し、表示領域の絶縁層を残して周辺回路領域の絶縁層を除去し、半導体エピタキシャル成長により前記表示領域に多結晶半導体層を、前記周辺回路領域に単結晶半導体層を、それぞれ形成する工程と、

前記表示領域の多結晶半導体層に表示素子部を、前記周辺回路領域の単結晶半導体層に周辺回路部を、それぞれ形成する工程と、

前記支持基板の所定深さにイオン注入層を形成する工程と、

剥離用アニール処理を行う工程と、

前記支持基板を前記イオン注入層の歪部から分離する工程と、

前記分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、

前記支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程とを含む超薄型電気光学表示装置の製造方法。

【請求項 5】

単結晶半導体からなる種子基板にイオン注入層を形成する工程と、

単結晶半導体からなる支持基板に多孔質半導体層を形成する工程と、

前記支持基板上に、前記多孔質半導体層を介して単結晶半導体層を形成する工程と、

前記単結晶半導体層上に、絶縁層を形成する工程と、

前記種子基板のイオン注入層と前記支持基板の絶縁層とを貼り合わせ、熱処理により前記種子基板のイオン注入層と前記支持基板の絶縁層とを共有結合させて単結晶半導体層を形成する工程と、

剥離用アニール処理を行い、前記種子基板を前記イオン注入層の歪部から分離する工程と、

少なくとも水素アニール処理により前記単結晶半導体層の表面をエッチングして平坦化する工程と、

このエッチングした単結晶半導体層の表面に絶縁層を形成し、表示領域の絶縁層を残して周辺回路領域の絶縁層を除去し、半導体エピタキシャル成長により前記表示領域に多結晶半導体層を、前記周辺回路領域に単結晶半導体層を、それぞれ形成する工程と、

前記表示領域の多結晶半導体層に表示素子部を、前記周辺回路領域の単結晶半導体層に周辺回路部を、それぞれ形成する工程と、

前記支持基板を前記多孔質半導体層から分離する工程と、

前記分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、

前記支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程とを含む超薄型電気光学表示装置の製造方法。

【請求項 6】

単結晶半導体からなる支持基板に多孔質半導体層を形成する工程と、

前記支持基板上に前記多孔質半導体層を介して単結晶半導体層を形成する工程と、

前記単結晶半導体層の表面に絶縁層を形成し、更に非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を形成する工程と、

表示領域の絶縁層と非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を残して、少なくとも周辺回路領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を除去する工程と、

前記表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層に表示素子部を、前記周辺回路領域の単結晶半導体層に周辺回路部を、それぞれ形成する工程と、

前記支持基板を前記多孔質半導体層から分離する工程と、

前記分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、

前記支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程と

除去し、

この除去した部分を光透過性材料により埋め込み表面平坦化し、この上に画素表示素子に接続した陽極、有機EL発光層および陰極を形成し、

耐湿性樹脂により封止した後に前記各超薄型電気光学表示装置に分割することを特徴とする請求項1から34のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項77】

前記分離は、紫外線照射硬化型テープにより保持した状態で行うことを特徴とする請求項1から34のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項78】

前記表示領域の画素開口部の多結晶半導体層あるいは非晶質半導体層あるいは非晶質及び多結晶混在半導体層を除去した後、

少なくとも絶縁膜及び遮光性金属膜をそれぞれ順に形成してから前記光透過性材料を埋め込み表面平坦化し、前記表示素子部を形成した多結晶半導体層あるいは非晶質半導体層あるいは非晶質及び多結晶混在半導体層の側部あるいは側部及び上部を絶縁膜を介した遮光性金属膜で覆う

ことを特徴とする請求項1から34のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項79】

前記表示領域の画素開口部の底の前記遮光性金属膜を除去してから前記光透過性材料を埋め込む

ことを特徴とする請求項78に記載の超薄型電気光学表示装置の製造方法。

【請求項80】

前記画素開口部の内壁の前記遮光性金属膜を、アース電位に落とすことを特徴とする請求項78または請求項79に記載の超薄型電気光学表示装置の製造方法。

【請求項81】

前記種子基板に形成する多孔質半導体層は、前記支持基板に形成する多孔質半導体層よりも高い多孔率とする

ことを特徴とする請求項2、請求項7、請求項11、請求項14、請求項17、請求項20、請求項23、請求項24、請求項25、請求項26、請求項27、請求項28、請求項29、請求項30、請求項31および請求項32に記載の超薄型電気光学表示装置の製造方法。

【請求項82】

前記種子基板に形成する多孔質半導体層は、前記支持基板に形成する多孔質半導体層よりも厚くする

ことを特徴とする請求項2、請求項7、請求項11、請求項14、請求項17、請求項20、請求項23、請求項24、請求項25、請求項26、請求項27、請求項28、請求項29、請求項30、請求項31および請求項32に記載の超薄型電気光学表示装置の製造方法。

【請求項83】

超薄型電気光学表示素子基板の表示領域内の画素開口部以外に対応する部分および周辺回路全域に対応する対向基板の液晶側には白色系反射膜を形成し、

超薄型電気光学表示素子基板の表示領域内の画素開口部以外に対応する部分および周辺回路全域に対応する透明支持基板表面には黒色系低反射遮光膜を形成する

ことを特徴とする請求項1から34のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項84】

種子基板分離した後の超薄型SOI層を含む支持基板表面の周辺部をC面取りする

ことを特徴とする請求項2、請求項4、請求項5、請求項7、請求項9、請求項10、請求項11、請求項12、請求項13、請求項14、請求項15、請求項16、請求項17、請求項18、請求項19、請求項20、請求項21、請求項22、請求項23、請求項24、請求項25、請求項26、請求項27、請求項28、請求項29、請求項30、請求項31および請求項32に記載の超薄型電気光学表示装置の製造方法。

【請求項85】

多孔質半導体層を介して単結晶半導体層形成した種子基板の直径と、多孔質半導体層を介して単結晶半導体層及び絶縁層形成した支持基板の直径が異なる両基板を貼り合せた後に、

高圧流体ジェット噴射を真横方向又は斜目方向から種子基板の多孔質半導体層に当てて種子基板を分離し、

種子基板分離後の超薄型SOI層を含む支持基板表面の周辺部をC面取りすることを特徴とする請求項2、請求項7、請求項11、請求項14、請求項17、請求項20、請求項23、請求項24、請求項25、請求項26、請求項27、請求項28、請求項29、請求項30、請求項31および請求項32に記載の超薄型電気光学表示装置の製造方法。

【請求項86】

前記分離後の超薄型電気光学表示素子基板に、反射防止膜無しで直線透過率80%以上の光学特性を満足する $1\text{ (W/m}\cdot\text{K)}$ 以上の高熱伝導性ガラスを少なくとも透明支持体として、耐光性の透明接着剤で貼り合わせる

ことを特徴とする請求項1から34のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項87】

少なくとも入射側に反射防止膜形成した前記高熱伝導性ガラスの防塵ガラス、前記高熱伝導性ガラスの対向基板、液晶層、超薄型電気光学表示素子基板、前記高熱伝導性ガラスの支持基板及び少なくとも出射側に反射防止膜形成した前記高熱伝導性ガラスの防塵ガラスを貼り合わせた

ことを特徴とする請求項1から34のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項88】

少なくとも入射側に反射防止膜形成した前記高熱伝導性ガラスの防塵ガラス、前記高熱伝導性ガラスの対向基板、液晶層、超薄型電気光学表示素子基板、高熱伝導性の不透明支持基板として少なくとも入射側に反射防止膜形成した前記高熱伝導性ガラスの防塵ガラス及び前記高熱伝導性ガラスの対向基板を貼り合わせ、且つ超薄型電気光学表示素子基板と高熱伝導性の不透明支持基板を貼り合わせた

ことを特徴とする請求項1から34のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項89】

透明電極及び配向膜形成して配向処理した集光レンズとして機能するマイクロレンズアレイ形成の対向基板と、表示領域の画素開口部をエッチングして光透過性材料を埋め込み表面平坦化し、

表示素子に接続した透明電極及び配向膜形成して配向処理を行った電気光学表示素子基板を重ね合わせてシールして液晶注入封止した後に、

支持基板を多孔質半導体層又はイオン注入層の歪み部から分離し、

剥離残りをエッチングした超薄型電気光学表示素子基板に、フィールドレンズとして機能するマイクロレンズアレイ形成の透明支持基板を透明接着剤で貼り合わせる

ことを特徴とする請求項1から34のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項90】

透明電極及び配向膜形成して配向処理した集光レンズとして機能する各マイクロレンズ

周囲に反射膜形成したマイクロレンズアレイ形成の対向基板と、表示領域の画素開口部をエッチングして光透過性材料を埋め込み表面平坦化し、

表示素子に接続した透明電極及び配向膜形成して配向処理を行った電気光学表示素子基板を重ね合わせてシールして液晶注入封止した後に、

支持基板を多孔質半導体層又はイオン注入層の歪み部から分離し、

剥離残りをエッチングした超薄型電気光学表示素子基板に、フィールドレンズとして機能する各マイクロレンズ周囲に低反射遮光膜形成したマイクロレンズアレイ形成の透明支持基板を貼り合せる

ことを特徴とする請求項 1 から 34 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 9 1】

表示領域の反射電極下の単結晶半導体層に表示部または表示部及び周辺回路の一部を形成する

ことを特徴とする請求項 1 から 34 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 9 2】

シール領域の単結晶半導体層にも周辺回路を形成する

ことを特徴とする請求項 1 から 34 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 9 3】

単結晶半導体層に多層配線構造の周辺回路または表示部及び周辺回路を形成する

ことを特徴とする請求項 1 から 34 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 9 4】

歪みチャネルが誘起されるチャネル半導体層と、格子定数が前記チャネル半導体層の格子定数と異なり、前記チャネル半導体層に歪みを印加する歪み印加半導体層を多孔質半導体層上に形成する

ことを特徴とする請求項 1、請求項 2、請求項 5、請求項 6、請求項 7、請求項 10、請求項 11、請求項 13、請求項 14、請求項 16、請求項 17、請求項 19、請求項 20、請求項 22、請求項 23、請求項 24、請求項 25、請求項 26、請求項 27、請求項 28、請求項 29、請求項 30、請求項 31、請求項 32、請求項 33 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 9 5】

歪みチャネルが誘起されるチャネル半導体層と、格子定数が前記チャネル半導体層の格子定数と異なり、前記チャネル半導体層に歪みを印加する歪み印加半導体層を単結晶半導体層上に形成する

ことを特徴とする請求項 1、請求項 2、請求項 4、請求項 5、請求項 6、請求項 7、請求項 9、請求項 10、請求項 11、請求項 12、請求項 13、請求項 14、請求項 15、請求項 16、請求項 17、請求項 18、請求項 19、請求項 20、請求項 21、請求項 22、請求項 23、請求項 24、請求項 25、請求項 26、請求項 27、請求項 28、請求項 29、請求項 30、請求項 31、請求項 32、請求項 33、請求項 34 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 9 6】

歪みチャネルが誘起されるチャネル半導体層と、格子定数が前記チャネル半導体層の格子定数と異なり、前記チャネル半導体層に歪みを印加する歪み印加半導体層を絶縁層上に形成する

ことを特徴とする請求項 1 から 32 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 9 7】

前記チャネル半導体層はシリコン層、前記歪み印加半導体層はシリコンゲルマニウム層

である

ことを特徴とする請求項 94、請求項 95 または請求項 96 に記載の超薄型電気光学表示装置の製造方法。

【請求項 98】

前記歪み印加半導体層中のゲルマニウム濃度は、前記多孔質半導体層の接触面から、あるいは前記単結晶半導体層の接触面から、あるいは前記絶縁層の接触面から徐々に増加して前記歪み印加半導体層表面で所望濃度となる傾斜組成である

ことを特徴とする請求項 97 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 99】

前記絶縁層は、

酸化シリコン膜、

酸化窒化シリコン膜、

酸化シリコンと窒化シリコンとの積層膜、

窒化シリコン膜、

酸化シリコンと窒化シリコンと酸化シリコンとを順に積層した積層膜、

および、酸化アルミニウム膜

のうち少なくとも一種を含むものである

ことを特徴とする請求項 1 から 32 のいずれかに記載の超薄型電気光学表示装置の製法

【書類名】明細書

【発明の名称】超薄型電気光学表示装置の製造方法

【技術分野】

【0001】

本発明は、高輝度、高精細、高機能の透過型液晶表示装置（LCD；Liquid Crystal Display）、半透過型液晶表示装置、反射型液晶表示装置、上面発光型有機EL（Electro Luminescence）表示装置、下面発光型有機EL表示装置などの超薄型電気光学表示装置の製造方法に関する。

【背景技術】

【0002】

透過型高温多結晶シリコン（以下、「ポリSi」と称す。）TFT（Thin Film Transistor）LCDの場合、石英ガラスに減圧CVD（Chemical Vapor Deposition）等により微結晶Si薄膜を形成し、さらにSiイオン注入によりアモルファスSi化した後に、例えば620℃12時間の固相成長法により大粒径ポリSi薄膜を形成し、その膜にLCDの周辺回路および表示素子などを形成している。

【0003】

また、透過型または反射型低温ポリSi TFT LCDまたは有機EL（Electro Luminescence）ディスプレイ（以下「有機EL」と称す）の場合、ほうけい酸ガラスやアルミノけい酸ガラスなどの低歪点ガラスにプラズマCVD等によりアモルファスSi薄膜を形成し、エキシマレーザーアニール（ELA）による結晶化で大粒径ポリSi薄膜を形成し、その膜にLCD周辺回路および表示素子、または有機EL周辺回路および表示素子などを形成している。

【0004】

ところが、これらの高温ポリSi TFT LCD、低温ポリSi TFT LCDまたは有機ELの場合、単結晶Siに比べ電子・正孔移動度が高くないポリSi薄膜上に、LCDまたは有機ELの周辺回路を形成するため、デバイス特性、特に高速動作性が問題となる。

【0005】

近年、LCOS（Liquid Crystal On Silicon）と呼ばれる反射型LCDが、プロジェクタなどに採用されている。これは単結晶Siの高い電子・正孔移動度を利用したものである。LCOSは、汎用MOSLSI技術によって単結晶Si基板表面に周辺回路および表示素子のみならず、映像信号処理回路やメモリ回路などの機能を取り込んだものであり、高輝度、高精細、高機能という特徴を有する。

【0006】

ところが、LCOSは、強い入射光の漏れによるTFTリーク電流が画質および信頼性に問題を起こしやすい。そのため、漏れ光対策によって、加工工数増大、歩留および生産性低下をもたらしている。そこで、SOI（Silicon On Insulator）基板（例えば、特許文献1～6参照）の採用が考えられるが、この場合は単結晶Si基板が光透過しないため、反射型LCDおよび上面発光型有機ELに限定されてしまう。

【0007】

本発明者は、特許文献7にて、単結晶Si基板を用いて透過型LCDを作製する方法を提案している。この場合の透過型LCDは、単結晶Si基板表面に周辺回路と反射膜を内蔵した透明樹脂埋め込みの画素表示部を形成し、その裏面を研削および研磨して単結晶Si薄膜マトリックスアレイを形成し、色フィルタ基板と透明樹脂で貼り合わせるものである。

【0008】

【特許文献1】特許第2608351号公報

【特許文献2】特開平11-195562号公報

【特許文献3】特許第3048201号公報

【特許文献4】特開2000-196047号公報

【特許文献5】特開2001-77044号公報

【特許文献6】特開平5-211128号公報

【特許文献7】特許第3218861号公報

【発明の開示】

【発明が解決しようとする課題】

【0009】

ところが、プロジェクタなどの強い光が入射する装置に、特許文献7に記載のような単結晶Si基板表面に周辺回路と画素表示部とを形成した透過型LCDを用いた場合、単結晶Si基板が高い電子・正孔移動度を有し、非常に高感度であることから、強い入射光によるTFTRリーク電流が問題となりやすい。

【0010】

また、最近のLCOSなどの高輝度反射型LCDでも、強い入射光による表示部のTFTRリーク電流が問題となっている。さらに、将来、下面発光型有機ELでも、高輝度化が進むほど自分自身で発した光の漏れによるTFTRリーク電流が問題となる可能性がある。

【0011】

そこで、本発明においては、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の透過型LCD、反射型LCD、半透過型LCD、上面発光型有機EL、下面発光型有機ELなどの電気光学表示装置を得ることを目的とする。

【課題を解決するための手段】

【0012】

本発明の第1の超薄型電気光学表示装置の製造方法は、単結晶半導体からなる支持基板に多孔質半導体層を形成する工程と、支持基板上に多孔質半導体層を介して単結晶半導体層を形成する工程と、単結晶半導体層の表面に絶縁層を形成し、表示領域の絶縁層を残して周辺回路領域の絶縁層を除去し、半導体エピタキシャル成長により表示領域に多結晶半導体層を、周辺回路領域に単結晶半導体層を、それぞれ形成する工程と、表示領域の多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を、それぞれ形成する工程と、支持基板を多孔質半導体層から分離する工程と、分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程とを含む。

【0013】

本製造方法では、単結晶半導体からなる支持基板に多孔質半導体層および単結晶半導体層を形成し、この単結晶半導体層に絶縁層を形成し、表示領域の絶縁層を残して周辺回路領域の絶縁層を除去し、半導体エピタキシャル成長により、表示領域に多結晶半導体層を、周辺回路領域に単結晶半導体層を、それぞれ形成し、表示領域の多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を、それぞれ形成するので、比較的低い電子・正孔移動度で低リーク電流特性の多結晶半導体TFTR表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶半導体TFTR周辺回路とを同一支持基板上に形成することができる。そして、支持基板を多孔質半導体層から分離して支持体を貼り付け、各超薄型電気光学表示装置に分割することにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置が得られる。

【0014】

本発明の第2の超薄型電気光学表示装置の製造方法は、それぞれ単結晶半導体からなる種子基板および支持基板の両方に多孔質半導体層を形成する工程と、種子基板および支持基板の両方に、それぞれ多孔質半導体層を介して単結晶半導体層を形成する工程と、種子基板および支持基板の少なくとも一方に、単結晶半導体層を介して絶縁層を形成する工程と、種子基板および支持基板を絶縁層の形成面で貼り合わせる工程と、種子基板を、種子基板の多孔質半導体層から分離する工程と、種子基板の分離により露出した単結晶半導体層の表面を少なくとも水素アニール処理によりエッチングして平坦化する工程と、このエッチングした単結晶半導体層の表面に絶縁層を形成し、表示領域の絶縁層を残して周辺回路領域の絶縁層を除去し、半導体エピタキシャル成長により表示領域に多結晶半導体層を、周辺回路領域に単結晶半導体層をそれぞれ形成する工程と、表示領域の多結晶半導体層

に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を、それぞれ形成する工程と、支持基板を同支持基板の多孔質半導体層から分離する工程と、分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程とを含む。

【0015】

本製造方法では、種子基板および支持基板の両方に多孔質半導体層および単結晶半導体層を形成し、絶縁層を介してこれらの両基板を貼り合わせ、種子基板を種子基板の多孔質半導体層において分離することにより、支持基板の多孔質層上に超薄型SOI層が形成される。その後、この支持基板の単結晶半導体層を必要に応じてフッ酸系エッチャントで多孔質半導体層剥離残りをエッチングし、更に水素アニール処理でエッチングして平坦化した後に絶縁層を形成し、表示領域の絶縁層を残して周辺回路領域の絶縁層を除去し、半導体エピタキシャル成長により、表示領域に多結晶半導体層を、周辺回路領域に単結晶半導体層を、それぞれ形成し、表示領域の多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を、それぞれ形成するので、比較的低い電子・正孔移動度で低リーク電流特性の多結晶半導体TFE表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶半導体TFE周辺回路とを同一支持基板の多孔質層上の超薄型SOI層に形成することができる。そして、支持基板を多孔質半導体層から分離して支持体を貼り付け、各超薄型電気光学表示装置に分割することにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置が得られる。

【0016】

本発明の第3の超薄型電気光学表示装置の製造方法は、単結晶半導体からなる支持基板の表面に絶縁層を形成し、表示領域の絶縁層を残して周辺回路領域の絶縁層を除去し、半導体エピタキシャル成長により表示領域に多結晶半導体層を、周辺回路領域に単結晶半導体層を、それぞれ形成する工程と、表示領域の多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を、それぞれ形成する工程と、支持基板の所定深さにイオン注入層を形成する工程と、剥離用アニール処理を行う工程と、支持基板をイオン注入層の歪部から分離する工程と、分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程とを含む。

【0017】

本製造方法では、支持基板の表面に絶縁層を形成し、表示領域の絶縁層を残して周辺回路領域の絶縁層を除去し、半導体エピタキシャル成長により、表示領域に多結晶半導体層を、周辺回路領域に単結晶半導体層を、それぞれ形成し、表示領域の多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を、それぞれ形成するので、比較的低い電子・正孔移動度で低リーク電流特性の多結晶半導体TFE表示素子と高い電子・正孔移動度で駆動能力の高い単結晶半導体TFE周辺回路とを同一支持基板上に形成することができる。そして、支持基板をイオン注入層の歪部から分離して支持体を貼り付け、各超薄型電気光学表示装置に分割することにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置が得られる。

【0018】

本発明の第4の超薄型電気光学表示装置の製造方法は、単結晶半導体からなる種子基板にイオン注入層を形成する工程と、単結晶半導体からなる支持基板に絶縁層を形成する工程と、種子基板のイオン注入層と支持基板の絶縁層とを貼り合わせ、熱処理によりイオン注入層と支持基板の絶縁層とを共有結合させて単結晶半導体層を形成する工程と、剥離用アニール処理を行い、種子基板を同種子基板のイオン注入層の歪部から分離する工程と、少なくとも水素アニール処理により単結晶半導体層の表面をエッチングして平坦化する工程と、このエッチングした単結晶半導体層の表面に絶縁層を形成し、表示領域の絶縁層を残して周辺回路領域の絶縁層を除去し、半導体エピタキシャル成長により表示領域に多結晶半導体層を、周辺回路領域に単結晶半導体層を、それぞれ形成する工程と、表示領域の多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を、それぞ

れ形成する工程と、支持基板の所定深さにイオン注入層を形成する工程と、剥離用アニール処理を行う工程と、支持基板をイオン注入層の歪部から分離する工程と、分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程とを含む。

【0019】

本製造方法では、イオン注入層を形成した種子基板に、絶縁層を形成した支持基板を貼り合わせ、熱処理により種子基板のイオン注入層と支持基板の絶縁層とを共有結合させて単結晶半導体層を形成し、剥離用アニール処理後に種子基板をイオン注入層において分離し、必要に応じてフッ酸系エッチャントで単結晶半導体層の表面をエッチングし、さらに水素アニール処理により単結晶半導体層の表面をエッチングして平坦化を行うことにより支持基板上に超薄型SOI層が形成される。その後、この支持基板の単結晶半導体層に絶縁層を形成し、表示領域の絶縁層を残して周辺回路領域の絶縁層を除去し、半導体エピタキシャル成長により表示領域に多結晶半導体層を、周辺回路領域に単結晶半導体層を、それぞれ形成し、表示領域の多結晶半導体TF T層に表示領域部を、周辺回路領域の単結晶半導体層に周辺回路部を、それぞれ形成するので、比較的低い電子・正孔移動度で低リーク電流特性の多結晶半導体TF T表示素子と高い電子・正孔移動度で駆動能力の高い単結晶半導体TF T周辺回路とを同一支持基板上に形成することができる。そして、支持基板をイオン注入層歪み部から分離して支持体を貼り付け、各超薄型電気光学表示装置に分割することにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精度で高機能の超薄型電気光学表示装置が得られる。

【0020】

本発明の第5の超薄型電気光学表示装置の製造方法は、単結晶半導体からなる種子基板にイオン注入層を形成する工程と、単結晶半導体からなる支持基板に多孔質半導体層を形成する工程と、支持基板上に、多孔質半導体層を介して単結晶半導体層を形成する工程と、単結晶半導体層上に、絶縁層を形成する工程と、種子基板のイオン注入層と支持基板の絶縁層とを貼り合わせ、熱処理により種子基板のイオン注入層と支持基板の絶縁層とを共有結合させて単結晶半導体層を形成する工程と、剥離用アニール処理を行い、種子基板をイオン注入層の歪部から分離する工程と、少なくとも水素アニール処理により単結晶半導体層の表面をエッチングして平坦化する工程と、このエッチングした単結晶半導体層の表面に絶縁層を形成し、表示領域の絶縁層を残して周辺回路領域の絶縁層を除去し、半導体エピタキシャル成長により表示領域に多結晶半導体層を、周辺回路領域に単結晶半導体層を、それぞれ形成する工程と、表示領域の多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を、それぞれ形成する工程と、支持基板を多孔質半導体層から分離する工程と、分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程とを含む。

【0021】

本製造方法では、イオン注入層を形成した種子基板に、多孔質半導体層、単結晶半導体層および絶縁層を形成した支持基板を貼り合わせ、熱処理により種子基板のイオン注入層と支持基板の絶縁層とを共有結合させて単結晶半導体層を形成し、剥離用アニール処理後に種子基板をイオン注入層において分離し、必要に応じてフッ酸系エッチャントで単結晶半導体層の表面をエッチングし、さらに水素アニール処理により単結晶半導体層の表面をエッチングして平坦化を行うことにより、支持基板上に超薄型SOI層が形成される。その後、この支持基板の単結晶半導体層に絶縁層を形成し、表示領域の絶縁層を残して周辺回路領域の絶縁層を除去し、半導体エピタキシャル成長により表示領域に多結晶半導体層を、周辺回路領域に単結晶半導体層を、それぞれ形成し、表示領域の多結晶半導体層に表示部を、周辺回路領域の単結晶半導体層に周辺回路部を、それぞれ形成するので、比較的低い電子・正孔移動度で低リーク電流特性の多結晶半導体TF T表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶半導体TF T周辺回路とを同一支持基板上に形成することができる。そして、支持基板を多孔質半導体層から分離して支持体を貼り付け、各超薄型電気光学表示装置に分割することにより、高い電子・正孔移動度を有し、かつ低リー

ク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置が得られる。

【0022】

本発明の第6の超薄型電気光学表示装置の製造方法は、単結晶半導体からなる支持基板に多孔質半導体層を形成する工程と、支持基板上に多孔質半導体層を介して単結晶半導体層を形成する工程と、単結晶半導体層の表面に絶縁層を形成し、更に非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を形成する工程と、表示領域の絶縁層と非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を残して、少なくとも周辺回路領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を除去する工程と、表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を、それぞれ形成する工程と、支持基板を多孔質半導体層から分離する工程と、分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程とを含む。

【0023】

本製造方法では、単結晶半導体からなる支持基板に多孔質半導体層および単結晶半導体層を形成し、この単結晶半導体層に絶縁層と非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を形成し、表示領域の絶縁層と非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を残して、少なくとも周辺回路領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を除去し、表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部をそれぞれ形成するので、比較的低い電子・正孔移動度で低リーク電流特性の非晶質半導体TFTまたは非晶質及び多結晶混在半導体TFTまたは多結晶半導体TFT表示素子と、高い電子・正孔移動度で駆動力の高い単結晶半導体TFT周辺回路とを同一支持基板上に形成することができる。そして、支持基板をその多孔質半導体層から分離して支持体を貼り付け、各超薄型電気光学表示装置に分割することにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置が得られる。

【0024】

本発明の第7の超薄型電気光学表示装置の製造方法は、単結晶半導体からなる種子基板および支持基板に多孔質半導体層を形成する工程と、種子基板および支持基板に、多孔質半導体層を介して単結晶半導体層を形成する工程と、種子基板および支持基板の少なくとも一方に、単結晶半導体層を介して絶縁層を形成する工程と、種子基板および支持基板を絶縁層の形成面で貼り合わせる工程と、種子基板を、種子基板の多孔質半導体層から分離する工程と、種子基板の分離により露出した単結晶半導体層の表面を少なくとも水素アニール処理によりエッチングして平坦化する工程と、単結晶半導体層の表面に絶縁層を形成し、更に非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を形成する工程と、表示領域の絶縁層と非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を残して、少なくとも周辺回路領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を除去する工程と、表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を形成する工程と、支持基板を同支持基板の多孔質半導体層から分離する工程と、分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程とを含む。

【0025】

本製造方法では、種子基板および支持基板の両方に多孔質半導体層および単結晶半導体層を形成し、絶縁層を介してこれらの両基板を貼り合わせ、種子基板を種子基板の多孔質半導体層において分離することにより、支持基板の多孔質層上に超薄型SOI層が形成される。その後、この支持基板の単結晶半導体層を必要に応じてフッ酸系エッチャントで多孔質半導体層剥離残りをエッチングし、更に水素アニール処理でエッチングして平坦化した後に、単結晶半導体層の表面に絶縁層を形成し、更に非晶質半導体層または非晶質及び

多結晶混在半導体層または多結晶半導体層を形成し、表示領域の絶縁層と非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を残して、少なくとも周辺回路領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を除去し、表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を、それぞれ形成するので、比較的低い電子・正孔移動度で低リーク電流特性の非晶質半導体TFTまたは非晶質及び多結晶混在半導体TFTまたは多結晶半導体TFT表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶半導体TFT周辺回路とを同一支持基板の多孔質層上の超薄型SOI層に成することができる。そして、支持基板をその多孔質半導体層から分離して支持体を貼り付け、各超薄型電気光学表示装置に分割することにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置が得られる。

【0026】

本発明の第8の超薄型電気光学表示装置の製造方法は、単結晶半導体からなる支持基板の表面に絶縁層を形成し、更に非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を形成する工程と、表示領域の絶縁層と非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を残して、少なくとも周辺回路領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を除去する工程と、表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を形成する工程と、支持基板の所定深さにイオン注入層を形成する工程と、剥離用アニール処理を行う工程と、支持基板をイオン注入層の歪部から分離する工程と、分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程とを含む。

【0027】

本製造方法では、支持基板の表面に絶縁層と非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を形成し、表示領域の絶縁層と非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を残して、少なくとも周辺回路領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を除去し、表示領域に非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を、周辺回路領域に単結晶半導体層をそれぞれ形成し、表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を形成するので、比較的低い電子・正孔移動度で低リーク電流特性の非晶質半導体TFTまたは非晶質及び多結晶混在半導体TFTまたは多結晶半導体TFT表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶半導体TFT周辺回路とを同一支持基板上に形成することができる。そして、支持基板をそのイオン注入層の歪部から分離して支持体を貼り付け、各超薄型電気光学表示装置に分割することにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置が得られる。

【0028】

本発明の第9の超薄型電気光学表示装置の製造方法は、単結晶半導体からなる種子基板にイオン注入層を形成する工程と、単結晶半導体からなる支持基板に絶縁層を形成する工程と、種子基板のイオン注入層と支持基板の絶縁層とを貼り合わせ、熱処理によりイオン注入層と支持基板の絶縁層とを共有結合させて単結晶半導体層を形成する工程と、剥離用アニール処理を行い、種子基板を同種子基板のイオン注入層の歪部から分離する工程と、少なくとも水素アニール処理により単結晶半導体層の表面をエッチングして平坦化する工程と、単結晶半導体からなる支持基板の表面に絶縁層を形成し、更に非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を形成する工程と、表示領域の絶縁層と非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を残して、少なくとも周辺回路領域の非晶質半導体層または非晶質及び多結晶混在半導体層また

は多結晶半導体層を除去する工程と、表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を形成する工程と、支持基板の所定深さにイオン注入層を形成する工程と、剥離用アニール処理を行う工程と、支持基板をイオン注入層の歪部から分離する工程と、分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程とを含む。

【0029】

本製造方法では、イオン注入層を形成した種子基板に、絶縁層を形成した支持基板を貼り合わせ、熱処理により種子基板のイオン注入層と支持基板の絶縁層とを共有結合させて単結晶半導体層を形成し、剥離用アニール処理後に種子基板をイオン注入層において分離し、必要に応じてフッ酸系エッチャントで単結晶半導体層の表面をエッチングし、さらに水素アニール処理により単結晶半導体層の表面をエッチングして平坦化を行うことにより支持基板上に超薄型SOI層が形成される。その後、絶縁層と非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を形成し、表示領域の絶縁層と非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を残して、少なくとも周辺回路領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を除去し、表示領域に非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を、周辺回路領域に単結晶半導体層を形成し、表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部をそれぞれ形成するので、比較的低い電子・正孔移動度で低リーク電流特性の非晶質半導体TFETまたは非晶質及び多結晶混在半導体TFETまたは多結晶半導体TFET表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶半導体TFET周辺回路とを同一支持基板上に形成することができる。そして、支持基板をそのイオン注入層の歪部分離して支持体を貼り付け、各超薄型電気光学表示装置に分割することにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置が得られる。

【0030】

本発明の第10の超薄型電気光学表示装置の製造方法は、単結晶半導体からなる種子基板にイオン注入層を形成する工程と、単結晶半導体からなる支持基板に多孔質半導体層を形成する工程と、支持基板上に、多孔質半導体層を介して単結晶半導体層を形成する工程と、単結晶半導体層上に、絶縁層を形成する工程と、種子基板のイオン注入層と支持基板の絶縁層とを貼り合わせ、熱処理により種子基板のイオン注入層と支持基板の絶縁層とを共有結合させて単結晶半導体層を形成する工程と、剥離用アニール処理を行い、種子基板をイオン注入層の歪部から分離する工程と、少なくとも水素アニール処理により単結晶半導体層の表面をエッチングして平坦化する工程と、単結晶半導体からなる支持基板の表面に絶縁層を形成し、更に非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を形成する工程と、表示領域の絶縁層と非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を残して、少なくとも周辺回路領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を除去する工程と、表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を、形成する工程と、支持基板を多孔質半導体層から分離する工程と、分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程とを含む。

【0031】

本製造方法では、イオン注入層を形成した種子基板に、多孔質半導体層、単結晶半導体層および絶縁層を形成した支持基板を貼り合わせ、熱処理により種子基板のイオン注入層と支持基板の絶縁層とを共有結合させて単結晶半導体層を形成し、剥離用アニール処理後に種子基板をイオン注入層において分離し、必要に応じてフッ酸系エッチャントで単結晶半導体層の表面をエッチングし、さらに水素アニール処理により単結晶半導体層の表面を

エッチングして平坦化を行うことにより、支持基板上に超薄型SOI層が形成される。その後、絶縁層と非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を形成し、表示領域の絶縁層と非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を残して、少なくとも周辺回路領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を除去し、表示領域に非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を、周辺回路領域に単結晶半導体層をそれぞれ形成し、表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を形成するので、比較的低い電子・正孔移動度で低リーク電流特性の非晶質半導体TFTまたは非晶質及び多結晶混在半導体TFTまたは多結晶半導体TFT表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶半導体TFT周辺回路とを同一支持基板上に形成することができる。そして、支持基板をその多孔質半導体層から分離して支持体を貼り付け、各超薄型電気光学表示装置に分割することにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置が得られる。

【0032】

本発明の第11の超薄型電気光学表示装置の製造方法は、単結晶半導体からなる種子基板および支持基板に多孔質半導体層を形成する工程と、種子基板および支持基板に、多孔質半導体層を介して単結晶半導体層を形成する工程と、種子基板および支持基板の少なくとも一方に、単結晶半導体層を介して絶縁層を形成する工程と、種子基板および支持基板を絶縁層の形成面で貼り合わせる工程と、種子基板を、種子基板の多孔質半導体層から分離する工程と、種子基板の分離により露出した単結晶半導体層の表面を、少なくとも水素アニール処理によりエッチングして平坦化する工程と、単結晶半導体層の表示領域をエッチングして絶縁層を露出させる工程と、半導体エピタキシャル成長により表示領域に多結晶半導体層を、周辺回路領域に単結晶半導体層を形成する工程と、表示領域の多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を形成する工程と、支持基板を同支持基板の多孔質半導体層から分離する工程と、分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程とを含む。

【0033】

本製造方法では、種子基板および支持基板の両方に多孔質半導体層および単結晶半導体層を形成し、絶縁層を介してこれらの両基板を貼り合わせ、種子基板を種子基板の多孔質半導体層において分離することにより、支持基板の多孔質層上に超薄型SOI層が形成される。その後、この支持基板の単結晶半導体層を水素アニール処理でエッチングして平坦化した後に、単結晶半導体層の表示領域をエッチングして絶縁層を露出させ、半導体エピタキシャル成長により表示領域に多結晶半導体層を、周辺回路領域に単結晶半導体層を形成し、表示領域の多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を形成するので、比較的低い電子・正孔移動度で低リーク電流特性の多結晶半導体TFT表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶半導体TFT周辺回路とを同一支持基板の多孔質層上の超薄型SOI層に形成することができる。そして、支持基板をその多孔質半導体層から分離して支持体を貼り付け、各超薄型電気光学表示装置に分割することにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置が得られる。

【0034】

本発明の第12の超薄型電気光学表示装置の製造方法は、単結晶半導体からなる種子基板にイオン注入層を形成する工程と、単結晶半導体からなる支持基板に絶縁層を形成する工程と、種子基板のイオン注入層と支持基板の絶縁層とを貼り合わせ、熱処理によりイオン注入層と絶縁層とを共有結合させて単結晶半導体層を形成する工程と、剥離用アニール処理を行い、種子基板を同種子基板のイオン注入層の歪部から分離する工程と、少なくとも水素アニール処理により単結晶半導体層の表面をエッチングして平坦化する工程と、単結晶半導体層の表示領域をエッチングして絶縁層を露出させる工程と、半導体エピタキシ

ャル成長により表示領域に多結晶半導体層を、周辺回路領域に単結晶半導体層を形成する工程と、表示領域の多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を形成する工程と、支持基板の所定深さにイオン注入層を形成する工程と、剥離用アニール処理を行う工程と、支持基板をイオン注入層の歪部から分離する工程と、分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程とを含む。

【0035】

本製造方法では、イオン注入層を形成した種子基板に、絶縁層を形成した支持基板を貼り合わせ、熱処理により種子基板のイオン注入層と支持基板の絶縁層とを共有結合させて単結晶半導体層を形成し、剥離用アニール処理後に種子基板をイオン注入層において分離し、さらに水素アニール処理により単結晶半導体層の表面をエッチングして平坦化を行うことにより支持基板上に超薄型SOI層が形成される。その後、単結晶半導体層の表示領域をエッチングして絶縁層を露出させ、半導体エピタキシャル成長により表示領域に多結晶半導体層を、周辺回路領域に単結晶半導体層を形成し、表示領域の多結晶半導体層に表示領域部を、周辺回路領域の単結晶半導体層に周辺回路部を形成するので、比較的低い電子・正孔移動度で低リーク電流特性の多結晶半導体TFE表示素子と高い電子・正孔移動度で駆動能力の高い単結晶半導体TFE周辺回路とを同一支持基板上に形成することができる。そして、支持基板をそのイオン注入層の歪部から分離して支持体を貼り付け、各超薄型電気光学表示装置に分割することにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置が得られる。

【0036】

本発明の第13の超薄型電気光学表示装置の製造方法は、単結晶半導体からなる種子基板にイオン注入層を形成する工程と、単結晶半導体からなる支持基板に多孔質半導体層を形成する工程と、支持基板上に、多孔質半導体層を介して単結晶半導体層を形成する工程と、単結晶半導体層上に、絶縁層を形成する工程と、種子基板のイオン注入層と支持基板の絶縁層とを貼り合わせ、熱処理により種子基板のイオン注入層と支持基板の絶縁層とを共有結合させて単結晶半導体層を形成する工程と、剥離用アニール処理を行い、種子基板をイオン注入層の歪部から分離する工程と、少なくとも水素アニール処理により単結晶半導体層の表面をエッチングして平坦化する工程と、単結晶半導体層の表示領域をエッチングして絶縁層を露出させる工程と、半導体エピタキシャル成長により表示領域に多結晶半導体層を、周辺回路領域に単結晶半導体層を形成する工程と、表示領域の多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を形成する工程と、支持基板を多孔質半導体層から分離する工程と、分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程とを含む。

【0037】

本製造方法では、イオン注入層を形成した種子基板に、多孔質半導体層、単結晶半導体層および絶縁層を形成した支持基板を貼り合わせ、熱処理により種子基板のイオン注入層と支持基板の絶縁層とを共有結合させて単結晶半導体層を形成し、剥離用アニール処理後に種子基板をイオン注入層において分離し、さらに水素アニール処理により単結晶半導体層の表面をエッチングして平坦化を行うことにより、支持基板上に超薄型SOI層が形成される。その後、単結晶半導体層の表示領域をエッチングして絶縁層を露出させ、半導体エピタキシャル成長により表示領域に多結晶半導体層を、周辺回路領域に単結晶半導体層を形成し、表示領域の多結晶半導体層に表示部を、周辺回路領域の単結晶半導体層に周辺回路部を形成するので、比較的低い電子・正孔移動度で低リーク電流特性の多結晶半導体TFE表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶半導体TFE周辺回路とを同一支持基板上に形成することができる。そして、支持基板をその多孔質半導体層から分離して支持体を貼り付け、各超薄型電気光学表示装置に分割することにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置が得られる。

【0038】

本発明の第14の超薄型電気光学表示装置の製造方法は、単結晶半導体からなる種子基板および支持基板に多孔質半導体層を形成する工程と、種子基板および支持基板に、多孔質半導体層を介して単結晶半導体層を形成する工程と、種子基板および支持基板の少なくとも一方に、単結晶半導体層を介して絶縁層を形成する工程と、種子基板および支持基板を絶縁層の形成面で貼り合わせる工程と、種子基板を、種子基板の多孔質半導体層から分離する工程と、種子基板の分離により露出した単結晶半導体層の表面を、少なくとも水素アニール処理によりエッチングして平坦化する工程と、単結晶半導体層の表示領域をエッチングして絶縁層を露出させる工程と、全面に絶縁膜と非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を形成する工程と、表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層に表示素子部を、少なくとも非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層をエッチングした周辺回路領域の単結晶半導体層に周辺回路部を形成する工程と、支持基板を同支持基板の多孔質半導体層から分離する工程と、分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程を含む。

【0039】

本製造方法では、種子基板および支持基板の両方に多孔質半導体層および単結晶半導体層を形成し、絶縁層を介してこれらの両基板を貼り合わせ、種子基板を種子基板の多孔質半導体層において分離することにより、支持基板の多孔質層上に超薄型SOI層が形成される。その後、この支持基板の単結晶半導体層を水素アニール処理でエッチングして平坦化した後に、単結晶半導体層の表示領域をエッチングして絶縁層を露出させ、全面に絶縁膜と非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を形成し、表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層に表示素子部を、少なくとも非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層をエッチングした周辺回路領域の単結晶半導体層に周辺回路部を形成するので、比較的低い電子・正孔移動度で低リーク電流特性の非晶質半導体TF Tまたは非晶質及び多結晶混在半導体TF Tまたは多結晶半導体TF T表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶半導体TF T周辺回路とを同一支持基板の多孔質層上の超薄型SOI層に形成することができる。そして、支持基板をその多孔質半導体層から分離して支持体を貼り付け、各超薄型電気光学表示装置に分割することにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置が得られる。

【0040】

本発明の第15の超薄型電気光学表示装置の製造方法は、単結晶半導体からなる種子基板にイオン注入層を形成する工程と、単結晶半導体からなる支持基板に絶縁層を形成する工程と、種子基板のイオン注入層と支持基板の絶縁層とを貼り合わせ、熱処理によりイオン注入層と絶縁層とを共有結合させて単結晶半導体層を形成する工程と、剥離用アニール処理を行い、種子基板を同種子基板のイオン注入層の歪部から分離する工程と、少なくとも水素アニール処理により単結晶半導体層の表面をエッチングして平坦化する工程と、単結晶半導体層の表示領域をエッチングして絶縁層を露出させる工程と、全面に絶縁膜と非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を形成する工程と、表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層に表示素子部を、少なくとも非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層をエッチングした周辺回路領域の単結晶半導体層に周辺回路部を形成する工程と、支持基板の所定深さにイオン注入層を形成する工程と、剥離用アニール処理を行う工程と、支持基板をイオン注入層の歪部から分離する工程と、分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程を含む。

【0041】

本製造方法では、イオン注入層を形成した種子基板に、絶縁層を形成した支持基板を貼り合わせ、熱処理により種子基板のイオン注入層と支持基板の絶縁層とを共有結合させて単結晶半導体層を形成し、剥離用アニール処理後に種子基板をイオン注入層において分離し、さらに水素アニール処理により単結晶半導体層の表面をエッチングして平坦化を行うことにより支持基板上に超薄型SOI層が形成される。その後、単結晶半導体層の表示領域をエッチングして絶縁層を露出させ、プラズマCVD、熱CVD、スパッタリング、蒸着により全面に絶縁膜と非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を形成する工程と、表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層に表示素子部を、少なくとも非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層をエッチングした周辺回路領域の単結晶半導体層に周辺回路部を形成するので、比較的低い電子・正孔移動度で低リーク電流特性の非晶質半導体TFETまたは非晶質及び多結晶混在半導体TFETまたは多結晶半導体TFET表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶半導体TFET周辺回路とを同一支持基板上に形成することができる。そして、支持基板をそのイオン注入層の歪部から分離して支持体を貼り付け、各超薄型電気光学表示装置に分割することにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置が得られる。

【0042】

本発明の第16の超薄型電気光学表示装置の製造方法は、単結晶半導体からなる種子基板にイオン注入層を形成する工程と、単結晶半導体からなる支持基板に多孔質半導体層を形成する工程と、支持基板上に、多孔質半導体層を介して単結晶半導体層を形成する工程と、単結晶半導体層上に、絶縁層を形成する工程と、種子基板のイオン注入層と支持基板の絶縁層とを貼り合わせ、熱処理により種子基板のイオン注入層と支持基板の絶縁層とを共有結合させて単結晶半導体層を形成する工程と、剥離用アニール処理を行い、種子基板をイオン注入層の歪部から分離する工程と、少なくとも水素アニール処理により単結晶半導体層の表面をエッチングして平坦化する工程と、単結晶半導体層の表示領域をエッチングして絶縁層を露出させる工程と、全面に絶縁膜と非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を形成する工程と、表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層に表示素子部を、少なくとも非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層をエッチングした周辺回路領域の単結晶半導体層に周辺回路部をそれぞれ形成する工程と、支持基板を多孔質半導体層から分離する工程と、分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程とを含む。

【0043】

本製造方法では、イオン注入層を形成した種子基板に、多孔質半導体層、単結晶半導体層および絶縁層を形成した支持基板を貼り合わせ、熱処理により種子基板のイオン注入層と支持基板の絶縁層とを共有結合させて単結晶半導体層を形成し、剥離用アニール処理後に種子基板をイオン注入層において分離し、さらに水素アニール処理により単結晶半導体層の表面をエッチングして平坦化を行うことにより、支持基板上に超薄型SOI層が形成される。その後、単結晶半導体層の表示領域をエッチングして絶縁層を露出させ、全面に絶縁膜と非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を形成し、表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層に表示素子部を、少なくとも非晶質半導体層または非晶質及び多結晶混在半導体膜または多結晶半導体層をエッチングした周辺回路領域の単結晶半導体層に周辺回路部をそれぞれ形成するので、比較的低い電子・正孔移動度で低リーク電流特性の非晶質半導体TFETまたは非晶質および多結晶混在半導体TFETまたは多結晶半導体TFET表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶半導体TFET周辺回路とを同一支持基板上に形成することができる。そして、支持基板をその多孔質半導体層から分離して支持体を貼り付け、各超薄型電気光学表示装置に分割することにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置が得

られる。

【0044】

本発明の第17の超薄型電気光学表示装置の製造方法は、単結晶半導体からなる種子基板および支持基板に多孔質半導体層を形成する工程と、種子基板および支持基板に、多孔質半導体層を介して単結晶半導体層を形成する工程と、種子基板および支持基板の少なくとも一方に、単結晶半導体層を介して絶縁層を形成する工程と、種子基板および支持基板を絶縁層の形成面で貼り合わせる工程と、種子基板を、同種子基板の多孔質半導体層から分離する工程と、種子基板の分離により露出した単結晶半導体層の表面を、少なくとも水素アニール処理によりエッチングして平坦化する工程と、単結晶半導体層の表示領域をエッチングして絶縁層を露出させる工程と、表示領域内の多結晶半導体表示素子形成領域に遮光性金属層を形成する工程と、その上を絶縁層で覆う工程と、半導体エピタキシャル成長により表示領域に多結晶半導体層を、周辺回路領域に単結晶半導体層を形成する工程と、表示領域の多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を形成する工程と、支持基板を同支持基板の多孔質半導体層から分離する工程と、分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程とを含む。

【0045】

本製造方法では、種子基板および支持基板の両方に多孔質半導体層および単結晶半導体層を形成し、絶縁層を介してこれらの両基板を貼り合わせ、種子基板を種子基板の多孔質半導体層において分離することにより、支持基板の多孔質層上に超薄型SOI層が形成される。その後、この支持基板の単結晶半導体層を水素アニール処理でエッチングして平坦化した後に、単結晶半導体層の表示領域をエッチングして絶縁層を露出させ、表示領域内の多結晶半導体表示素子形成領域に WSi_2 （タングステンシリサイド）、 $TiSi_2$ （チタンシリサイド） $MoSi_2$ （モリブデンシリサイド）などの遷移金属シリサイドの遮光性金属膜をCVD、スパッタリングなどで形成してパターンニングして遮光性金属膜を形成し、その上に絶縁層を形成し、半導体エピタキシャル成長により表示領域に多結晶半導体層を、周辺回路領域に単結晶半導体層を形成し、表示領域の多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を形成するので、遮光金属膜上に形成する比較的低い電子・正孔移動度で低リーク電流特性の多結晶半導体TFE表示素子と高い電子・正孔移動度で駆動能力成長により表示領域に多結晶半導体層を、周辺回路領域に単結晶半導体の高い単結晶半導体TFE周辺回路とを同一支持基板の多孔質層上の超薄型SOI層に形成することができる。そして、支持基板を分離して支持体を貼り付け、各超薄型電気光学表示装置に分割することにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置が得られる。

【0046】

本発明の第18の超薄型電気光学表示装置の製造方法は、単結晶半導体からなる種子基板にイオン注入層を形成する工程と、単結晶半導体からなる支持基板に絶縁層を形成する工程と、種子基板のイオン注入層と支持基板の絶縁層とを貼り合わせ、熱処理によりイオン注入層と絶縁層とを共有結合させて単結晶半導体層を形成する工程と、剥離用アニール処理を行い、種子基板を同種子基板のイオン注入層の歪部から分離する工程と、少なくとも水素アニール処理により単結晶半導体層の表面をエッチングして平坦化する工程と、単結晶半導体層の表示領域をエッチングして絶縁層を露出させる工程と、表示領域内の多結晶半導体表示素子形成領域に遮光性金属層を形成する工程と、その上を絶縁層で覆う工程と、半導体エピタキシャル成長により表示領域に多結晶半導体層を、周辺回路領域に単結晶半導体層を形成する工程と、表示領域の多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を形成する工程と、支持基板の所定深さにイオン注入層を形成する工程と、剥離用アニール処理を行う工程と、支持基板をイオン注入層の歪部から分離する工程と、分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程とを含む。

【0047】

本製造方法では、イオン注入層を形成した種子基板に、絶縁層を形成した支持基板を貼り合わせ、熱処理により種子基板のイオン注入層と支持基板の絶縁層とを共有結合させて単結晶半導体層を形成し、剥離用アニール処理後に種子基板をイオン注入層において分離し、さらに水素アニール処理により単結晶半導体層の表面をエッチングして平坦化を行うことにより支持基板上に超薄型SOI層が形成される。その後、単結晶半導体層の表示領域をエッチングして絶縁層を露出させ、表示領域内の多結晶半導体表示素子形成領域に WSi_2 （タングステンシリサイド）、 $TiSi_2$ （チタンシリサイド） $MoSi_2$ （モリブデンシリサイド）などの遷移金属シリサイドの遮光性金属膜をCVD、スパッタリングなどで形成してパターンニングして遮光性金属層を形成し、その上に絶縁層を形成し、半導体エピタキシャル成長により表示領域に多結晶半導体層を、周辺回路領域に単結晶半導体層を形成し、表示領域の多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を形成するので、遮光金属層上に形成する比較的低い電子・正孔移動度で低リーク電流特性の多結晶半導体TFE表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶半導体TFE周辺回路とを同一支持基板の多孔質層上の超薄型SOI層に形成することができる。そして、支持基板をその多孔質半導体層から分離して支持体を貼り付け、各超薄型電気光学表示装置に分割することにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置が得られる。

【0048】

本発明の第19の超薄型電気光学表示装置の製造方法は、単結晶半導体からなる種子基板にイオン注入層を形成する工程と、単結晶半導体からなる支持基板に多孔質半導体層を形成する工程と、支持基板上に、多孔質半導体層を介して単結晶半導体層を形成する工程と、単結晶半導体層上に、絶縁層を形成する工程と、種子基板のイオン注入層と支持基板の絶縁層とを貼り合わせ、熱処理により種子基板のイオン注入層と支持基板の絶縁層とを共有結合させて単結晶半導体層を形成する工程と、剥離用アニール処理を行い、種子基板をイオン注入層の歪部から分離する工程と、少なくとも水素アニール処理により単結晶半導体層の表面をエッチングして平坦化する工程と、単結晶半導体層の表示領域をエッチングして絶縁層を露出させる工程と、表示領域内の多結晶半導体表示素子形成領域に遮光性金属層を形成する工程と、その上を絶縁層で覆う工程と、半導体エピタキシャル成長により表示領域に多結晶半導体層を、周辺回路領域に単結晶半導体層を形成する工程と、表示領域の多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を形成する工程と、支持基板を多孔質半導体層から分離する工程と、分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程とを含む。

【0049】

本製造方法では、イオン注入層を形成した種子基板に、多孔質半導体層、単結晶半導体層および絶縁層を形成した支持基板を貼り合わせ、熱処理により種子基板のイオン注入層と支持基板の絶縁層とを共有結合させて単結晶半導体層を形成し、剥離用アニール処理後に種子基板をイオン注入層において分離し、さらに水素アニール処理により単結晶半導体層の表面をエッチングして平坦化を行うことにより、支持基板上に超薄型SOI層が形成される。その後、単結晶半導体層の表示領域をエッチングして絶縁層を露出させ、表示領域内の多結晶半導体表示素子形成領域に WSi_2 （タングステンシリサイド）、 $TiSi_2$ （チタンシリサイド） $MoSi_2$ （モリブデンシリサイド）などの遷移金属シリサイドの遮光性金属膜をCVD、スパッタリングなどで形成してパターンニングして遮光性金属層を形成し、その上に絶縁層を形成し、半導体エピタキシャル成長により表示領域に多結晶半導体層を、周辺回路領域に単結晶半導体層を形成し、表示領域の多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を形成するので、遮光性金属層上に形成する比較的低い電子・正孔移動度で低リーク電流特性の多結晶半導体TFE表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶半導体TFE周辺回路とを同一支持基板の多孔質層上の超薄型SOI層に形成することができる。そして、支持基板をその多

孔質半導体層から分離して支持体を貼り付け、各超薄型電気光学表示装置に分割することにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置が得られる。

【0050】

本発明の第20の超薄型電気光学表示装置の製造方法は、単結晶半導体からなる種子基板および支持基板に多孔質半導体層を形成する工程と、種子基板および支持基板に、多孔質半導体層を介して単結晶半導体層を形成する工程と、種子基板および支持基板の少なくとも一方に、単結晶半導体層を介して絶縁層を形成する工程と、種子基板および支持基板を絶縁層の形成面で貼り合わせる工程と、種子基板を、同種子基板の多孔質半導体層から分離する工程と、種子基板の分離により露出した単結晶半導体層の表面を、少なくとも水素アニール処理によりエッチングして平坦化する工程と、単結晶半導体層の表示領域をエッチングして絶縁層を露出させる工程と、表示領域内の非晶質半導体または非晶質及び多結晶混在半導体または多結晶半導体表示素子形成領域に遮光性金属層を形成する工程と、全面に絶縁層と非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を形成する工程と、表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層に表示素子部を、少なくとも非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層をエッチングした周辺回路領域の単結晶半導体層に周辺回路部を形成する工程と、支持基板を同支持基板の多孔質半導体層から分離する工程と、分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程とを含む。

【0051】

本製造方法では、種子基板および支持基板の両方に多孔質半導体層および単結晶半導体層を形成し、絶縁層を介してこれらの両基板を貼り合わせ、種子基板を種子基板の多孔質半導体層において分離することにより、支持基板の多孔質層上に超薄型SOI層が形成される。その後、この支持基板の単結晶半導体層を水素アニール処理でエッチングして平坦化した後に、単結晶半導体層の表示領域をエッチングして絶縁層を露出させ、表示領域内の非晶質半導体層または非晶質及び多結晶混在半導体または多結晶半導体表示素子形成領域に WSi_2 （タングステンシリサイド）、 $TiSi_2$ （チタンシリサイド） $MoSi_2$ （モリブデンシリサイド）などの遷移金属シリサイドの遮光性金属膜をCVD、スパッタリングなどで形成してパターニングして遮光性金属層を形成し、全面に絶縁層と非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を形成し、表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層に表示素子部を、少なくとも非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層をエッチングした周辺回路領域の単結晶半導体層に周辺回路部を形成するので、遮光金属層上に形成する比較的低い電子・正孔移動度で低リーク電流特性の非晶質半導体TFETまたは非晶質及び多結晶混在半導体TFETまたは多結晶半導体TFET表示素子と、周辺回路領域に高い電子・正孔移動度で高い駆動能力の単結晶半導体TFET周辺回路とを同一支持基板の多孔質層上の超薄型SOI層に形成することができる。そして、支持基板をその多孔質半導体層から分離して支持体を貼り付け、各超薄型電気光学表示装置に分割することにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置が得られる。

【0052】

本発明の第21の超薄型電気光学表示装置の製造方法は、単結晶半導体からなる種子基板にイオン注入層を形成する工程と、単結晶半導体からなる支持基板に絶縁層を形成する工程と、種子基板のイオン注入層と支持基板の絶縁層とを貼り合わせ、熱処理によりイオン注入層と絶縁層とを共有結合させて単結晶半導体層を形成する工程と、剥離用アニール処理を行い、種子基板を同種子基板のイオン注入層の歪部から分離する工程と、少なくとも水素アニール処理により単結晶半導体層の表面をエッチングして平坦化する工程と、単結晶半導体層の表示領域をエッチングして絶縁層を露出させる工程と、表示領域内の非晶質半導体または非晶質及び多結晶混在半導体または多結晶半導体表示素子形成領域に遮光

性金属層を形成する工程と、全面に絶縁層と非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を形成する工程と、表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層に表示素子部を、少なくとも非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層をエッチングした周辺回路領域の単結晶半導体層に周辺回路部を形成する工程と、支持基板の所定深さにイオン注入層を形成する工程と、剥離用アニール処理を行う工程と、支持基板をイオン注入層の歪部から分離する工程と、分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程とを含む。

【0053】

本製造方法では、イオン注入層を形成した種子基板に、絶縁層を形成した支持基板を貼り合わせ、熱処理により種子基板のイオン注入層と支持基板の絶縁層とを共有結合させて単結晶半導体層を形成し、剥離用アニール処理後に種子基板をイオン注入層において分離し、さらに水素アニール処理により単結晶半導体層の表面をエッチングして平坦化を行うことにより支持基板上に超薄型SOI層が形成される。その後、単結晶半導体層の表示領域をエッチングして絶縁層を露出させ、表示領域内の非晶質半導体または非晶質及び多結晶混在半導体または多結晶半導体表示素子形成領域に WSi_2 （タングステンシリサイド）、 $TiSi_2$ （チタンシリサイド） $MoSi_2$ （モリブデンシリサイド）などの遷移金属シリサイドの遮光性金属膜をCVD、スパッタリングなどで形成してパターニングして遮光性金属層を形成し、全面に絶縁層と非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を形成し、表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層に表示素子部を、少なくとも非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層をエッチングした周辺回路領域の単結晶半導体層に周辺回路部を形成するので、遮光金属層上に形成する比較的低い電子・正孔移動度で低リーク電流特性の非晶質半導体TFTまたは非晶質及び多結晶混在半導体TFTまたは多結晶半導体TFT表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶半導体TFT周辺回路とを同一支持基板の多孔質層上の超薄型SOI層に形成することができる。そして、支持基板をそのイオン注入層の歪部から分離して支持体を貼り付け、各超薄型電気光学表示装置に分割することにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置が得られる。

【0054】

本発明の第22の超薄型電気光学表示装置の製造方法は、単結晶半導体からなる種子基板にイオン注入層を形成する工程と、単結晶半導体からなる支持基板に多孔質半導体層を形成する工程と、支持基板上に、多孔質半導体層を介して単結晶半導体層を形成する工程と、単結晶半導体層上に、絶縁層を形成する工程と、種子基板のイオン注入層と支持基板の絶縁層とを貼り合わせ、熱処理により種子基板のイオン注入層と支持基板の絶縁層とを共有結合させて単結晶半導体層を形成する工程と、剥離用アニール処理を行い、種子基板をイオン注入層の歪部から分離する工程と、少なくとも水素アニール処理により単結晶半導体層の表面をエッチングして平坦化する工程と、単結晶半導体層の表示領域をエッチングして絶縁層を露出させる工程と、表示領域内の非晶質半導体または非晶質及び多結晶混在半導体または多結晶半導体表示素子形成領域に遮光性金属層を形成する工程と、全面に絶縁層と非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を形成する工程と、表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層に表示素子部を、少なくとも非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層をエッチングした周辺回路領域の単結晶半導体層に周辺回路部を形成する工程と、支持基板を多孔質半導体層から分離する工程と、分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程とを含む。

【0055】

本製造方法では、イオン注入層を形成した種子基板に、多孔質半導体層、単結晶半導体層および絶縁層を形成した支持基板を貼り合わせ、熱処理により種子基板のイオン注入層

と支持基板の絶縁層とを共有結合させて単結晶半導体層を形成し、剥離用アニール処理後に種子基板をイオン注入層において分離し、さらに水素アニール処理により単結晶半導体層の表面をエッチングして平坦化を行うことにより、支持基板上に超薄型SOI層が形成される。その後、単結晶半導体層の表示領域をエッチングして絶縁層を露出させ、表示領域内の非晶質半導体または非晶質及び多結晶混在半導体または多結晶半導体表示素子形成領域に WSi_2 （タングステンシリサイド）、 $TiSi_2$ （チタンシリサイド） $MoSi_2$ （モリブデンシリサイド）などの遷移金属シリサイドの遮光性金属膜をCVD、スパッタリングなどで形成してパターンニングして遮光性金属層を形成し、全面に絶縁層と非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を形成し、表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層に表示素子部を、少なくとも非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層をエッチングした周辺回路領域の単結晶半導体層に周辺回路部を形成するので、遮光金属層上に形成する比較的低い電子・正孔移動度で低リーク電流特性の非晶質半導体TFTまたは非晶質及び多結晶混在半導体TFTまたは多結晶半導体TFT表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶半導体TFT周辺回路とを同一支持基板の多孔質層上の超薄型SOI層に形成することができる。そして、支持基板をその多孔質半導体層から分離して支持体を貼り付け、各超薄型電気光学表示装置に分割することにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置が得られる。

【0056】

本発明の第23の超薄型電気光学表示装置の製造方法は、前記請求項1～5、11～13、17～19において、表示領域の多結晶半導体層に選択的に四族元素（Si、Ge、錫、鉛など）の少なくとも1種をイオン注入またはイオンドーピングして非晶質半導体層化した後に固相成長させて結晶粒径を制御した多結晶半導体層を形成する工程と、表示領域の結晶粒径を制御した多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を形成する工程とを含む。

【0057】

本製造方法によれば、前記請求項1～5、11～13、17～19において、半導体エピタキシャル成長により表示領域に多結晶半導体層を、周辺回路領域に単結晶半導体層を形成し、表示領域の多結晶半導体層を選択的に四族元素（Si、Ge、錫、鉛など）例えば多結晶構成元素のSiを例えば $1 \times 10^{21} \text{ atoms/cc}$ 以上（例えば SiF_4 などを30 KeV、 $1 \times 10^{15} \text{ atoms/cm}^2$ のドーズ量で注入など）イオン注入またはイオンドーピングして多結晶半導体層を非晶質半導体層化した後に、600～650℃で10～15時間程度の固相成長により結晶粒径（電子・正孔移動度）を制御した多結晶半導体層を表示素子部に形成するので、任意に制御された電子・正孔移動度で且つ低リーク電流特性の多結晶半導体TFT表示素子と高い電子・正孔移動度で駆動能力の高い単結晶半導体TFT周辺回路とを同一支持基板上に形成することができる。そして、支持基板をその多孔質半導体層またはイオン注入層の歪み部から分離して支持体を貼り付け、各超薄型電気光学表示装置に分割することにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置が得られる。

尚、例えばこの固相成長により結晶粒径を制御した多結晶Si層中に、Ge、錫、鉛などの四族元素の少なくとも1種の合計を適量（例えば $1 \times 10^{18} \sim 1 \times 10^{20} \text{ atoms/cc}$ ）含有させると、多結晶Si層の結晶粒界に存在する不整を低減し、その膜ストレスを低減するので、高キャリア移動度で高品質の多結晶SiTFTが得られる。

【0058】

本発明の第24の超薄型電気光学表示装置の製造方法は、前記請求項6～10、14～16、20～22において、表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を選択的にシリコン、錫、ゲルマニウム、鉛などの四族元素の少なくとも1種をイオン注入またはイオンドーピングした後に固相成長させて結晶粒径を制御した多結晶半導体層を形成する工程と、表示領域の結晶粒径を制御した多結晶半導体

層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を形成する工程とを含む。

【0059】

本製造方法によれば、前記請求項6～10、14～16、20～22において、プラズマCVD、熱CVD、スパッタリング、蒸着により表示領域に非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を、周辺回路領域に単結晶半導体層を形成し、表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を選択的に四族元素（Si、Ge、錫、鉛）、例えばSiを例えば 1×10^{21} atoms/cc以上（例えばSiF₄などを30 KeV、 1×10^{15} atoms/cm²のドーズ量でイオン注入）イオン注入またはイオンドーピングした後に、600～650℃で10～15時間程度の固相成長により結晶粒径（電子・正孔移動度）を制御した多結晶半導体層を表示素子部に形成するので、任意に制御された電子・正孔移動度で且つ低リーク電流特性の多結晶半導体TFET表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶半導体TFET周辺回路とを同一支持基板上に形成することができる。そして、支持基板をその多孔質半導体層あるいはイオン注入層の歪み部から分離して支持体を貼り付け、各超薄型電気光学表示装置に分割することにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置が得られる。

尚、例えばこの固相成長により結晶粒径を制御した多結晶Si層中に、Ge、錫、鉛などの四族元素の少なくとも1種の合計を適量（例えば $1 \times 10^{18} \sim 1 \times 10^{20}$ atoms/cc）含有させると、多結晶Si膜中の結晶粒界に存在する不整を低減し、その膜ストレスを低減するので、高キャリア移動度で高品質の多結晶SiTFETが得られる。

【0060】

本発明の第25の超薄型電気光学表示装置の製造方法は、前記請求項1～5、11～13、17～19において、表示領域の多結晶半導体層を再結晶化させることで結晶粒径を制御した多結晶半導体層に形成する工程と、表示領域の結晶粒径を制御した多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を、それぞれ形成する工程とを含む。

【0061】

本製造方法によれば、前記請求項1～5、11～13、17～19において、半導体エピタキシャル成長により表示領域に多結晶半導体層を、周辺回路領域に単結晶半導体層を形成し、表示領域の多結晶半導体層を選択的にXeフラッシュランプアニール、あるいはパルス状又は連続波レーザーアニール例えばエキシマレーザー、非線形光学効果による光高調波変調遠紫外線又は／及び近紫外線レーザー、可視光レーザー、赤外線レーザーなど、あるいは集光ランプアニール例えば紫外線ランプ、可視光ランプ、赤外線ランプなどを照射して溶融又は半溶融又は非溶融状態の加熱と冷却により再結晶化させることで結晶粒径を制御した多結晶半導体層を表示素子部に形成するので、任意に制御された電子・正孔移動度で且つ低リーク電流特性の多結晶半導体TFET表示素子と高い電子・正孔移動度で駆動能力の高い単結晶半導体TFET周辺回路とを同一支持基板上に形成することができる。そして、支持基板を多孔質半導体層あるいはイオン注入層の歪み部から分離して支持体を貼り付け、各超薄型電気光学表示装置に分割することにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置が得られる。

尚、フラッシュランプアニール、レーザーアニールあるいは集光ランプアニールによる表示領域の多結晶半導体層の改質は、例えばその表面から50～200 nm深さの半導体活性層を対象とするそれぞれの条件（注入イオンの種類と注入深さ、レーザー種類の選択など）であってよい。

【0062】

本発明の第26の超薄型電気光学表示装置の製造方法は、前記請求項6～10、14～16、20～22において、表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を再結晶化させることで結晶粒径を制御した多結晶半導体層に

形成する工程と、表示領域の結晶粒径を制御した多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を形成する工程とを含む。

【0063】

本製造方法によれば、前記請求項6～10、14～16、20～22において、表示領域に非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を、周辺回路領域に単結晶半導体層を形成し、表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層に選択的にXeフラッシュランプアニール、あるいはパルス状又は連続波レーザーアニール例えばエキシマレーザー、非線形光学効果による光高調波変調遠紫外線又は／及び近紫外線レーザー、可視光レーザー、赤外線レーザーなど、あるいは集光ランプアニール例えば紫外線ランプ、可視光ランプ、赤外線ランプなどを照射して溶融又は半溶融又は非溶融状態の加熱と冷却により再結晶化させることで結晶粒径を制御した多結晶半導体層を表示素子部に形成するので、任意に制御された電子・正孔移動度で且つ低リーク電流特性の多結晶半導体TFE表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶半導体TFE周辺回路とを同一支持基板上に形成することができる。そして、支持基板を多孔質半導体層あるいはイオン注入層の歪部から分離して支持体を貼り付け、各超薄型電気光学表示装置に分割することにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置が得られる。

尚、フラッシュランプアニール、レーザーアニールあるいは集光ランプアニールによる表示領域の多結晶半導体層の改質は、例えばその表面から50～200nm深さの半導体活性層を対象とするそれぞれの条件（注入イオンの種類と注入深さ、レーザー種類の選択など）であってよい。

【0064】

本発明の第27の超薄型電気光学表示装置の製造方法は、前記請求項1～5、11～13、17～19において、表示領域の多結晶半導体層を選択的にシリコン、錫、ゲルマニウム、鉛などの四族元素の少なくとも1種をイオン注入またはイオンドーピングした後に、表示領域を再結晶化させることで結晶粒径を制御した多結晶半導体層に形成する工程と、表示領域の結晶粒径を制御した多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を形成する工程とを含む。

【0065】

本製造方法によれば、前記請求項1～5、11～13、17～19において、半導体エピタキシャル成長により表示領域に多結晶半導体層を、周辺回路領域に単結晶半導体層を形成し、表示領域の多結晶半導体層を選択的にシリコン、錫、ゲルマニウム、鉛などの四族元素の少なくとも1種をイオン注入またはイオンドーピング、例えばSi⁺イオンを $1 \times 10^{21} \text{ atoms/cc}$ 以上（例えばSiF₄などを30KeV、 $1 \times 10^{15} \text{ atoms/cm}^2$ ）のドーズ量でイオン注入など）注入した後に、前記表示領域の多結晶半導体層を選択的にXeフラッシュランプアニール、あるいはパルス状又は連続波レーザー例えばエキシマレーザー、非線形光学効果による光高調波変調遠紫外線又は／及び近紫外線レーザー、可視光レーザー、赤外線レーザーなど、あるいは集光ランプアニール例えば紫外線ランプ、可視光ランプ、赤外線ランプなどを照射して溶融又は半溶融又は非溶融状態の加熱と冷却により再結晶化させることで結晶粒径を制御した多結晶半導体層に表示素子部を形成するので、任意に制御された電子・正孔移動度で且つ低リーク電流特性の多結晶半導体TFE表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶半導体TFE周辺回路とを同一支持基板上に形成することができる。そして、支持基板をその多孔質半導体層あるいはイオン注入層の歪部から分離して支持体を貼り付け、各超薄型電気光学表示装置に分割することにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置が得られる。

尚、フラッシュランプアニール、レーザーアニールあるいは集光ランプアニールによる表示領域の多結晶半導体層の改質は、例えばその表面から50～200nm深さの半導体活性層を対象とするそれぞれの条件（注入イオンの種類と注入深さ、レーザー種類の選択

など)であってよい。

また、フラッシュランプアニール、レーザーアニールあるいは集光ランプアニールにより結晶粒径を制御した多結晶 Si 膜中に、Ge、錫、鉛などの四族元素の少なくとも 1 種の合計を適量 (例えば $1 \times 10^{18} \sim 1 \times 10^{20}$ atoms/cc) 含有させると、多結晶 Si 膜の結晶粒界に存在する不整を低減し、その膜ストレスを低減するので、高キャリア移動度で高品質の多結晶 Si TFT が得られる。

【0066】

本発明の第 28 の超薄型電気光学表示装置の製造方法は、前記請求項 6～10、14～16、20～22 において、表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を選択的にシリコン、錫、ゲルマニウム、鉛などの四族元素の少なくとも 1 種をイオン注入またはイオンドーピングした後に、表示領域を再結晶化させることで結晶粒径を制御した多結晶半導体層を形成する工程と、表示領域の結晶粒径を制御した多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を、形成する工程とを含む。

【0067】

本製造方法によれば、前記請求項 6～10、14～16、20～22 において、表示領域に非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を、周辺回路領域に単結晶半導体層を形成し、表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を選択的にシリコン、錫、ゲルマニウム、鉛などの四族元素の少なくとも 1 種をイオン注入またはイオンドーピング、例えば Si イオンを 1×10^{21} atoms/cc 以上 (例えば SiF₄ などを 30 KeV、 1×10^{15} atoms/cm²) のドーズ量でイオン注入など) 注入した後に、表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層に選択的に Xe フラッシュランプアニール、あるいはパルス状又は連続波レーザーアニール例えばエキシマレーザー、非線形光学効果による光高調波変調遠紫外線又は/及び近紫外線レーザー、可視光レーザー、赤外線レーザーなど、あるいは集光ランプアニール例えば紫外線ランプ、可視光ランプ、赤外線ランプなどを照射して熔融又は半熔融又は非熔融状態の加熱と冷却により再結晶化させることで結晶粒径を制御した多結晶半導体層を表示素子部に形成するので、任意に制御された電子・正孔移動度で且つ低リーク電流特性の多結晶半導体 TFT 表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶半導体 TFT 周辺回路とを同一支持基板上に形成することができる。そして、支持基板をその多孔質半導体層あるいはイオン注入層の歪部から分離して支持体を貼り付け、各超薄型電気光学表示装置に分割することにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置が得られる。

尚、フラッシュランプアニール、レーザーアニールあるいは集光ランプアニールによる表示領域の多結晶半導体層の改質は、例えばその表面から 50～200 nm 深さの半導体活性層を対象とするそれぞれの条件 (注入イオンの種類と注入深さ、レーザー種類の選択など) であってよい。

また、例えばフラッシュランプアニール、レーザーアニールあるいは集光ランプアニールにより結晶粒径を制御した多結晶 Si 膜中に、Ge、錫、鉛などの四族元素の少なくとも 1 種の合計が適量 (例えば $1 \times 10^{18} \sim 1 \times 10^{20}$ atoms/cc) を含有させると、多結晶 Si 膜の結晶粒界に存在する不整を低減し、その膜ストレスを低減するので、高キャリア移動度で高品質の多結晶 Si TFT が得られる。

【0068】

本発明の第 29 の超薄型電気光学表示装置の製造方法は、前記請求項 1～5、11～13、17～19 において、半導体エピタキシャル成長により錫、ゲルマニウム、鉛などの四族元素の少なくとも 1 種を含有する多結晶半導体層を表示領域に、四族元素を含まない単結晶半導体層を周辺回路領域にそれぞれ形成する工程と、表示領域の多結晶半導体層を固相成長させて結晶粒径を制御した多結晶半導体層を形成する工程と、表示領域の結晶粒径を制御した多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路

部をそれぞれ形成する工程とを含む。

【0069】

本製造方法によれば、前記請求項1～5、11～13、17～19において、錫、ゲルマニウム、鉛などの四族元素の少なくとも1種を含有する半導体エピタキシャル成長により表示領域に多結晶半導体層を、四族元素を含まない単結晶半導体層を前記周辺回路領域に形成し、表示領域の多結晶半導体層を固相成長させて結晶粒径を制御した多結晶半導体層を形成し、表示領域の結晶粒径を制御した多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を、形成するので、任意に制御された電子・正孔移動度で且つ低リーク電流特性の多結晶半導体TFT表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶半導体TFT周辺回路とを同一支持基板上に形成することができる。そして、支持基板を多孔質半導体層あるいはイオン注入層の歪部から分離して支持体を貼り付け、各超薄型電気光学表示装置に分割することにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置が得られる。

尚、結晶粒径を制御した多結晶Si層中に、Ge、錫、鉛などの四族元素の少なくとも1種の合計が適量（例えば $1 \times 10^{18} \sim 1 \times 10^{20}$ atoms/cc）を含有させると、多結晶Si層の結晶粒界に存在する不整を低減し、その膜ストレスを低減するので、高キャリア移動度で高品質の多結晶SiTFTが得られる。

【0070】

本発明の第30の超薄型電気光学表示装置の製造方法は、前記請求項1～5、11～13、17～19において、半導体エピタキシャル成長により錫、ゲルマニウム、鉛などの四族元素の少なくとも1種を含有する多結晶半導体層を表示領域に、四族元素を含まない単結晶半導体層を周辺回路領域に形成する工程と、表示領域の多結晶半導体層を再結晶化させることで結晶粒径を制御した多結晶半導体層に形成する工程と、表示領域の結晶粒径を制御した多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を形成する工程とを含む。

【0071】

本製造方法によれば、前記請求項1～5、11～13、17～19において、半導体エピタキシャル成長により錫、ゲルマニウム、鉛などの四族元素の少なくとも1種を含有する多結晶半導体層を表示領域に、四族元素を含まない単結晶半導体層を周辺回路領域に形成し、表示領域の多結晶半導体層に選択的にXeフラッシュランプアニール、あるいはパルス状又は連続波レーザーアニール例えばエキシマレーザー、非線形光学効果による光高調波変調遠紫外線又は／及び近紫外線レーザー、可視光レーザー、赤外線レーザーなど、あるいは集光ランプアニール例えば紫外線ランプ、可視光ランプ、赤外線ランプなどの照射による熔融又は半熔融又は非熔融状態の加熱と冷却により再結晶化させることで結晶粒径制御した多結晶半導体層を表示素子部に形成し、周辺回路領域の単結晶半導体層に周辺回路部を形成するので、任意に制御された電子・正孔移動度で且つ低リーク電流特性の多結晶半導体TFT表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶半導体TFT周辺回路とを同一支持基板上に形成することができる。そして、支持基板をその多孔質半導体層あるいはイオン注入層の歪部から分離して支持体を貼り付け、各超薄型電気光学表示装置に分割することにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置が得られる。

尚、フラッシュランプアニール、レーザーアニールあるいは集光ランプアニールによる表示領域の多結晶半導体層の改質は、例えばその表面から50～200nm深さの半導体活性層を対象とするそれぞれの条件（注入イオンの種類と注入深さ、レーザー種類の選択など）であってよい。

また、例えばフラッシュランプアニール、レーザーアニールあるいは集光ランプアニールにより結晶粒径を制御した多結晶Si層中に、Ge、錫、鉛などの四族元素の少なくとも1種の合計が適量（例えば $1 \times 10^{18} \sim 1 \times 10^{20}$ atoms/cc）含有させると、多結晶Si層の結晶粒界に存在する不整を低減し、その膜ストレスを低減するので、

高キャリア移動度で高品質の多結晶 Si TFT が得られる。

【0072】

本発明の第31の超薄型電気光学表示装置の製造方法は、前記請求項6～10、14～16、20～22において、錫、ゲルマニウム、鉛などの四族元素の少なくとも1種を含有する非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を表示領域に、単結晶半導体層を周辺回路領域に形成する工程と、表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を選択的に固相成長させて結晶粒径を制御した多結晶半導体層を形成する工程と、表示領域の結晶粒径を制御した多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を形成する工程とを含む。

【0073】

本製造方法によれば、前記請求項6～10、14～16、20～22において、錫、ゲルマニウム、鉛などの四族元素の少なくとも1種を含有する非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を表示領域に、単結晶半導体層を周辺回路領域に形成し、表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を固相成長させて結晶粒径を制御した多結晶半導体層を形成し、表示領域の結晶粒径を制御した多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を形成するので、任意に制御された電子・正孔移動度で且つ低リーク電流特性の多結晶半導体 TFT 表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶半導体 TFT 周辺回路とを同一支持基板上に形成することができる。そして、支持基板をその多孔質半導体層あるいはイオン注入層の歪部から分離して支持体を貼り付け、各超薄型電気光学表示装置に分割することにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置が得られる。

尚、例えば結晶粒径を制御した多結晶 Si 層中に、Ge、錫、鉛などの四族元素の少なくとも1種の合計が適量（例えば $1 \times 10^{18} \sim 1 \times 10^{20}$ atoms/cc）含有させると、多結晶 Si 層の結晶粒界に存在する不整を低減し、その膜ストレスを低減するので、高キャリア移動度で高品質の多結晶 Si TFT が得られる。

【0074】

本発明の第32の超薄型電気光学表示装置の製造方法は、前記請求項6～10、14～16、20～22において、錫、ゲルマニウム、鉛などの四族元素の少なくとも1種を含有する非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を表示領域に、単結晶半導体層を周辺回路領域に形成する工程と、表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を再結晶化することで結晶粒径を制御した多結晶半導体層に形成する工程と、表示領域の結晶粒径を制御した多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を形成する工程とを含む。

【0075】

本製造方法によれば、前記請求項6～10、14～16、20～22において、錫、ゲルマニウム、鉛などの四族元素の少なくとも1種を含有する非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を前記表示領域に、単結晶半導体層を前記周辺回路領域に形成し、表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を選択的に Xe フラッシュランプアニール、あるいはパルス状又は連続波レーザーアニール例えばエキシマレーザー、非線形光学効果による光高調波変調遠紫外線又は／及び近紫外線レーザー、可視光レーザー、赤外線レーザーなど、あるいは集光ランプアニール例えば紫外線ランプ、可視光ランプ、赤外線ランプなどの照射による溶融又は半溶融又は非溶融状態の加熱と冷却により再結晶化させることで結晶粒径制御した多結晶半導体層を表示素子部に形成し、周辺回路領域の単結晶半導体層に周辺回路部を形成するので、任意に制御された電子・正孔移動度で且つ低リーク電流特性の多結晶半導体 TFT 表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶半導体 TFT 周辺回路とを同一支持基板上に形成することができる。そして、支持基板をその多孔質半導体層あ

るいはイオン注入層の歪部から分離して支持体を貼り付け、各超薄型電気光学表示装置に分割することにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置が得られる。

尚、フラッシュランプアニール、レーザーアニールあるいは集光ランプアニールによる表示領域の多結晶半導体層の改質は、例えばその表面から50～200nm深さの半導体活性層を対象とするそれぞれの条件（注入イオンの種類と注入深さ、レーザー種類の選択など）であってよい。

また、例えばフラッシュランプアニール、レーザーアニールあるいは集光ランプアニールにより結晶粒径を制御した多結晶Si層中に、Ge、錫、鉛などの四族元素の少なくとも1種の合計が適量（例えば $1 \times 10^{18} \sim 1 \times 10^{20}$ atoms/cc）を含有させると、多結晶Si層の結晶粒界に存在する不整を低減し、その膜ストレスを低減するので、高キャリア移動度で高品質の多結晶Si TFTが得られる。

【0076】

上記本発明の第1から第32の電気光学表示装置の製造方法において、支持基板の分離は、各超薄型電気光学表示装置に分割する際の分割領域内の分割線に沿って単結晶半導体層から少なくとも多孔質半導体層またはイオン注入層まで溝を形成した後に行うことが望ましい。これにより、支持基板から分離される超薄型または超薄型SOI構造の電気光学表示素子基板層が予め分割されるため、支持基板の分離が容易となる。なお、溝形成の際、超薄型または超薄型SOI構造の電気光学表示素子基板層は支持基板によって支持されているため、溝形成時の割れ、欠け、クラックの発生が防止される。

【0077】

多孔質半導体層または剥離用アニール処理後のイオン注入層の歪部からの分離は、回転中の多孔質半導体層または剥離用アニール処理後のイオン注入層の歪部への気体、液体、または気体と液体との混合体の高圧流体ジェットの噴射により行うことができる。特に気体と液体との混合体の高圧流体ジェットの噴射では、液体に気体のバブルが混入し、このバブル破裂時の衝撃力によってより効果的に分離を行うことができる。

【0078】

ここで、高圧流体ジェット噴射は、微細な固体を添加したものとすれば、この微細な固体が多孔質半導体層または剥離用アニール処理後のイオン注入層の歪部に直に衝突することによってより効果的に分離を行うことができる。また、高圧流体ジェット噴射は、超音波を印加したものとすれば、超音波振動が多孔質半導体層または剥離用アニール処理後のイオン注入層の歪部に作用し、より効果的に多孔質半導体層または剥離用アニール処理後のイオン注入層の歪部からの分離を行うことができる。

【0079】

また、多孔質半導体層からの分離またはイオン注入層からの分離は、回転中の多孔質半導体層またはイオン注入層へのレーザー加工あるいはレーザーウオータージェット加工により行うことができる。特に、分離前に溝を形成した場合には、この回転中の多孔質半導体層またはイオン注入層へのレーザー加工あるいはレーザーウオータージェット加工により、また、回転中の多孔質半導体層または剥離用アニール処理後のイオン注入層の歪部への高圧流体ジェット噴射により、さらに効果的に多孔質半導体層またはイオン注入層からの分離を行える。

【0080】

ここで、上記本発明の超薄型電気光学表示装置の製造方法において、表示素子部および周辺回路部を形成した支持基板に所定の液晶ギャップを介して対向基板を重ね合わせてシールした後に支持基板の分離を行い、分離後の超薄型電気光学表示素子基板に支持体を接着剤で貼り付け、各超薄型電気光学表示装置に分割後に液晶注入封止することにより、超薄型電気光学表示装置としての超薄型の反射型LCDが得られる。

【0081】

あるいは、超薄型の反射型LCDは、表示素子部および周辺回路部を形成した支持基板に所定の液晶ギャップを介して対向基板を重ね合わせてシールした後に支持基板の分離を

行い、分離後の超薄型電気光学表示素子基板内の良品チップに支持体の良品チップを接着剤で貼り付け、各超薄型電気光学表示装置に分割後に液晶注入封止することにより得られる。

【0082】

また、上記本発明の超薄型電気光学表示装置の製造方法において、分離後の超薄型電気光学表示素子基板に支持体を接着剤で貼り付けた後、透明電極形成して配向膜形成および配向処理した対向基板を、配向膜形成および配向処理した電気光学表示素子基板に、所定の液晶ギャップを介して重ね合わせてシールし、各超薄型電気光学表示装置に分割後に液晶注入封止することにより、超薄型の反射型LCDが得られる。

【0083】

また、超薄型の反射型LCDは、分離後の超薄型電気光学表示素子基板に支持体を接着剤で貼り付けた後、透明電極形成して配向膜形成および配向処理して切断した対向基板の良品チップを、配向膜形成および配向処理した電気光学表示素子基板内の良品チップに、所定の液晶ギャップを介して重ね合わせてシールし、各超薄型電気光学表示装置に分割した後に液晶注入封止、あるいは液晶注入封止した後に各超薄型電気光学表示装置に分割することにより得られる。

【0084】

あるいは、超薄型の反射型LCDは、分離後の超薄型電気光学表示素子基板に支持体を接着剤で貼り付けた後、透明電極形成して配向膜形成および配向処理して切断した対向基板の良品チップを、配向膜形成および配向処理して切断した電気光学表示素子基板の良品チップに、所定の液晶ギャップを介して重ね合わせてシールし、液晶注入封止した後に各超薄型電気光学表示装置に分割することにより得られる。

【0085】

また、超薄型の反射型LCDは、単結晶半導体層の電気光学表示素子基板内の良品チップに所定の液晶ギャップを介して対向基板の良品チップを重ね合わせてシールし、液晶注入封止した後に支持基板を分離し、分離後の超薄型電気光学表示素子基板内に支持体を接着剤で貼り付け、各超薄型電気光学表示装置に分割することにより得られる。

【0086】

あるいは、超薄型の反射型LCDは、単結晶半導体層の電気光学表示素子基板内の良品チップに所定の液晶ギャップを介して対向基板の良品チップを重ね合わせてシールし、液晶注入封止した後に支持基板を分離し、分離後の超薄型電気光学表示素子基板内の良品チップに支持体の良品チップを接着剤で貼り付け、各超薄型電気光学表示装置に分割することにより得られる。

【0087】

一方、超薄型電気光学表示装置としての超薄型の透過型LCDは、上記本発明の超薄型電気光学表示装置の製造方法において、電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、この除去した部分を光透過性材料により埋め込み表面平坦化し、この上に画素表示素子に接続した透明電極を形成して配向膜形成および配向処理した電気光学表示素子基板に、透明電極形成して配向膜形成および配向処理した対向基板を、所定の液晶ギャップを介して重ね合わせてシールした後、支持基板の分離を行い、この分離後の超薄型電気光学表示素子基板に透明な支持体を透明接着剤で貼り付け、各超薄型電気光学表示装置に分割後に液晶注入封止することにより得られる。

【0088】

あるいは、超薄型の透過型LCDは、電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、この除去した部分を光透過性材料により埋め込み表面平坦化し、この上に画素表示素子に接続した透明電極を形成して配向膜形成および配向処理した電気光学表示素子基板に、透明電極形成して配向膜形成および配向処理した対向基板を、所定の液晶ギャップを介して重ね合わせてシールした後、支持基板の分離を行い、この分離後の超薄型電気光学表示素子基板内の良品チップに透明な支持体の良品チップを透明接着剤で貼り付け、各超薄型電気光学表示装置に分割後に液晶注入封止するこ

とにより得られる。

【0089】

また、超薄型の透過型LCDは、電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、この除去した部分を光透過性材料により埋め込み表面平坦化し、この上に画素表示素子に接続した透明電極を形成して配向膜形成および配向処理した電気光学表示素子基板内の良品チップに、透明電極形成して配向膜形成および配向処理した対向基板の良品チップを、所定の液晶ギャップを介して重ね合わせてシールした後に液晶注入封止し、支持基板の分離を行い、少なくとも表示領域の画素開口部の光透過性材料を露出させ、この分離後の超薄型電気光学表示素子基板に透明な支持体を透明接着剤で貼り付け、各超薄型電気光学表示装置に分割することにより得られる。

【0090】

あるいは、超薄型の透過型LCDは、電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、この除去した部分を光透過性材料により埋め込み表面平坦化し、この上に画素表示素子に接続した透明電極を形成して配向膜形成および配向処理した電気光学表示素子基板内の良品チップに、透明電極形成して配向膜形成および配向処理した対向基板の良品チップを、所定の液晶ギャップを介して重ね合わせてシールした後に液晶注入封止し、支持基板の分離を行い、少なくとも表示領域の画素開口部の光透過性材料を露出させ、この分離後の超薄型電気光学表示素子基板内の良品チップに透明な支持体の良品チップを透明接着剤で貼り付け、各超薄型電気光学表示装置に分割することにより得られる。

【0091】

また、超薄型の透過型LCDは、配向膜形成および配向処理した電気光学表示素子基板内の良品チップに、透明電極形成して配向膜形成および配向処理した対向基板の良品チップを、所定の液晶ギャップを介して重ね合わせてシールした後に液晶注入封止し、支持基板の分離を行い、この分離後の超薄型電気光学表示素子基板内に透明な支持体を透明接着剤で貼り付け、各超薄型電気光学表示装置に分割することにより得られる。

【0092】

あるいは、超薄型の透過型LCDは、配向膜形成および配向処理した電気光学表示素子基板内の良品チップに、透明電極形成して配向膜形成および配向処理した対向基板の良品チップを、所定の液晶ギャップを介して重ね合わせてシールした後に液晶注入封止し、支持基板の分離を行い、この分離後の超薄型電気光学表示素子基板内の良品チップに透明な支持体の良品チップを透明接着剤で貼り付け、各超薄型電気光学表示装置に分割することにより得られる。

【0093】

また、超薄型の透過型LCDは、上記本発明の超薄型電気光学表示装置の製造方法において、分離後の超薄型電気光学表示素子基板に透明な支持体を透明接着剤で貼り付けた後、電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、この除去した部分を光透過性材料により埋め込み表面平坦化し、この上に画素表示素子に接続した透明電極を形成して配向膜形成および配向処理した電気光学表示素子基板に、透明電極形成して配向膜形成および配向処理した対向基板を、所定の液晶ギャップを介して重ね合わせてシールし、各超薄型電気光学表示装置に分割後に液晶注入封止することにより得られる。

【0094】

また、超薄型の透過型LCDは、分離後の超薄型電気光学表示素子基板に透明な支持体を透明接着剤で貼り付けた後、電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、この除去した部分を光透過性材料により埋め込み表面平坦化し、この上に画素表示素子に接続した透明電極を形成して配向膜形成および配向処理した電気光学表示素子基板内の良品チップに、透明電極形成して配向膜形成および配向処理して切断した対向基板の良品チップを、所定の液晶ギャップを介して重ね合わせてシールし、各超薄型電気光学表示装置に分割した後に液晶注入封止、あるいは液晶注入封止し

た後に各超薄型電気光学表示装置に分割することにより得られる。

【0095】

あるいは、超薄型の透過型LCDは、分離後の超薄型電気光学表示素子基板に透明な支持体を透明接着剤で貼り付けた後、電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、この除去した部分を光透過性材料により埋め込み表面平坦化し、この上に画素表示素子に接続した透明電極を形成し、さらに配向膜形成および配向処理して切断した電気光学表示素子基板の良品チップに、透明電極形成して配向膜形成および配向処理して切断した対向基板の良品チップを、所定の液晶ギャップを介して重ね合わせてシールし、液晶注入封止することにより得られる。

【0096】

ところで超薄型の透過型LCDでは、分離した超薄型電気光学表示素子基板に、例えば反射防止膜無しで直線透過率80%以上の光学特性を満足する1 (W/m・K) 以上の高熱伝導性ガラス例えば石英ガラス、透明結晶化ガラス（ネオセラム、クリアセラム、ゼロデュアなど）など、更に反射防止膜無しで直線透過率80%以上の光学特性を満足する10 (W/m・K) 以上の高熱伝導性ガラス例えば高透光性セラミック多結晶体 {酸化物結晶体の電融または焼結MgO（マグネシア）、Y₂O₃（イットリア）、CaO（カルシア）、Al₂O₃（単結晶サファイア）、BeO（ベリリア）、多結晶サファイアなど、または複酸化物結晶体の単結晶または多結晶YAG（Yttrium Aluminum Garnet）、単結晶または多結晶MgAl₂O₄（スピネル）、3Al₂O₃・2SiO₂、Al₂O₃・SiO₂など}、フッ化物単結晶体（フッ化カルシウム、フッ化マグネシウム、フッ化バリウムなど）、気相合成ダイヤモンド膜コートした高透光性セラミック多結晶体またはフッ化物単結晶体または透明結晶化ガラス、水晶などの透明基板を耐光性の透明接着剤で貼り合わせることで、強い入射光に対して高い熱放散効果を発揮して高輝度化、高精細化、長寿命化を実現し、品質及び信頼性を高めたプロジェクタ用透過型LCDを実現できる。

【0097】

尚、対向基板（マイクロレンズ基板、ブラックマスク基板などを含む）、入射側の反射防止膜形成の防塵ガラス、出射側の反射防止膜形成の防塵ガラスにも前記高熱伝導性ガラスを使用すること、たとえば、入射側より反射防止膜形成の単結晶サファイア防塵ガラス、単結晶サファイアの対向基板、液晶層、超薄型電気光学表示素子基板、単結晶サファイアの支持基板、反射防止膜形成の単結晶サファイア防塵ガラスの構造として相互を耐光性の透明接着剤で貼り合わせることで、更に高い熱放散効果を期待できる。

【0098】

さらに、プロジェクタ用反射型LCDの場合は対向基板（ブラックマスク基板を含む）材、入射側の反射防止膜形成の防塵ガラス材として上記同様の例えば反射防止膜無しで直線透過率80%以上の光学特性を満足する1 (W/m・K) 以上の高熱伝導性ガラス例えば石英ガラス、透明結晶化ガラス（ネオセラム、クリアセラム、ゼロデュアなど）など、更に反射防止膜無しで直線透過率80%以上の光学特性を満足する10 (W/m・K) 以上の高い熱伝導性ガラス例えば高透光性セラミック多結晶体 {酸化物結晶体の電融または焼結MgO（マグネシア）、Y₂O₃（イットリア）、CaO（カルシア）、Al₂O₃（単結晶サファイア）、BeO（ベリリア）、多結晶サファイアなど、または複酸化物結晶体の単結晶または多結晶YAG（Yttrium Aluminum Garnet）、単結晶または多結晶MgAl₂O₄（スピネル）、3Al₂O₃・2SiO₂、Al₂O₃・SiO₂など}、フッ化物単結晶体（フッ化カルシウム、フッ化マグネシウム、フッ化バリウムなど）、気相合成ダイヤモンド膜コートした高透光性セラミック多結晶体またはフッ化物単結晶体または透明結晶化ガラス、水晶などの透明基板を耐光性の透明接着剤で貼り合わせることで、強い入射光に対して高い熱放散効果を発揮して高輝度化、高精細化、長寿命化を実現し、品質及び信頼性を高めることが出来る。

【0099】

なお、たとえば、入射側より反射防止膜形成した複屈折無しの単結晶または多結晶YAG或いはスピネルの防塵ガラス、単結晶または多結晶YAG或いはスピネルの対向基板、

液晶層、超薄型電気光学表示素子基板、金属支持基板の構造とし、反射防止膜形成した単結晶または多結晶 YAG 或いはスピネルの防塵ガラスと単結晶または多結晶 YAG 或いはスピネルの対向基板を耐光性の透明接着剤で貼り合わせ、且つ超薄型電気光学表示素子基板と金属支持基板を高熱伝導性及び導電性接着剤で貼り合わせることで高い熱放散効果を期待できる。

【0100】

ところで、透明電極及び配向膜形成して配向処理した集光レンズとして機能するマイクロレンズアレイ形成の対向基板と、表示部の画素開口部をエッチングして光透過性材料を埋め込み表面平坦化し、表示素子に接続した透明電極及び及び配向膜形成して配向処理を行った超薄型電気光学表示素子基板を重ね合わせてシールして液晶注入封止した後に、支持基板を多孔質半導体層又はイオン注入層の歪み部から分離し、必要に応じて剥離残りをエッチングして光透過性材料を露出させ、或いは絶縁層を介して光透過性材料を露出させた超薄型電気光学表示素子基板に、フィールドレンズとして機能するマイクロレンズアレイ形成した透明支持基板を透明接着剤で貼り合せたデュアルマイクロレンズ構造は、従来のデュアルマイクロレンズ構造よりも高精度な二重のマイクロレンズ機能で集光させて光源光の利用効率を高めて画素の実効開口率を最高度まで高めることが出来るので、更なる高輝度、高精細、長寿命のプロジェクタ用透過型 LCD が実現できる。

【0101】

更に、透明電極及び配向膜形成して配向処理した集光レンズとして機能する各マイクロレンズ周囲に反射膜形成したマイクロレンズアレイ形成の対向基板と、表示部の画素開口部をエッチングして光透過性材料を埋め込み表面平坦化し、表示素子に接続した透明電極及び及び配向膜形成して配向処理を行った超薄型電気光学表示素子基板を重ね合わせてシールして液晶注入封止した後に、支持基板を多孔質半導体層又はイオン注入層の歪み部から分離し、必要に応じて剥離残りをエッチングして光透過性材料を露出させ、或いは絶縁層を介して光透過性材料を露出させた超薄型電気光学表示素子基板に、フィールドレンズとして機能する各マイクロレンズ周囲に低反射遮光膜形成したマイクロレンズアレイ形成の透明支持基板を透明接着剤で貼り合せたデュアルマイクロレンズ構造は、高精度な二重のマイクロレンズ機能で集光させて光源光の利用効率を高めて画素の実効開口率を最高度まで高め、且つ不要な入射光及び反射光を除去するので、更なる高輝度、高コントラスト、高精細、長寿命のプロジェクタ用透過型 LCD が実現できる。

【0102】

ところで、表示領域の画素開口部の単結晶半導体層を除去した後、絶縁膜および遮光性金属膜をそれぞれ順に形成してから光透過性材料を埋め込み表面平坦化することによって、遮光性金属膜の遮光作用により、特に黒色系金属膜の場合にはその低反射性によって、強い入射光による表示素子への漏れ光を防止できるため、画質を向上させることができる。

このとき、各画素開口部内壁の遮光性金属膜をアース電位にしておくことで、強い入射光による各部のチャージアップを防止できるので、TFT のリーク電流が防止され、高輝度、高精細、高機能なプロジェクタ用透過型 LCD が実現できる。

【0103】

一方、超薄型電気光学表示装置としての超薄型の半透過型 LCD は、上記本発明の超薄型電気光学表示装置の製造方法において、電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、この除去した部分を光透過性材料により埋め込み表面平坦化し、さらにそこに画素表示素子に接続した反射と透過の二領域の画素電極を形成して配向膜形成および配向処理した電気光学表示素子基板に、透明電極形成して配向膜形成および配向処理した対向基板を、所定の液晶ギャップを介して重ね合わせてシールした後、支持基板の分離を行い、少なくとも表示領域の画素開口部の光透過性材料を露出させ、この分離後の超薄型電気光学表示素子基板に透明な支持体を透明接着剤で貼り付け、各超薄型電気光学表示装置に分割後に液晶注入封止することにより得られる。これにより、光透過率が低く、十分に光透過しにくい超薄型電気光学表示素子基板の表示部の画

素開口部を光透過性材料により形成した超薄型の半透過型LCDが得られる。

【0104】

あるいは、超薄型の半透過型LCDは、電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、この除去した部分を光透過性材料により埋め込み表面平坦化し、さらにそこに画素表示素子に接続した反射と透過の二領域の画素電極を形成して配向膜形成および配向処理した電気光学表示素子基板に、透明電極形成して配向膜形成および配向処理した対向基板を、所定の液晶ギャップを介して重ね合わせてシールした後、支持基板の分離を行い、少なくとも表示領域の画素開口部の光透過性材料を露出させ、この分離後の超薄型電気光学表示素子基板内の良品チップに透明な支持体の良品チップを透明接着剤で貼り付け、各超薄型電気光学表示装置に分割後に液晶注入封止することにより得られる。

【0105】

また、超薄型の半透過型LCDは、電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、この除去した部分を光透過性材料により埋め込み表面平坦化し、そこに画素表示素子に接続した反射と透過の二領域の画素電極を形成して配向膜形成および配向処理した電気光学表示素子基板内の良品チップに、透明電極形成して配向膜形成および配向処理した対向基板の良品チップを、所定の液晶ギャップを介して重ね合わせてシールした後に液晶注入封止し、支持基板の分離を行い、少なくとも表示領域の画素開口部の光透過性材料を露出させ、この分離後の超薄型電気光学表示素子基板に透明な支持体を透明接着剤で貼り付け、各超薄型電気光学表示装置に分割することにより得られる。

【0106】

また、超薄型の半透過型LCDは、電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、この除去した部分を光透過性材料により埋め込み表面平坦化し、そこに画素表示素子に接続した反射と透過の二領域の画素電極を形成して配向膜形成および配向処理した電気光学表示素子基板内の良品チップに、透明電極形成して配向膜形成および配向処理した対向基板の良品チップを、所定の液晶ギャップを介して重ね合わせてシールした後に液晶注入封止し、支持基板の分離を行い、少なくとも表示領域の画素開口部の光透過性材料を露出させ、この分離後の超薄型電気光学表示素子基板内の良品チップに透明な支持体の良品チップを透明接着剤で貼り付け、各超薄型電気光学表示装置に分割することにより得られる。

【0107】

また、超薄型の半透過型LCDは、画素表示素子に接続した反射と透過の二領域の画素電極を形成して配向膜形成および配向処理した電気光学表示素子基板内の良品チップに、透明電極形成して配向膜形成および配向処理した対向基板の良品チップを、所定の液晶ギャップを介して重ね合わせてシールした後に液晶注入封止し、支持基板の分離を行い、この分離後の超薄型電気光学表示素子基板内に透明な支持体を透明接着剤で貼り付け、各超薄型電気光学表示装置に分割することにより得られる。

【0108】

また、超薄型の半透過型LCDは、画素表示素子に接続した反射と透過の二領域の画素電極を形成して配向膜形成および配向処理した電気光学表示素子基板内の良品チップに、透明電極形成して配向膜形成および配向処理した対向基板の良品チップを、所定の液晶ギャップを介して重ね合わせてシールした後に液晶注入封止し、支持基板の分離を行い、この分離後の超薄型電気光学表示素子基板内の良品チップに透明な支持体の良品チップを透明接着剤で貼り付け、各超薄型電気光学表示装置に分割することにより得られる。

【0109】

また、上記本発明の超薄型電気光学表示装置の製造方法において、分離後の超薄型電気光学表示素子基板に透明な支持体を透明接着剤で貼り付けた後、電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、この除去した部分を光透過性材料により埋め込み表面平坦化し、さらにそこに画素表示素子に接続した反射と透

過の二領域の画素電極を形成して配向膜形成および配向処理した電気光学表示素子基板に、透明電極形成して配向膜形成および配向処理した対向基板を、所定の液晶ギャップを介して重ね合わせてシールし、各超薄型電気光学表示装置に分割後に液晶注入封止することにより超薄型の半透過型LCDを得られる。これにより、光透過率が低く、十分に光透過しにくい超薄型電気光学表示素子基板の表示部の画素開口部を光透過性材料により形成した超薄型の半透過型LCDが得られる。

【0110】

また、超薄型の半透過型LCDは、分離後の超薄型電気光学表示素子基板に透明な支持体を透明接着剤で貼り付けた後、電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、この除去した部分を光透過性材料により埋め込み表面平坦化し、さらにそこに画素表示素子に接続した反射と透過の二領域の画素電極を形成して配向膜形成および配向処理した電気光学表示素子基板内の良品チップに、透明電極形成して配向膜形成および配向処理して切断した対向基板の良品チップを、所定の液晶ギャップを介して重ね合わせてシールし、各超薄型電気光学表示装置に分割した後に液晶注入封止、あるいは液晶注入封止した後に各超薄型電気光学表示装置に分割することにより得られる。

【0111】

あるいは、超薄型の半透過型LCDは、分離後の超薄型電気光学表示素子基板に透明な支持体を透明接着剤で貼り付けた後、電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、この除去した部分を光透過性材料により埋め込み表面平坦化し、さらにそこに画素表示素子に接続した反射と透過の二領域の画素電極を形成して配向膜形成および配向処理して切断した電気光学表示素子基板の良品チップに、透明電極形成して配向膜形成および配向処理して切断した対向基板の良品チップを、所定の液晶ギャップを介して重ね合わせてシールし、液晶注入封止することにより得られる。

【0112】

尚、超薄型の透過型或いは半透過型LCDにおいて、超薄型電気光学表示素子基板の表示領域の多結晶半導体層が例えば50nm以下と薄い場合は、使用目的によっては必ずしも画素開口部をエッチングして光透過材料を埋め込む必要はなく、そのまま透明支持基板に透明接着剤で貼り合わせて、コストダウンを図ってもよい。

【0113】

上記本発明の超薄型電気光学表示装置の製造方法において、表示素子部および周辺回路部を形成した支持基板の画素表示素子に接続した陰極、有機EL発光層および陽極を形成し、耐湿性樹脂により封止した後に支持基板の分離を行い、分離後の超薄型電気光学表示素子基板に支持体を接着剤で貼り付け、各超薄型電気光学表示装置に分割することにより、超薄型電気光学表示装置としての超薄型の上面発光型有機ELが得られる。

【0114】

あるいは、超薄型の上面発光型有機ELは、表示素子部および周辺回路部を形成した支持基板の画素表示素子に接続した陰極、有機EL発光層および陽極を形成し、耐湿性樹脂により封止した後に支持基板の分離を行い、分離後の超薄型電気光学表示素子基板内の良品チップに支持体の良品チップを接着剤で貼り付け、各超薄型電気光学表示装置に分割することにより得られる。

【0115】

また、上記本発明の超薄型電気光学表示装置の製造方法において、分離後の超薄型電気光学表示素子基板に支持体を接着剤で貼り付けた後、画素表示素子に接続した陰極、有機EL発光層および陽極を形成し、耐湿性樹脂により封止した後に各超薄型電気光学表示装置に分割することにより、超薄型の上面発光型有機ELが得られる。

【0116】

一方、超薄型電気光学表示装置としての超薄型の下面発光型有機ELは、上記本発明の超薄型電気光学表示装置の製造方法において、電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、この除去した部分を光透過性材料により

埋め込み表面平坦化し、この上に画素表示素子に接続した陽極、有機EL発光層および陰極を形成し、耐湿性樹脂により封止した後に支持基板の分離を行い、この分離後の超薄型電気光学表示素子基板に透明な支持体を透明接着剤で貼り付け、各超薄型電気光学表示装置に分割することにより得られる。

【0117】

あるいは、超薄型の下面発光型有機ELは、電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、この除去した部分を光透過性材料により埋め込み表面平坦化し、この上に画素表示素子に接続した陽極、有機EL発光層および陰極を形成し、耐湿性樹脂により封止した後に支持基板の分離を行い、この分離後の超薄型電気光学表示素子基板内の良品チップに透明な支持体の良品チップを透明接着剤で貼り付け、各超薄型電気光学表示装置に分割することにより得られる。

【0118】

また、超薄型の下面発光型有機ELは、上記本発明の超薄型電気光学表示装置の製造方法において、分離後の超薄型電気光学表示素子基板に透明な支持体を透明接着剤で貼り付けた後、電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、この除去した部分を光透過性材料により埋め込み表面平坦化し、この上に画素表示素子に接続した陽極、有機EL発光層および陰極を形成し、耐湿性樹脂により封止した後に各超薄型電気光学表示装置に分割することにより得られる。

【0119】

超薄型の反射型LCDや上面発光型有機ELでは、画素表示部の反射電極下の単結晶半導体層にも表示回路以外のメモリー回路等含む周辺回路の一部を形成することで、集積度を高めて高精細、高機能、高品質で安価な超薄型電気光学表示装置が実現する。

また、単結晶半導体層に多層配線構造の周辺回路或いは表示回路及び周辺回路を形成することで、集積度を高めて高精細、高機能、高品質で安価な超薄型電気光学表示装置が実現する。

更に、シール領域の単結晶半導体層にも周辺回路を形成することで、LCDパネルサイズのシュリンクによるウエーハ1枚当たりの取り個数が増加してコストダウンが実現する。

【0120】

ところで、例えば単結晶Si層の格子定数と異なり、前記単結晶Si層に歪みを印加する歪み印加半導体のシリコンゲルマニウム混晶層（以後、SiGe層と称する）を多孔質Si層上に形成し、全面に絶縁層を形成して表示領域の絶縁層を残し、周辺回路領域の絶縁層をエッチングした後に、半導体エピタキシャル成長により表示領域にポリSi層を形成し、周辺回路領域に歪み印加半導体のSiGe層をシードに歪みチャンネル層の単結晶Si層（以後 歪みSi層と称する）を形成、あるいは半導体エピタキシャル成長により単結晶Si基板上に歪み印加半導体のSiGe層を形成し、全面に絶縁層を形成して表示領域の絶縁層を残し、周辺回路領域の絶縁層をエッチングした後に、半導体エピタキシャル成長により表示領域にポリSi層を形成し、周辺回路領域に歪み印加半導体のSiGe層をシードに歪みチャンネル層の歪みSi層を形成、あるいは絶縁層上に歪み印加半導体のSiGe層を形成し、表示領域のSiGe層をエッチングして絶縁層を露出させた後に、Siエピタキシャル成長により表示領域にポリSi層を、周辺回路領域には歪み印加半導体のSiGe層をシードに歪みチャンネル層の歪みSi層を形成することにより、歪みチャンネル半導体層に歪みをかけるとそのバンド構造が変化し、その結果、縮退が解けて電子散乱が抑制され、更に電子移動度を高めることが出来るので、例えば無歪みチャンネル層の単結晶Si層に比べ約1.76倍の大幅な高い電子移動度が実現し、高い電子・正孔移動度で高い駆動能力を有するMOSTFTの表示部及び周辺回路からなる高性能、高精細、高品質の超薄型電気光学表示装置が可能となる。

このときに、歪み印加半導体層中のゲルマニウム濃度は、多孔質Si層の接触面から、あるいは単結晶Si基板の接触面から、あるいは絶縁層の接触面から徐々に増加して歪み印加半導体層のSiGe層表面で所望濃度例えばGe濃度20～30%となる傾斜組成と

すると、所望の大幅に高い電子移動度の歪み Si 層が実現する。

【0121】

なお、本発明の超薄型電気光学表示装置の製造方法において、分離は、紫外線照射硬化型テープにより保持した状態で行うことが望ましい。紫外線照射硬化型テープは粘着力が強いので、この紫外線照射硬化型テープにより強固に保持および表面保護した状態で、分離を行うことができる。特に、分割領域内の分割線に沿って溝形成した場合は、溝内部がこの紫外線照射硬化型テープの紫外線照射硬化型接着剤で充填保持されるので、分離層からの分離時のストレスによる超薄型電気光学表示素子基板周辺部の欠け、クラック、割れなどを防止することができる。また、不要な多孔質半導体層などのエッチング時にも保護層として作用するため、超薄型電気光学表示素子基板周辺部の欠け、クラック、割れ、エッチングむらなどを防止することができる。さらに、紫外線照射硬化型テープは紫外線の照射によって粘着力が弱まり剥離しやすくなるため、分離後は糊残りなく容易に除去することができる。その上、帯電防止の紫外線照射硬化型テープであるため、電気光学表示素子基板内に形成した半導体デバイスが分離または剥離時に静電気ダメージを受けるのを防止することができる。なお、用途に応じて糊残りのない帯電防止の熱膨張剥離型粘着剤のテープを用いることもできる。

【0122】

ところで、SOI 構造を構成する絶縁層は、少なくとも酸化シリコン膜、窒化シリコン膜、酸化シリコンと窒化シリコンとの積層膜、窒化シリコン膜、酸化シリコンと窒化シリコンとを順に積層した積層膜、および、酸化アルミニウム膜のうち少なくとも一種を含むものとするのが望ましいが、特に窒化系シリコン膜を含むものとするのが望ましい。これにより、単結晶半導体層への表示素子および周辺回路の形成プロセス中に、支持基板側から単結晶半導体層への特性悪化元素、例えばハロゲン元素の浸透を防止することができる。また、この表示素子および周辺回路の形成プロセス中、単結晶半導体層が、支持基板に形成した多孔質半導体層の熱膨張の悪影響例えば反り歪を受けるのを防止することができる。

更に、分離後の SOI 構造の絶縁層下の単結晶半導体層及び多孔質半導体層をエッチングする際にエッチングストッパーの作用をするので、エッチングムラのない超薄型 SOI 構造の超薄型電気光学表示素子基板が得られる。

【0123】

本発明の超薄型電気光学表示装置の製造方法において、表示領域の画素開口部の多結晶半導体層あるいは非晶質半導体層あるいは非晶質及び多結晶混在半導体層を除去した後、少なくとも絶縁膜および遮光性金属膜をそれぞれ順に形成してから光透過性材料を埋め込み表面平坦化し、表示素子部を形成した多結晶半導体層あるいは非晶質半導体層あるいは非晶質及び多結晶混在半導体層の側部あるいは上部及び側部を絶縁膜を介した遮光性金属膜で覆うことによって、遮光性金属膜の遮光作用より、特に黒色系金属膜の場合にはその低反射性によって、強い入射光による表示素子への漏れ光を防止できるため、画質を向上させることができる。

更に、表示領域の表示素子部を形成した多結晶半導体層の側部あるいは上部及び側部とを絶縁膜を介した遮光性金属膜をアース電位にしておくことで、強い入射光による各部のチャージアップを防止できるので、TFT のリーク電流が防止され、高輝度、高精細、高機能な超薄型のプロジェクタ用透過型 LCD が実現できる。

【0124】

また、このとき、表示領域の画素開口部底面の遮光性金属膜を除去してから光透過性材料を埋め込むことによって、表示領域の画素開口部の底が光透過するため、透過型 LCD が得られる。

【0125】

ところで、超薄型電気光学表示素子基板の表示領域内の画素開口部以外に対応する部分および周辺回路全域に対応する対向基板の液晶側には白色系反射膜を形成し、超薄型電気光学表示素子基板の表示領域内の画素開口部以外に対応する部分および周辺回路全域に対

応する透明支持基板表面には黒色系低反射遮光膜を形成することで、強い入射光の不要部分を反射させてコントラストを高め、液晶温度上昇を低減するのでLCDパネルの寿命を長くする。

更に、裏面からの反射光漏れを黒色系低反射遮光膜で防ぐのでTFTのリーク電流を防止し画質を高める。

【0126】

この時に、二重多孔質半導体層分離法において、多孔質半導体層を介して単結晶半導体層を形成した種子基板の直径を、多孔質半導体層を介して単結晶半導体層を形成した支持基板の直径よりも若干小さくするか又は大きくするのが好ましい。これにより、高圧流体ジェット噴射或いはレーザーウオータージェット噴射などを真横方向又は斜目方向から種子基板の多孔質半導体層に当てて種子基板を分離すると同時に、支持基板の多孔質半導体層への高圧流体ジェット噴射或いは噴射或いはレーザーウオータージェット噴射などの衝撃力を弱めるので、支持基板の多孔質半導体層から支持基板が分離することはない。

また、二重多孔質半導体層分離法の製造方法において、種子基板に形成する多孔質半導体層は、支持基板に形成する多孔質半導体層よりも高い多孔率である方が望ましい。更に、種子基板に形成する多孔質半導体層は、支持基板に形成する多孔質半導体層よりも厚くする方が望ましい。

これにより種子基板の分離が確実に行えるので、種子基板と支持基板の多孔質半導体層の多孔率と厚み調整を緩和でき、表示素子および周辺回路の形成プロセス中、単結晶半導体層が支持基板に形成した多孔質半導体層の熱膨張の悪影響例えば反り歪を受けるのを防止することができる。

【0127】

そして、前記二重多孔質半導体層分離法のみならず、二重イオン注入層分離法、多孔質・イオン注入層分離法においても、種子基板分離した後の超薄型SOI層を含む支持基板表面の周辺部をC面取りすることで、周辺部の超薄型SOI層などの欠け、クラック、割れを防止することが出来る。

C面取りの角度と幅は任意に設定でき、砥石、ダイヤモンドホイール、レーザーなどで行うのが好ましい。更に、必要に応じてSiダストやマイクロクラックを除去する為に、フッ酸系エッチャントでライトエッチングしてもよい。

【発明の効果】

【0128】

本発明により、以下の効果を奏することができる。

【0129】

(1) 結晶半導体層の表面に絶縁層を形成し、表示領域の絶縁層を残して周辺回路領域の絶縁層を除去し、半導体エピタキシャル成長により表示領域に多結晶半導体層を、周辺回路領域に単結晶半導体層をそれぞれ形成し、必要に応じてフラッシュランプアニール法または固相成長法またはレーザーアニール法などにより結晶粒径(電子・正孔移動度)を任意に制御した表示領域の多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部をそれぞれ形成することにより、任意に制御した比較的低い電子・正孔移動度で低リーク電流特性の多結晶半導体TFT表示素子と高い電子・正孔移動度で駆動能力の高い単結晶半導体TFT周辺回路とを同一基板内に形成することが可能となる。これにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有して、プロジェクタなどの強い光が入射する装置に好適な高輝度、高精細で高機能の透過型LCDや、反射型LCD、半透過型LCD、上面発光型有機EL、下面発光型有機ELなどの超薄型電気光学表示装置が得られる。

【0130】

(2) 単結晶半導体層の表示領域を除去して絶縁層を露出させ、半導体エピタキシャル成長により表示領域に多結晶半導体層を、周辺回路領域に単結晶半導体層をそれぞれ形成し、必要に応じてフラッシュランプアニール法または固相成長法またはレーザーアニール法または集光ランプアニール法などにより結晶粒径(電子・正孔移動度)を任意に制御した

表示領域の多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部をそれぞれ形成することにより、任意に制御した比較的低い電子・正孔移動度で低リーク電流特性の多結晶半導体TFT表示素子と高い電子・正孔移動度で駆動能力の高い単結晶半導体TFT周辺回路とを同一基板内に形成することが可能となる。これにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有して、プロジェクタなどの強い光が入射する装置に好適な高輝度、高精細で高機能の透過型LCDや、反射型LCD、半透過型LCD、上面発光型有機EL、下面発光型有機ELなどの超薄型電気光学表示装置が得られる。

【0131】

(3) 単結晶半導体層の表示領域を除去して絶縁層を露出させ、表示領域内のTFT表示素子形成領域に金属遮光層を形成し、その上を絶縁層で覆い、半導体エピタキシャル成長により表示領域に多結晶半導体層を、周辺回路領域に単結晶半導体層をそれぞれ形成し、必要に応じてフラッシュランプアニール法または固相成長法またはレーザーアニール法または集光ランプアニール法などにより結晶粒径(電子・正孔移動度)を任意に制御した表示領域の多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部をそれぞれ形成することにより、任意に制御した比較的低い電子・正孔移動度で低リーク電流特性の多結晶半導体TFT表示素子と高い電子・正孔移動度で駆動能力の高い単結晶半導体TFT周辺回路とを同一基板内に形成することが可能となる。これにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有して、プロジェクタなどの強い光が入射する装置に好適な高輝度、高精細で高機能の透過型LCDや、反射型LCD、半透過型LCD、上面発光型有機EL、下面発光型有機ELなどの超薄型電気光学表示装置が得られる。

【0132】

(4) 前記(1)～(3)において、前記表示領域の多結晶半導体層のみを選択的に四族元素(Si、Ge、錫、鉛など)例えばGeイオン注入して多結晶半導体層を非晶質半導体層化した後に、固相成長により結晶粒径(電子・正孔移動度)を制御した多結晶半導体層を表示素子部に形成するので、任意に制御された電子・正孔移動度で且つ低リーク電流特性の多結晶半導体TFT表示素子と高い電子・正孔移動度で駆動能力の高い単結晶半導体TFT周辺回路とを同一支持基板上に形成することができる。これにより多結晶半導体の結晶粒界に存在する不整を低減し、その膜ストレスを低減するので、高キャリア移動度で高品質の多結晶半導体層の表示素子部が得られる。

そして、支持基板を分離して支持体を貼り付け、各超薄型電気光学表示装置に分割することにより高い電子・正孔移動度を有し、かつ低リーク電流特性を有したプロジェクタなどの強い光が入射する装置に好適な高輝度、高精細で高機能の透過型LCDや、反射型LCD、半透過型LCD、上面発光型有機EL、下面発光型有機ELなどの超薄型電気光学表示装置が得られる。

【0133】

(5) 単結晶半導体層の表面にプラズマCVD、熱CVD、スパッタリング、蒸着などにより絶縁層と非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を形成し、少なくとも周辺回路領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を除去し、表示領域に非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を、周辺回路領域に単結晶半導体層をそれぞれ形成し、必要に応じてフラッシュランプアニール法または固相成長法またはレーザーアニール法または集光ランプアニール法などにより結晶粒径(電子・正孔移動度)を任意に制御した多結晶半導体層あるいは非晶質半導体層あるいは非晶質及び多結晶混在半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部をそれぞれ形成することにより、任意に制御した比較的低い電子・正孔移動度で低リーク電流特性の多結晶半導体TFTあるいは非晶質半導体TFTあるいは非晶質及び多結晶混在半導体TFT表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶半導体TFT周辺回路とを同一基板内に形成することが可能となる。これにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有

して、プロジェクタなどの強い光が入射する装置に好適な高輝度、高精細、高機能の透過型LCDや、反射型LCD、半透過型LCD、上面発光型有機EL、下面発光型有機ELなどの超薄型電気光学表示装置が得られる。

【0134】

(6) 単結晶半導体層の表示領域を除去して絶縁層を露出させ、プラズマCVD、熱CVD、スパッタリング、蒸着などにより絶縁層と非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を形成し、少なくとも周辺回路領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を除去し、表示領域に非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を、周辺回路領域に単結晶半導体層をそれぞれ形成し、必要に応じてフラッシュランプアニール法または固相成長法またはレーザーアニール法または集光ランプアニール法などにより結晶粒径（電子・正孔移動度）を任意に制御した多結晶半導体層あるいは非晶質半導体層あるいは非晶質及び多結晶混在半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部をそれぞれ形成することにより、任意に制御した比較的低い電子・正孔移動度で低リーク電流特性の多結晶半導体TFTあるいは非晶質半導体TFTあるいは非晶質及び多結晶混在半導体TFT表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶半導体TFT周辺回路とを同一基板内に形成することが可能となる。これにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有して、プロジェクタなどの強い光が入射する装置に好適な高輝度、高精細、高機能の透過型LCDや、反射型LCD、半透過型LCD、上面発光型有機EL、下面発光型有機ELなどの超薄型電気光学表示装置が得られる。

【0135】

(7) 単結晶半導体層の表示領域を除去して絶縁層を露出させ、表示領域内の画素表示素子形成領域に遮光性金属層を形成し、プラズマCVD、熱CVD、スパッタリング、蒸着などにより全面に絶縁層と非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を形成し、少なくとも周辺回路領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を除去し、表示領域に非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を、周辺回路領域に単結晶半導体層をそれぞれ形成し、必要に応じてフラッシュランプアニール法または固相成長法またはレーザーアニール法または集光ランプアニール法などにより結晶粒径（電子・正孔移動度）を任意に制御した多結晶半導体層あるいは非晶質半導体層あるいは非晶質及び多結晶混在半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部をそれぞれ形成することにより、任意に制御した比較的低い電子・正孔移動度で低リーク電流特性の多結晶半導体TFTあるいは非晶質半導体TFTあるいは非晶質及び多結晶混在半導体TFT表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶半導体TFT周辺回路とを同一基板内に形成することが可能となる。これにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有して、プロジェクタなどの強い光が入射する装置に好適な高輝度、高精細、高機能の透過型LCDや、反射型LCD、半透過型LCD、上面発光型有機EL、下面発光型有機ELなどの超薄型電気光学表示装置が得られる。

【0136】

(8) 前記(5)～(7)において、前記表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層のみを選択的に四族元素（Si、Ge、錫、鉛など）の少なくとも1種のイオン注入またはイオンドーピングした後に、必要に応じてフラッシュランプアニール法または固相成長法またはレーザーアニール法または集光ランプアニール法などにより結晶粒径（電子・正孔移動度）を任意に制御した表示領域の多結晶半導体層あるいは非晶質半導体層あるいは非晶質及び多結晶混在半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部をそれぞれ形成することにより、任意に制御された電子・正孔移動度で且つ低リーク電流特性の多結晶半導体TFTあるいは非晶質半導体TFTあるいは非晶質及び多結晶混在半導体TFT表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶半導体TFT周辺回路とを同一支持基板上に形成することができる。

これにより多結晶半導体の結晶粒界に存在する不整を低減し、その膜ストレスを低減するので、高キャリア移動度で高品質の多結晶半導体TFTが得られる。そして、支持基板を分離して支持体を貼り付け、各超薄型電気光学表示装置に分割することにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の透過型LCD、反射型LCD、半透過型LCD、上面発光型有機EL、下面発光型有機ELなどの超薄型電気光学表示装置が得られる。

【0137】

(9) 画素表示部の反射電極下の単結晶半導体層にもメモリー回路含む周辺回路を形成、あるいはシール領域の単結晶半導体層にも周辺回路を形成、更に単結晶半導体層に多層配線構造の周辺回路を形成することで、LCDパネル内周辺回路の集積度が高まり、外付け周辺IC機能を取り込むことで、高機能化及びコストダウンが実現する。

【0138】

(10) 単結晶Si層の格子定数と異なり、前記単結晶Si層に歪みを印加する歪み印加半導体のSiGe層を多孔質Si層上に形成し、全面に絶縁層を形成して表示領域の絶縁層を残し、周辺回路領域の絶縁層をエッチングした後に、半導体エピタキシャル成長により表示領域にポリSi層を形成し、周辺回路領域に歪み印加半導体のSiGe層をシードに歪みチャンネル層の歪みSi層を形成、あるいは半導体エピタキシャル成長により単結晶Si基板上に歪み印加半導体のSiGe層を形成し、全面に絶縁層を形成して表示領域の絶縁層を残し、周辺回路領域の絶縁層をエッチングした後に、半導体エピタキシャル成長により表示領域にポリSi層を形成し、周辺回路領域に歪み印加半導体のSiGe層をシードに歪みチャンネル層の歪みSi層を形成、あるいは絶縁層上に歪み印加半導体のSiGe層を形成し、表示領域のSiGe層をエッチングして絶縁層を露出させた後に、Siエピタキシャル成長により表示領域にポリSi層を、周辺回路領域には歪み印加半導体のSiGe層をシードに歪みチャンネル層の歪みSi層を形成することにより、チャンネル半導体層に歪みをかけるとそのバンド構造が変化し、その結果、縮退が解けて電子散乱が抑制され、更に電子移動度を高めることが出来るので、従来の無歪みチャンネル層の単結晶半導体層に比べ約1.76倍の大幅な電子移動度の向上を達成したMOSTFT周辺回路が実現し、高性能、高精細、高品質の超薄型電気光学表示装置が実現する。

この時に、歪み印加半導体層中のゲルマニウム濃度は、多孔質Si層の接触面から、あるいは単結晶Si基板の接触面から、あるいは絶縁層の接触面から徐々に増加して前記歪み印加半導体層表面で所望濃度例えば20～30%となる傾斜組成とすることで、所望の大幅な電子移動度の歪みSi層が実現する。

【0139】

(11) 支持基板の分離を、糊残りのない帯電防止の紫外線照射硬化型テープにより対向基板および支持基板を保持した状態で行うことによって、対向基板および支持基板を強力に保持し、また対向基板および支持基板の表面を保護した状態で分離し、分離後はUV照射硬化によって糊残りなく容易に紫外線照射硬化型テープを除去することができるため、歩留および生産性を高めることができる。また、紫外線照射硬化型テープが帯電防止機能を有することによって、分離時の支持基板上の多結晶半導体TFT回路と単結晶半導体TFT回路の静電気ダメージによる特性不良発生を防止することができる。さらに、不要な多孔質Si層などのエッチング時にも保護層として作用し、超薄型電気光学表示素子基板周辺部の欠け、クラック、割れなどを防止することができる。

【0140】

(12) 各製法において、支持基板の分離を、各電気光学表示装置に分割する際の分割線に沿って単結晶半導体層から少なくとも多孔質半導体層またはイオン注入層まで溝を形成した後に行うことによって、支持基板から分離されるTFT基板層が予め分割されるため、支持基板の分離が容易となる。これにより、各超薄型電気光学表示装置への分割時の割れ、欠け、クラックの発生を防止することができる。特に、溝形成した場合は溝内部が紫外線照射硬化型糊で充填されるので、分離層からの分離時のストレスによる超薄型電気光学表示素子基板周辺部の欠け、クラック、割れなどを防止することができる。

また、各超薄型電気光学表示装置への分割は、支持基板に貼り合わせた状態で行うことから、分割時の割れ、欠け、クラックの発生を防止することができる。

【0141】

(13) 表示領域の画素開口部の多結晶半導体層あるいは非晶質半導体層あるいは非晶質及び多結晶混在半導体層を除去した後、絶縁膜および遮光性金属膜をそれぞれ順に形成してから透光性材料を埋め込むことによって、遮光性金属膜の遮光作用により、特に黒色系金属膜の場合にはその低反射性によって、強い入射光による表示素子部の TFT への漏れ光を防止できるため、画質を向上させることができる。

このとき、各画素開口部内側及び TFT 上部などの遮光性金属膜をアース電位にしておくことで、強い入射光による各部のチャージアップを防止できるので、表示素子部の TFT リーク電流が防止され、高輝度、高精細、高機能な電気光学表示装置が得られる。

【0142】

(14) 表示領域の多結晶半導体層の画素開口部に透明樹脂、ガラス、SiO₂ などの高透過率で紫外線耐光性の透光性材料を埋め込んでいるため、光透過率の高い透過型 LCD が得られる。

【0143】

(15) 透光性材料の埋め込み部の下部に絶縁膜および遮光性金属膜を設けた状態で単結晶半導体層および多孔質半導体層のエッチングを行う場合は、エッチング液によって透光性材料がダメージを受けないので、この透光性材料の特性低下がなくなり、光透過率を高く維持することができる。

【0144】

(16) 分離した種子基板や支持基板は再使用できるので、コストダウンが可能である。

【0145】

(17) 絶縁層に窒化系シリコン膜を含むものとすることによって、この窒化系シリコン膜が基板分離後のエッチング時のストッパとして機能するため、エッチングむらを防止することができる。また、LCD 組立時や半導体デバイスプロセス中に、支持基板側から半導体層（多結晶半導体層および単結晶半導体層）への特性悪化元素例えばハロゲン元素の浸透を防止することができる。さらに、半導体デバイスプロセス中、半導体層が、支持基板に形成した多孔質層の膨張の影響を受けて、反り歪みするのを低減または防止することができる。これらにより、歩留まりおよび品質が向上する。

更に、分離後の超薄型 SOI 構造に窒化系シリコン膜の絶縁膜があると、その高剛性により超薄型電気光学表示素子基板層のクラック、欠け、割れなどを防止できる。

【0146】

(18) 各製法において、支持基板の分離を、各超薄型電気光学表示装置に分割する際の分割領域内の分割線に沿って単結晶半導体層から少なくとも多孔質半導体層またはイオン注入層の歪部まで溝を形成した後に行うことによって、支持基板から分離される超薄型単結晶半導体層または超薄型 SOI 層構造の電気光学表示素子基板層が予め分割されるため、高圧流体ジェット噴射剥離法またはレーザー加工剥離法またはレーザーウオータージェット加工剥離法などによる支持基板の分離が容易となる。これにより、各超薄型の電気光学表示装置への分割時の割れ、欠け、クラックの発生を防止することが出来て、歩留、品質が向上し、コストダウンが実現する。

特に、溝形成した場合はその内部が紫外線照射硬化型接着剤で充填されるので、分離層からの分離時のストレスによる超薄型電気光学表示素子基板周辺部の欠け、クラック、割れなどを防止することが出来る。

【0147】

(19) 二重多孔質半導体層分離法において、多孔質半導体層を介して単結晶半導体層を形成した種子基板の直径を、多孔質半導体層を介して単結晶半導体層を形成した支持基板の直径よりも若干小さくするか又は大きくすることにより、高圧流体ジェット噴射を真横方向又は斜目方向から種子基板の多孔質半導体層に衝突させて種子基板を分離させると、支持基板の多孔質半導体層には高圧流体ジェット噴射が直接当たらないので、支持基板が

分離することはない。

さらに、二重多孔質半導体層分離法の製造方法において、種子基板に形成する多孔質半導体層は支持基板に形成する多孔質半導体層よりも高い多孔率である方が望ましい。更に、種子基板に形成する多孔質半導体層は支持基板に形成する多孔質半導体層よりも厚くする方が望ましい。

これにより種子基板の分離を確実に行えるので、支持基板の多孔質半導体層の多孔率と厚み調整を緩和でき、表示部および周辺回路の形成プロセス中、単結晶半導体層が支持基板に形成した多孔質半導体層の熱膨張の悪影響例えば反り歪を受けるのを防止することができる。

【0148】

(20) 表示領域の多結晶半導体層あるいは非晶質半導体層あるいは非晶質及び多結晶混在半導体層の画素開口部に透明樹脂、ガラス、 SiO_2 などの高透過率で紫外線耐光性の透光性材料を埋め込んでいるため、光透過率の高い紫外線耐光性の超薄型電気光学表示素子基板によるプロジェクタ用透過型LCDが実現できる。

【0149】

(21) 分離した超薄型電気光学表示素子基板に、例えば反射防止膜無しで直線透過率80%以上の光学特性を満足する $1\text{ (W/m}\cdot\text{K)}$ 以上の高熱伝導性ガラス例えば石英ガラス、透明結晶化ガラス(ネオセラム、クリアセラム、ゼロデュアなど)など、更に反射防止膜無しで直線透過率80%以上の光学特性を満足する $10\text{ (W/m}\cdot\text{K)}$ 以上の高い熱伝導性ガラス例えば高透光性セラミック多結晶体{酸化物結晶体の電融または焼結 MgO (マグネシア)、 Y_2O_3 (イットリア)、 CaO (カルシア)、 Al_2O_3 (単結晶サファイア)、 BeO (ベリリア)、多結晶サファイアなど、または複酸化物結晶体の単結晶または多結晶YAG(Yttrium Aluminum Garnet)、単結晶または多結晶 MgAl_2O_4 (スピネル)、 $3\text{Al}_2\text{O}_3\cdot 2\text{SiO}_2$ 、 $\text{Al}_2\text{O}_3\cdot \text{SiO}_2$ など}、フッ化物単結晶(フッ化カルシウム、フッ化マグネシウム、フッ化バリウムなど)、気相合成ダイヤモンド膜コートした高透光性セラミック多結晶体またはフッ化物単結晶体または透明結晶化ガラス、水晶などの透明基板を耐光性の透明接着剤で貼り合わせることで、強い入射光に対して高い熱放散効果を発揮して高輝度化、高精細化、長寿命化を実現し、品質及び信頼性を高めたプロジェクタ用透過型LCDを実現できる。

尚、対向基板(マイクロレンズ基板、ブラックマスク基板などを含む)、入射側の反射防止膜形成の防塵ガラス、出射側の反射防止膜形成の防塵ガラスにも前記高熱伝導性ガラスを使用すること、たとえば、入射側より反射防止膜形成の単結晶サファイア防塵ガラス、単結晶サファイアの対向基板(マイクロレンズ基板、ブラックマスク基板などを含む)、液晶層、超薄型電気光学表示素子基板、単結晶サファイアの支持基板、反射防止膜形成の単結晶サファイア防塵ガラスの構造として相互を耐光性の透明接着剤で貼り合わせることで、更に高い熱放散効果を期待できる。

また、プロジェクタ用反射型LCDの場合は、対向基板(ブラックマスク基板も含む)材、入射側の反射防止膜形成の防塵ガラス材として、上記同様の反射防止膜無しで直線透過率80%以上の光学特性を満足する $1\text{ (W/m}\cdot\text{K)}$ 以上の高熱伝導性ガラス例えば石英ガラス、透明結晶化ガラス(ネオセラム、クリアセラム、ゼロデュアなど)、更に反射防止膜無しで直線透過率80%以上の光学特性を満足する $10\text{ (W/m}\cdot\text{K)}$ 以上の高い熱伝導性ガラス例えば高透光性セラミック多結晶体{酸化物結晶体の電融または焼結 MgO (マグネシア)、 Y_2O_3 (イットリア)、 CaO (カルシア)、単結晶サファイア、 BeO (ベリリア)、多結晶サファイアなど、または複酸化物結晶体の単結晶または多結晶YAG(Yttrium Aluminum Garnet)、単結晶または多結晶 MgAl_2O_4 (スピネル)、 $3\text{Al}_2\text{O}_3\cdot 2\text{SiO}_2$ 、 $\text{Al}_2\text{O}_3\cdot \text{SiO}_2$ など}、フッ化物単結晶(フッ化カルシウム、フッ化マグネシウム、フッ化バリウムなど)、気相合成ダイヤモンド膜コートした高透光性セラミック多結晶体またはフッ化物単結晶体または透明結晶化ガラス、水晶などの透明基板を耐光性の透明接着剤で貼り合わせることで、強い入射光に対して高い熱放散効果を発揮して高輝度化、高精細化、長寿命化を実現し、品質及び信頼性を高める

ことが出来る。

なお、たとえば、入射側より反射防止膜形成した複屈折無しの単結晶または多結晶 YAG 或いはスピネルの防塵ガラス、単結晶または多結晶 YAG 或いはスピネルの対向基板、液晶層、超薄型電気光学表示素子基板、金属支持基板の構造とし、反射防止膜形成した単結晶または多結晶 YAG 或いはスピネルの防塵ガラスと単結晶または多結晶 YAG 或いはスピネルの対向基板を耐光性の透明接着剤で貼り合わせ、且つ超薄型電気光学表示素子基板と金属支持基板を高熱伝導性及び導電性接着剤で貼り合わせることで高い熱放散効果を期待できる。

【0150】

(22) 集光レンズとして機能するマイクロレンズアレイ形成した対向基板を重ね合わせた高精度な膜厚の超薄型電気光学表示素子基板に、フィールドレンズとして機能するマイクロレンズアレイ形成した透明支持基板を貼り合わせるデュアルマイクロレンズ構造は、従来のデュアルマイクロレンズ構造よりも高精度な二重のマイクロレンズ機能で集光させて光源光の利用効率を高めて画素の実効開口率を最高度まで高めることが出来るので、更なる高輝度、高精細、長寿命の超薄型電気光学表示素子基板によるプロジェクタ用透過型 LCD が実現できる。

【0151】

(23) 集光レンズとして機能する各マイクロレンズ周囲にブラックマスク作用の反射膜形成したマイクロレンズアレイ形成の対向基板を重ね合わせた高精度な膜厚の超薄型電気光学表示素子基板に、フィールドレンズとして機能する各マイクロレンズ周囲にブラックマスク作用の低反射遮光膜形成したマイクロレンズアレイ形成の透明支持基板を貼り合わせるデュアルマイクロレンズ構造は、高精度な二重のマイクロレンズ機能で集光させて光源光の利用効率を高めて画素の実効開口率を最高度まで高め、且つ不要な入射光及び反射光をブラックマスクで排除するので、更なる高輝度、高コントラスト、高精細、長寿命の超薄型電気光学表示素子基板によるプロジェクタ用透過型 LCD が実現できる。

【0152】

(24) 超薄型の多結晶半導体 TFT あるいはあるいは非晶質半導体 TFT あるいは非晶質及び多結晶混在半導体 TFT の表示素子と、超薄型の単結晶半導体 TFT 周辺回路とを同一基板内に超薄型の電気光学表示素子基板として形成することができるため、例えば $100\mu\text{m}$ の透明ガラスや樹脂フィルムなどの対向基板を重ね合わせ、さらに $100\mu\text{m}$ の透明ガラスや樹脂フィルムなどの支持基板に貼り合わせることで、高輝度、高精細、高機能、超薄型の LCD (透過型、半透過型、反射型) や上面発光型有機 EL または下面発光型有機 EL などの超薄型電気光学表示装置が実現できる。

【0153】

(25) 上記のように得られた直視型で超薄型の透過型 LCD、反射型 LCD、半透過型 LCD、上面発光型有機 EL、下面発光型有機 EL などを用いることで、腕時計、名刺、カード、眼鏡、切手やヘッドマウントタイプの超薄型電気光学表示装置と、これによる超薄型デジタルスチルカメラ、超薄型デジタルムービーカメラ、超薄型カムコーダー、超薄型音響機器 (CD、MD など)、超薄型携帯電話、超薄型携帯テレビ、超薄型テレビモニターなどの超薄型、超小型、超軽量のエレクトロニクス製品が実現可能となる。さらに、高輝度、高精細、高機能で超薄型の透過型あるいは反射型 LCD により超薄型、超小型、超軽量のデータ或いは AV (Audio Visual) 用プロジェクタ LCD 製品が実現可能となる。

【発明を実施するための最良の形態】

【0154】

以下、本発明の実施の形態について図面を参照しながら説明し、本発明の理解に供する。

【0155】

(A) 多孔質半導体層分離法

(A-1) 超薄型の透過型 LCD

本実施形態においては、多孔質シリコン (以下、「Si」と称す。) 層を使用した多孔

質半導体層分離法による超薄型電気光学表示装置の製造方法について説明する。図1から図16は、本発明の実施の形態における多孔質Si層分離法による超薄型のLCDの製造工程図である。

【0156】

(1) 支持基板としての単結晶Si基板10に陽極酸化で多孔質Si層（低多孔質Si層11a・高多孔質Si層11b・低多孔質Si層11c）を形成する。

【0157】

[1]まず、例えば12インチφ、1.2mm厚のp型単結晶Si（抵抗率0.01～0.02Ω・cm）基板（以下、「Si基板」と称す。）10に、モノシランガス、ジボランガスなどのCVD法によりボロン 1×10^{19} atoms/cm³程度の濃度でp型不純物を添加し、約10μm厚の高濃度の半導体エピタキシャル成長の単結晶Si層（後述する低多孔質層Si層11aに相当する）を形成する。

【0158】

[2]この高濃度層表面に、モノシランガス、ジボランガスなどのCVD法によりボロン 5×10^{14} atoms/cm³程度の濃度でp型不純物を添加し、約20μm厚の低濃度の半導体エピタキシャル成長の単結晶Si層（後述する高多孔質Si層11bに相当する）を形成する。

【0159】

[3]さらに、この低濃度層表面に、モノシランガス、ジボランガスなどのCVD法によりボロン 5×10^{19} atoms/cm³程度の濃度でp型不純物を添加し、約10μm厚の高濃度の半導体エピタキシャル成長の単結晶Si層（後述する低多孔質Si層11cに相当する）を形成する。

【0160】

なお、気相エピタキシーであるCVD法での単結晶Si層形成には、水素化物原料のモノシラン（SiH₄）以外に、同じく水素化物原料のジシラン（Si₂H₆）、トリシラン（Si₃H₈）、テトラシラン（Si₄H₁₀）や、ハロゲン化物原料のジクロルシラン（SiH₂Cl₂）、トリクロルシラン（SiHCl₃）、四塩化ケイ素（SiCl₄）などの原料ガスを用いることができる。また、単結晶Si層の形成方法としては、CVD法に限らず、MBE（Molecular Beam Epitaxy；分子線エピタキシー）法、スパッター法等でもよい。

【0161】

[4]その後、陽極化成法により、例えば電解液に50%フッ化水素溶液とエチルアルコールとを2：1の体積割合で混合した混合液を用い、例えば約10mA/cm²の電流密度で5～10分間電流を流し、高濃度層に多孔率の低い低多孔質Si層11a、11c、低濃度層に多孔率の高い高多孔質Si層11bを形成する。

【0162】

なお、陽極化成におけるSiの溶解反応ではフッ化水素溶液中のSiの陽極反応には正孔が必要であるため、基板には多孔質化しやすいp型Si基板を用いるのが望ましいが、これに限るものではない。

【0163】

また、このように、陽極化成法により多孔質層を形成する場合は、多孔質層を多孔率の異なる複数の層で構成することができる。例えば、上記のように、単結晶Si基板10上に第1の低多孔質Si層11a、高多孔質Si層11b、第2の低多孔質Si層11cを順に形成した3層構造とするほか、単結晶Si基板10の上に高多孔質Si層11bと低多孔質Si層11cとを順に形成した2層構造としてもよい。

【0164】

このとき、高多孔質Si層11bの多孔率は40～80%の範囲で、低多孔質Si層11a、11cの多孔率は10～30%の範囲とする。このように異なる多孔率の複数の層のそれぞれの厚みは、陽極化成時の電流密度および時間や、陽極化成時の化成溶液の種類または濃度を変えることで任意に調整することができる。

【0165】

なお、Si 基板 10 としては、CZ (Czochralski) 法、MCZ (Magnetic Field Applied Czochralski) 法や FZ (Floating Zone) 法などで作成された単結晶 Si 基板のみならず、基板表面が水素アニール処理された単結晶 Si 基板、あるいはエピタキシャル単結晶 Si 基板などを用いることができる。もちろん、単結晶 Si 基板に代えて単結晶 SiGe 基板、更には SiC 基板、GaAs 基板や InP 基板等の単結晶化合物半導体基板を用いることもできる。

【0166】

(2) 多孔質 Si 層 (低多孔質 Si 層 11c) 上に半導体エピタキシャル成長の単結晶 Si 層 12a を形成する (図 1 参照)。

【0167】

[1] まず、CVD 半導体エピタキシャル成長装置内において、水素雰囲気中 1000 ~ 1100℃ 程度でプリベークを行い、低多孔質 Si 層 11c の表面の孔を封止して表面を平坦化する。水素アニールは、1050℃ で 0.0013 nm/min、1100℃ で 0.0022 nm/min のエッチング速度で行う。

【0168】

[2] この後、1020℃ まで降温し、モノシランガスなどを原料ガスとする CVD を行い、約 5 μm 厚の半導体エピタキシャル成長の単結晶 Si 層 12a を形成する。

尚、前記同様に、気相エピタキシーである CVD 法での単結晶 Si 層形成には、水素化物原料のモノシラン (SiH₄) 以外に、同じく水素化物原料のジシラン (Si₂H₆)、トリシラン (Si₃H₈)、テトラシラン (Si₄H₁₀) や、ハロゲン化物原料のジクロルシラン (SiH₂Cl₂)、トリクロルシラン (SiHCl₃)、四塩化ケイ素 (SiCl₄) などの原料ガスを用いることができる。また、単結晶 Si 層の形成方法としては CVD 法に限らず、MBE (Molecular Beam Epitaxy; 分子線エピタキシー) 法、スパッター法等でもよい。

【0169】

(3) 単結晶 Si 層 12a の表面を熱酸化して絶縁層としての約 100 nm 厚の SiO₂ (酸化シリコン) 層 13a を形成し、表示領域の SiO₂ 層 13a を残して周辺回路領域の SiO₂ 層 13a をエッチングにより除去する。そして、CVD 法の半導体エピタキシャル成長により表示領域に約 10 μm 厚の多結晶 Si 層 (以後はポリ Si 層とも称する) 14 を、周辺回路領域に約 10 μm 厚の単結晶 Si 層 12b をそれぞれ形成する (図 2 参照)。

【0170】

絶縁膜は熱酸化の酸化シリコン膜 SiO₂ 以外に、減圧熱 CVD で単結晶 Si 層 12a 上に窒化シリコン膜 (Si₃N₄) または窒化シリコン膜及び酸化シリコン膜を形成し熱酸化することで、酸化シリコン膜及び窒化シリコン膜の積層膜、または酸化シリコン膜、窒化シリコン膜及び酸化シリコン膜の積層膜 (例えば SiO₂; 200 nm、Si₃N₄; 50 nm 及び SiO₂; 200 nm) としてもよい。さらに、酸窒化シリコン膜 (SiON) としてもよい。

なお、プラズマ CVD 法、スパッタリング法、MBE 法、蒸着法などにより、上記単層膜や多層膜の絶縁膜を形成してもよい。

【0171】

ところで、CVD 法の半導体エピタキシャル成長では単結晶 Si 層 12b とポリ Si 層 14 を同一成膜条件で形成するので、周辺回路領域の単結晶 Si 層 12b の結晶性 (電子・正孔移動度) を重視すると、表示領域のポリ Si 層 14 の結晶性 (電子・正孔移動度) を十分に制御できない場合がある。そこで、単結晶 Si 層 12b の周辺回路部をフォトレジスト膜で覆い、開口したポリ Si 層 14 表面に Si イオンを高濃度、例えば 30 KeV、 $1 \sim 3 \times 10^{15} \text{ atoms/cm}^2$ で注入して表面層を非晶質 Si 膜 (以後アモルファス Si 膜とも称する) 化する。

そして、フォトレジスト膜を剥離洗浄した後に窒素ガス雰囲気中の 600 ~ 650℃ で

10～15時間のアニールによる固相成長で、結晶粒径を制御したポリSi層14の表面層が形成される。

このとき、Siイオン注入の濃度および深さ、更にアニール条件を調整することで、任意の結晶粒径による任意の電子・正孔移動度、例えば50～100nm厚のポリSi層14の表面層を得ることが好ましい。

尚、ポリSiは通常約10nm以上の粒径を持つ微細結晶の集合体と定義されており、アモルファスSi膜は一般的に10nm以下の粒径であり、X線回折でも結晶配向性を示さない材料である。

【0172】

あるいは、ポリSi層14のみを選択的に、例えばXeランプをフラッシュ照射するフラッシュランプアニール、あるいはパルス状または連続波レーザーアニール例えばXeClエキシマレーザー、Nd:YAGレーザーの光高調波変調の遠紫外線レーザーおよび近紫外線レーザーのいずれかまたは両方、可視光レーザー、赤外線レーザーなどを照射、あるいは集光ランプアニール例えば超高圧水銀ランプなどの紫外線ランプ、ハロゲンランプ、キセノンランプ、アークランプなどの赤外線ランプなどを照射して、熔融、半熔融または非熔融状態の加熱と冷却により再結晶化させることで、任意に結晶粒径を制御した例えば50～100nm厚のポリSi層14の表面層が形成される。このとき、膜ストレス低減のために適温（例えば、200～400℃）にSi基板10を加熱した状態において、再結晶化させるフラッシュランプあるいはレーザーあるいは集光ランプ照射の強度（ポリSi層14表面からの深さ及び時間など）を調整することで、任意の結晶粒径による任意の電子・正孔移動度、例えば50～100nm厚のポリSi層14の表面層を得ることが好ましい。

【0173】

この時に、ポリSi層14にGe（ゲルマニウム）、Sn（錫）、Pb（鉛）等の四族元素の少なくとも1種をイオン注入またはイオンドーピングで適量（合計が例えば $10^{17} \sim 10^{22}$ atom/cc、好ましくは $10^{18} \sim 10^{20}$ atom/cc）含有させ、この状態で前記の固相成長、フラッシュランプアニール、パルス状または連続波レーザーアニール、集光ランプアニールなどで再結晶化させると、結晶化を促進すると共に、例えばポリSi薄膜の結晶粒界（グレインバウンダリー）に存在する不整を低減し、その膜ストレスを低減して高キャリア移動度、高品質のポリSi TFTが得られ易くなる。

【0174】

ところで、この四族元素はイオン注入又はイオンドーピングによりアモルファスSi膜または／およびポリSi層中に含有させることが出来る。

また、CVDでのSiエピタキシャル成長またはプラズマCVD、熱CVDでの成膜時に、原料ガス中にガス成分として混合してアモルファスSiまたは／およびポリSi層及び単結晶Si膜中に四族元素、例えばGe、Snなどを含有させてもよい。

【0175】

尚、アモルファスSiは原料ガスとして水素化物原料のモノシラン（ SiH_4 ）、ジシラン（ Si_2H_6 ）、トリシラン（ Si_3H_8 ）、 SiH_2F_2 等を用い、プラズマCVD法により常温～300℃の13.56MHzでの高周波放電中で分解させることによりHを含むアモルファスSi膜を形成する。

また、600℃がポリSiとアモルファスSiの境界なので、580℃以下のホットウォール減圧CVD装置での熱CVDによりHを含まないアモルファスSi膜を形成してもよい。

【0176】

ところで、電子移動度を高める手段のひとつとして、チャネル半導体層に歪みをかける技術が知られている。これはチャネル半導体層に歪みをかけると、そのバンド構造が変化し、その結果、縮退が解けて電子散乱が抑制されるので電子移動度を高めることが出来る。具体的には、単結晶Si基板上にSiよりも格子定数の大きい材料からなる混晶層の歪み印加半導体層、例えば、Ge濃度20～30%のSiGe層を形成し、このSiGe層

上にチャネル半導体層としての単結晶 Si 層を形成すると、格子定数の違いにより、歪みのかかった歪み Si 層が形成される。この歪みチャネル層を用いると、無歪みチャネル層を用いた場合に比べ約 1.76 倍の大幅な電子移動度の向上を達成できることが報告されている。(J. Welser, J. L. Hoyt, S. Takagi, and J. F. Gibbons, IEDM94-373)

【0177】

そこで、例えば、Ge 濃度 20~30% の SiGe 層である歪み印加半導体層としての単結晶 Si 層 12a を形成し、その上に歪み Si 層 12b を形成すると、従来の無歪みチャネル層の単結晶 Si 層に比べ約 1.76 倍の大幅な電子移動度の向上を達成した MOS TFT 周辺回路が実現するので、高性能、高精細、高品質の超薄型電気光学表示装置が実現する。

この Ge 組成比は大きい方が良く、0.2 を大きく下回る場合は MOS TFT の移動度の顕著な向上は期待できず、また、0.5 を大きく超える場合は SiGe 層表面凹凸の増加や膜質低下等の問題があり、0.3 程度が好ましい。

また、Ge 濃度は SiGe 層の中で徐々に増加させ、表面で所望濃度となる傾斜組成とし、この傾斜組成 SiGe 層上に歪み Si 層を順次形成することが好ましい。

【0178】

尚、SiGe 層の成膜方法としては、CVD 法、MBE 法等のエピタキシャル成長法や、LPE (Liquid Phase Epitaxy) 法等の液相成長法、ポリ SiGe 層やアモルファス SiGe 層の固相成長法などがあるが、Ge 組成比の制御が可能な結晶成長方法であれば、他の成長方法でもよい。

【0179】

また、Si 原料としては水素化物原料のモノシラン (SiH_4)、ジシラン (Si_2H_6)、トリシラン (Si_3H_8)、テトラシラン (Si_4H_{10}) や、ハロゲン化物原料のジクロロシラン (SiH_2Cl_2)、トリクロロシラン (SiHCl_3)、四塩化ケイ素 (SiCl_4) など、Ge 原料としてはゲルマン (GeH_4)、四塩化ゲルマニウム (GeCl_4)、四フッ化ゲルマニウム (GeF_4) などが適している。

【0180】

尚、歪み半導体層として SiGe 層の代わりに、SiC や SiN 等のように Si と他の元素との混晶層、ZnSe 層等の二六族混晶層もしくは GaAs や InP 等の三五族混晶層などの互いに格子定数の異なる材料からなる混晶層でもよい。

【0181】

なお、上記の SiGe 層などの歪み印加半導体層上の歪み半導体層による電子移動度向上法は、超薄型半導体層或いは超薄型 SOI 半導体層の剥離による映像信号処理 LSI、メモリ LSI、CPU LSI、DSP LSI、音声信号処理 LSI、CCD、CMOS センサ、BiCMOS などの半導体デバイスの製造にも使用できる。

【0182】

(4) 汎用技術によりポリ Si 層 14 の、例えば 50~100 nm 厚の任意の結晶粒径を制御した表面層に表示素子部としてのポリ Si TFT 部 15a (図 3 (a) 参照) や配線などを、単結晶 Si 層 12b に周辺回路部としての単結晶 Si TFT 部 15b (図 3 (b) 参照)、ダイオード、抵抗、キャパシタ、コイルや配線等の半導体素子および半導体集積回路のいずれかまたは両方をそれぞれ作製して超薄型電気光学表示素子基板層 (以後、超薄型 TFT 基板層とも称する) を形成する。

なお、単結晶 Si 層 12b は、Si 基板同様の高い電子・正孔移動度を有するので、周辺駆動回路のみならず映像信号処理回路、画質補正回路、メモリ回路、CPU (Central Processing Unit) 回路や DSP (Digital Signal Processor) 回路などを取り込んでもよい。また、同時に、超薄型 TFT 基板層の周辺回路に接続する外部取り出し電極 (半田バンプ含む) 65 を形成するが、LCD パネル形成後に異方性導電膜接合や超音波接合、半田付けなどでフレキシブル基板との接合や PCB (Printed Circuit Board) へのマウントを行うのが好ましい。なお、ダイオード、抵抗、キャパシタ、コイルや配線等につ

いては図示を省略している。

尚、外部取り出し電極に半田などのバンプを形成する場合は、対向基板の厚み以下のバンプ高さとするのが好ましい。

【0183】

この時に、単結晶半導体層に多層配線構造の周辺回路または表示部及び周辺回路を形成することで、集積度を高めて高精細、高機能、高品質で安価な超薄型電気光学表示装置が実現する。

更に、シール領域の単結晶半導体層にも周辺回路を形成することで、LCDパネルサイズシュリンクによるウエーハ1枚当たりの取り個数が増加してコストダウンが実現する。

【0184】

また、この段階で、後に各超薄型電気光学表示装置の1パネルに分割する際の分割線、すなわちスクライブライン内の分割境界線に沿って、単結晶Si層12bから少なくとも高多孔質Si層11bまで溝62(図7参照)を形成しておくことが好ましい。溝62を形成しておくことによって、後述の超薄型TFT基板層が予めスクライブライン内で分割されるため、Si基板10からの分離を容易に行うことが可能であるとともに、後述する(12)の工程の分割を容易に行うことが可能となる。

溝62は、ドライエッチング(SF_6 、 CF_4 、 $\text{Cl}+\text{O}_2$ 、 $\text{HBr}+\text{O}_2$ などでのプラズマエッチング、逆スパッタエッチングなど)、ウェットエッチング($\text{HF}+\text{H}_2\text{O}_2+\text{H}_2\text{O}$ 混合液、 $\text{HF}+\text{HNO}_3+\text{CH}_3\text{COOH}$ 混合液などのフッ酸系エッチャント、アルカリ系エッチャントなど)や機械的加工(ブレードダイシング、ダイヤモンドカッター、超硬合金カッター、超音波カッターなどによる切り溝)等により、任意の幅で単結晶Si層12bから少なくとも高多孔質Si層11bまで形成することが好ましい。

そして、画素開口部に埋め込む透明樹脂16が溝内にも埋め込まれ、分離時の絶縁層及び単結晶Si層12bのチッピング、クラック、割れ等を低減することができる。

【0185】

(5) 表示領域の画素開口部のポリSi層14をエッチングにより除去する。エッチングは、画素開口部以外のフォトレジストなどのマスキングにより $\text{Cl}+\text{O}_2$ 、 $\text{HBr}+\text{O}_2$ 、 SF_6 、 CF_4 などのプラズマエッチング、反応性エッチング等のドライエッチングにより行う(図4参照)。なお、必要に応じて $\text{H}_2\text{O}_2+\text{H}_2\text{O}$ 混合液、 $\text{HF}+\text{HNO}_3+\text{CH}_3\text{COOH}$ 混合液などのフッ酸系のウェットエッチングにより行ってもよい。

【0186】

(6) CVD、スパッタリング、蒸着法などにより、全面に50~200nm厚の透明絶縁膜(例えば SiO_2 層13b、 SiN_x 及び SiO_2 積層膜、 SiO_2 、 SiN_x 及び SiO_2 積層膜、 SiON など)および100~300nm厚の遮光性金属膜(以下、「金属膜」と称す)17をそれぞれ順に形成し、ポリSi層14上のポリSiTFT部の接続部(ドレイン、ソース、ゲートなど)および画素開口部底の金属膜17を CCl_4 などのプラズマエッチング、或いは酸系エッチング液によりウェットエッチングする。

尚、周辺回路部上に形成された透明絶縁膜及び金属膜はエッチングせずすることで、強い入射光の漏れを遮光するのでTFTリーク電流を防止する。

要は、プロジェクタ用LCDのように強い入射光が入射する場合は、画素開口部以外は遮光膜で覆うことが望ましい。

【0187】

その後、表示領域の画素開口部内に光透過性材料としての透明樹脂16を埋め込み、CMPなどにより表面平坦化する(図5参照)。ここで、金属膜17は、強い入射光の乱反射によるTFTリーク電流を防止するために WSi 、 Ti 、 Cr 、 Mo 、 Mo-Ta などの低反射金属膜が好ましい。さらにここで、各画素開口部側壁の金属膜17をアース電位にしておくことで、強い入射光による各部のチャージアップを防止し、TFTのリーク電流を防止することができる。

なお、さらに強い入射光による漏れ光でのTFTリーク電流低減対策及び耐光性向上対策としては、ポリSiTFT上の金属膜17を残してポリSiTFT部の電極接続部のみ

窓開けしてポリ Si TFT 部の上、横、下側、つまりポリ Si TFT 部を金属膜で覆って遮光するのが好ましい。

【0188】

透明樹脂 16 は、全面に $15 \sim 20 \mu\text{m}$ 形成して画素開口部を埋め込むようにし、必要に応じて CMP (Chemical Mechanical Polishing) などにより表面平坦化する。透明樹脂 16 は、例えばシリコン系、ウレタン系、エポキシ系などの透明樹脂をスピコートなどで塗布し、所定条件、例えば所定の加熱処理で硬化させる。なお、透明樹脂 16 に代えて、ガラス膜や SiO_2 膜などの透光性材料を用いることも可能であるが、いずれも強い入射紫外線の耐光性を有することが必要である。

【0189】

ガラス膜の場合、有機溶剤に分散させた低温用微粉末ガラスパウダを塗布して画素開口部等に充填し、適当な温度、例えば $500 \sim 600^\circ\text{C}$ で溶融させてガラス厚膜を形成する。または、CVD、スパッタリング等により、 SiO_2 、PSG (PhosphoSilicate Glass)、BPSG (Boro-PhosphoSilicate Glass)、BSG (BoroSilicate Glass) の少なくとも 1 種で画素開口部等を埋めるようにする。その後、CMP などにより表面平坦化する。

【0190】

(7) 表示領域のポリ Si TFT 部 15a 上の透明樹脂 16 に、窓開けを行い、ITO (Indium-Tin-Oxide; 酸化インジウム・酸化錫の混合透明導電膜) や IZO (Indium-Zinc-Oxide; 酸化インジウム・酸化亜鉛の混合透明導電膜) などの画素電極としての $130 \sim 150 \text{ nm}$ 厚の透明電極 18a などを形成することにより超薄型 TFT 基板層を形成する (図 6 参照)。

【0191】

(8) Si 基板 10 の超薄型 TFT 基板層と対向基板 21 とを重ね合わせてシールする (図 6 参照)。

[1] Si 基板 10 上の超薄型 TFT 基板層および対向基板 21 上の透明電極 18a, 18b にスピコーティング、ディップコーティング、ロールコーティング等によりポリイミド、ポリアミド等の有機系配向膜材料を塗布し、バフラビング等の配向処理を行い、必要に応じて IPA (イソプロピルアルコール) 等による有機洗浄を行うことにより、それぞれ配向膜 20a, 20b を形成する。あるいは、配向膜 20a, 20b は、 SiO_x などを斜方蒸着した無機系配向膜としてもよい。

尚、対向基板には反射防止膜無しで直線透過率 80% 以上の光学特性を満足する石英ガラス、透明結晶化ガラス (ネオセラム、クリアセラム、ゼロデュアなど)、ほうけい酸ガラス、アルミノけい酸ガラス、マイクロシートガラスや、高い透明性、耐熱性および耐湿性の樹脂フィルムなどで構成され、必要に応じて色フィルタやマイクロレンズアレイなどが形成され、さらに全面に透明電極が形成され、少なくとも 1 チップごとに配向処理された有機または無機の配向膜が形成されているものとする。

【0192】

[2] Si 基板 10 の超薄型 TFT 基板層の 1 パネルごとにシール剤 22 (図 7 参照) およびコモン電極剤 (図示せず) を塗布し、例えば 12 インチ ϕ の対向基板 21 を所定の液晶ギャップ例えば $2 \mu\text{m}$ で重ね合わせて封止固着する、いわゆる面液晶組立 (基板状態 (面) の単結晶 Si 基板 10 と、同じく基板状態 (面) の対向基板 21 とを重ね合わせてシールする。) を行う (図 6 参照)。ただし、液晶注入口 (図示せず。) は空けておく。

ところでシール剤とコモン剤は、可視光照射硬化型接着剤、熱硬化併用の可視光照射硬化型接着剤、若しくは紫外線照射硬化型接着剤、熱硬化併用の紫外線照射硬化型接着剤、熱硬化型接着剤のいずれでもよいが、特性及び作業面から同じタイプとするのが好ましい。

具体的なシール剤及びコモン剤は、例えばシール剤及びコモン剤の主成分で硬化後の基本特性を出現する変性アクリレートオリゴマー、液の粘度調整するアクリレートモノマー、可視光硬化または UV 硬化部分を硬化する光開始剤、シール剤及びコモン剤の主成分で

硬化後の基本特性を出現するエポキシ樹脂、エポキシ樹脂を硬化させる硬化剤、シール剤中には外気からの水分進入を防ぐ充填フィラー（シリカ真球など）、液晶ギャップ相当のファイバーなどから構成されている。

TFT基板チップ内のコモンパッド部に塗布されるコモン剤中には液晶ギャップより大きい（例、液晶ギャップより約1μm大きい約3μmΦ）金メッキ樹脂のマイクロパールを混入し、TFT基板チップと対向基板チップの重ね合わせ時の加圧でマイクロパールが破碎されて、破碎された金メッキ樹脂が双方の透明導電膜を電氣的に導通させる。

また、シール領域にポリイミド、ポリアミド等の液晶配向膜がある場合は、その膜を破碎された金メッキ樹脂が貫通して双方の透明導電膜を電氣的に導通させるように、マイクロパールの材料、大きさなどを工夫する必要がある。

更に、スピニングなどでTFT基板チップまたは／及び対向基板チップのシール領域にポリイミド等の有機系液晶配向膜形成されている場合は、シール剤中への外気からの水分進入を防ぐフィラー充填は重要で、LCDパネルサイズによりフィラー充填率の最適化が必要であり、例えば1インチサイズ程度のプロジェクト用LCDパネルでは10～30%程度のフィラー充填率が好ましいが、ディスペンス塗布し易さと水分進入率との兼ね合いで決定するのが好ましい。

この時に超薄型の電気光学表示素子基板層（単結晶Si層12）内の1チップと対向基板21間の電氣的導通をとる為に、その1チップ内の少なくとも2箇所のコモンパッド部に金メッキ樹脂のマイクロパール混入したコモン剤をディスペンサーで塗布する。

また、同様に超薄型の電気光学表示素子基板層（単結晶Si層12）内の1チップ毎にシール領域に液晶ギャップ相当のファイバー（ギャップ剤）を添加したシール剤22を塗布する。

ところでこの時に直視型の場合は、マイクロスペーサを全画面内に散布することにより液晶ギャップを確保してもよい。

さらに、対向基板21または超薄型TFT基板層の画素開口部周辺に、液晶ギャップに相当する樹脂等で形成した突起（OCSS; On Chip Spacer）を任意の個数形成してもよい。

ここで、超薄型TFT基板層（単結晶Si層12）や対向基板21に「少なくとも1チップごと」としたのは、全面に有機または無機の配向膜20a, 20bを形成してもよい場合があるからである。また、本明細書中において、超薄型TFT基板層（単結晶Si層12）の1チップと対向基板21の1チップを重ね合わせて1パネルのLCDと定義する。

【0193】

なお、上記面液晶組立に対して、透明電極18bが形成され配向処理された有機または無機の配向膜20bが形成された対向基板の良品チップを超薄型のTFT基板層内の良品チップに選択的に重ね合わせてシールする、いわゆる面単液晶組立（基板状態（面）の単結晶Si基板10と、チップ状態（単個）の対向基板とを重ね合わせてシールする。）としてもよい。

【0194】

面液晶組立は不良チップを含むTFT基板層と、不良チップを含む対向基板21を重ね合わせてシールすることもあるので、不良LCDパネルが発生し、コストアップとなる可能性がある。これに対して、面単液晶組立は、良品の対向基板チップを超薄型のTFT基板層内の良品チップに選択的に重ね合わせてシールするので不良LCDパネル発生が少なく、コストダウンすることができる。

【0195】

(9) Si基板10と対向基板21上を紫外線照射硬化型テープ（以下「UVテープ」と称す）23などで覆い、ウオータージェット、エアージェット、ウオーターエアージェットなどの高圧流体ジェット噴射剥離法、またはレーザー加工剥離法またはレーザーウオータージェット加工剥離法などにより、高多孔質Si層11bからSi基板10を分離する（図7参照）。分離したSi基板10は、必要に応じて表面再研磨、エッチング、水素を

含む雰囲気下での熱処理等を行い、再使用することができる。

【0196】

UVテープ23は、ポリオレフィンやポリエチレンテレフタレート（PET）などのUVテープ基材および強い接着力で糊残りのない帯電防止のアクリル系UV照射硬化型接着剤からなるものである。UV照射硬化型接着剤は接着力が強いため、このUVテープ23により対向基板21およびSi基板10を強固に保持および表面保護した状態で、高多孔質Si層11bからSi基板10を分離することができる。

【0197】

特に、溝62を形成した場合は、液晶面単組立では溝62の内部がUVテープ23のUV照射硬化型接着剤で充填保持されるので、分離層からの分離時のストレスによる超薄型TFT基板周辺部の欠け、クラック、割れなどを防止することができる。また、不要な多孔質Si層などのエッチング時にも保護層として作用し、超薄型TFT基板周辺部の欠け、クラック、割れ、エッチングむらなどを防止することができる。さらに、UV照射硬化型接着剤は、紫外線の照射によって粘着力が弱まるため、分離後はUVテープ23を糊残りなく除去することができる。なお、用途に応じて糊残りのない帯電防止の熱膨張剥離型粘着剤のテープを用いてもよい。

尚、面単液晶組立の場合はUVテープの粘着剤厚みを対向基板の厚み以上にして隙間を十分に充填するようにした方が好ましい。

又、分離後の基板保持のたわみによるクラック、欠け、割れ防止の為に両面UVテープを用い、片面に対向基板21を貼り合せ、他面には剛性を有するガラスなどの透明シートを貼り合せてもよい。

更に、必要に応じて面単液晶組立の場合は、ワックスを介して剛性を有するガラスシート、金属シートなどを少なくとも対向基板21に貼り合せてもよい。

このワックスはその剥離洗浄によるLCDシール性などへの悪影響防止の為に、エタノール、IPA（イソプロピルアルコール）等のアルコール系溶剤で除去できる有機系接着剤や水溶性接着剤が好ましい。

水溶性接着剤としてはホットメルト系水溶性固形ワックス（例えば、日化精工株式会社のアクアワックス20/50/80（主成分は脂肪酸グリセリド）、アクアワックス553/531/442/SE（主成分はポリエチレングリコール、ビニルピロリドン共重合物、グリセリンポリエーテル）、PEGワックス20（主成分はポリエチレングリコール）等）、または水溶性液状ワックス（例えば、日化精工株式会社の合成樹脂系液状接着剤のアクアリキッドWA-302（主成分はポリエチレングリコール、ビニルピロリドン誘導体、メタノール）、WA-20511/QA-20566（主成分はポリエチレングリコール、ビニルピロリドン誘導体、IPA、水）等）を使用することが出来るが、50～60℃の温純水で剥離洗浄する。

【0198】

なお、帯電防止のUVテープ23としてはUVテープ基材の糊側表面にITOやIZOなどの導電性透明膜を形成または導電性の表面化学処理したもの、または、UV照射硬化型接着剤中に静電気ダメージを防止するレベルの導電性透明酸化物微粒子（ITOやIZOなど）を混入させたものなどがある。また、必要に応じてこれらを組み合わせたものを用いてもよい。このように帯電防止のUVテープ23を用いることで、TFT基板層に形成された半導体素子の静電気ダメージを防止することができる。

この帯電防止機能により製造工程中の静電破壊を防止することができるため、静電気ダメージによる半導体特性不良を防止することができる。なお、UV照射硬化型接着剤の硬化前および硬化後の表面抵抗は、 $10^6 \sim 10^{12} \Omega/\square$ 程度の静電気ダメージを防止するレベルであることが望ましい。

【0199】

なお、高多孔質Si層11bからの分離を、ウォータージェット、エアージェット、ウォーターエアージェットなどの高圧流体ジェット噴射剥離法により行う場合、図40に示す高圧流体ジェット噴射剥離装置を用いる。図40は本発明の実施の形態における高圧流

体ジェット噴射剥離装置の概略断面図である。

【0200】

図40に示す高圧流体ジェット噴射剥離装置は、上下から基板を真空吸着して回転させる一対のホルダ81a、81bと、高圧流体ジェット82を噴射する微細ノズル83とを備える。ガードリングストップ80は、ホルダ81a、81bの周囲を囲む円筒状の治具である。ガードリングストップ80には、微細ノズル83から噴射される高圧流体ジェット82の幅を制限して通過させる10～50 μ m程度の径のスリット孔84が形成されている。なお、スリット孔84の径については、高圧流体ジェット82の水圧および風圧との相関によって決定する。

【0201】

このような高圧流体ジェット噴射剥離装置において、例えば、ホルダ81a、81b間に図6に示すSi基板10と対向基板21とを貼り合わせた基板を挟持する。ここで分離したい層（分離層）は高多孔質Si層11bである。なお、図40においては簡単のため、Si基板10、高多孔質Si層11bおよび対向基板21以外については図示を省略している。

【0202】

ここで、ガードリングストップ80の高さと、ホルダ81a、81bで挟持するSi板10および対向基板21の高さを調整し、微細ノズル83から噴射される高圧流体ジェット82が分離したい高多孔質Si層11bに正確に当たるように微調整する。その後、ホルダ81a、81bを回転させ、微細ノズル83から噴射する高圧流体ジェット82の圧力を高多孔質Si層11bに作用させてSi基板10を分離する。

【0203】

このとき、微細ノズル83から噴射する高圧流体ジェット82は、ガードリングストップ80のスリット孔84によってその幅が制御されるうえ、分離したい高多孔質Si層11bに正確に当たるようにその高さが微調整されているため、狙った高多孔質Si層11b以外の部分には分離するほど強く当たらない。

【0204】

また、高圧流体ジェット82は、ウォータージェット、エアージェットの他、水、エッチング液やアルコールなどの液体、空気、窒素ガスやアルゴンガスなどの気体や、前記液体に前記気体を適当比率で混在させた液体と気体との混合体などのジェットの噴射により行うこともできる。特に液体と気体との混合体のジェットの噴射、いわゆるウォーターエアージェットでは、液体に気体のバブルが混入し、このバブル破裂時の衝撃作用によってより効果的に分離を行える。

【0205】

また、高圧流体ジェット82を吹き付ける場合には、流体に超音波を印加すると、超音波振動が多孔質層に作用するため、より効果的に多孔質層からの分離を行える。さらに、この高圧流体ジェット82に、さらに微細な固体としての粒体や粉体（研磨剤、氷、プラスチック片など）の超微粉末を添加してもよい。このように高圧流体ジェット82に、微細な固体を添加すれば、この微細な固体が高多孔質Si層11bに直に衝突することによって、より効果的に分離を行える。

そして、この高圧流体ジェット82に粒体や粉体の超微粉末を添加し、さらに超音波を印加すれば、さらに効果的に分離を行える。

【0206】

あるいは、回転中の基板の分離層にレーザー出力部から照射するレーザー光を当てて分離するレーザー加工剥離装置（図示せず）を用いることもできる。なお、このレーザー加工剥離装置と前述の高圧流体ジェット噴射剥離装置との違いは、レーザー出力部が前述の微細ノズル83とスリット孔84を組み合わせたものに相当することのみであり、他はほとんど同じ構成である。

【0207】

このレーザー加工剥離装置では、回転中の基板の高多孔質Si層11bの横方向から一

つ以上のレーザー照射によるレーザー加工（アブレーション加工、熱加工など）によって、この高多孔質 Si 層 11b から分離することができる。

【0208】

ここで、レーザーとしては、炭酸ガスレーザー、YAG (Yttrium Aluminum Garnet) レーザー、エキシマレーザー、高調波変調レーザーなどからなる可視光、近紫外線、遠紫外線、近赤外線、遠赤外線などのレーザー光を使用できる。

【0209】

レーザー加工では、加工対象物が吸収する少なくとも一つ以上のパルス波または連続波のレーザー光を照射して、熱加工やアブレーション加工で分離する方法と、加工対象物に対して透過する波長を有する少なくとも一つ以上のパルス波または連続波の近赤外線レーザー（Nd:YAG レーザー、Nd:YVO₄ レーザー、Nd:YLF レーザー、チタンサファイアレーザーなど）を加工対象物内部に焦点を合わせて照射し、多光子吸収による光学的損傷現象を発生させて改質領域（例えばクラック領域、熔融処理領域、屈折率変化領域など）を形成し、そこを起点として比較的小さな力で分離する方法とがある。

【0210】

一般的に、後者の場合は加工対象物例えば単結晶半導体基板の内部に集光点を合わせて、集光点におけるピークパワー密度（パルスレーザー光の集光点の電界強度）が 1×10^8 (W/cm²) 以上で且つパルス幅が 1 μs 以下の条件でレーザー光を照射すると、加工対象物内部には多光子吸収による光学的損傷現象が発生し、この光学的損傷により内部に熱ひずみが誘起され、これにより内部に改質領域例えばクラック領域が形成され、そこを起点として比較的小さな力で分離させる方法であるが、単結晶半導体基板に比べ、本発明の多孔質半導体層や後述するイオン注入層の単結晶半導体層の場合は、上記のピークパワー密度以下により多光子吸収による光学的損傷現象を発生させて改質領域（例えばクラック領域、熔融処理領域、屈折率変化領域など）の形成が可能であり、このレーザー加工による多孔質半導体層や後述するイオン注入層からの分離が容易である。

【0211】

レーザー加工の場合は、上記のいずれの方法でもレーザー光線を集光レンズで加工対象物内部（つまり多孔質半導体層や後述するイオン注入層の内部）に焦点を合せ、その焦点を徐々に回転中の加工対象物内部に移動させることで分離することができる。特に、本発明の場合は、加工対象物が多孔質 Si 層やイオン注入層なので、このレーザー光による分離加工を高精度で効率良く行うことができる。このとき、必要に応じて流体冷却した支持治具を用いて、UV テープを介して対向基板 21 側を冷却しながら多孔質 Si 層から Si 基板 10 を分離してもよい。

【0212】

また、回転中の基板の高多孔質 Si 層 11b に、出力部からレーザー光とウオータージェットを組み合わせたレーザーウオータージェットを照射して分離するレーザーウオータージェット加工剥離装置（図示せず）を用いることもできる。なお、このレーザーウオータージェット加工剥離装置と前述のレーザー加工剥離装置および高圧流体ジェット噴射剥離装置との違いは、レーザーウオータージェット出力部が前述の微細ノズル 83 とスリット孔 84 を組み合わせたものに相当することのみであり、他はほとんど同じ構成である。

【0213】

レーザーウオータージェット加工剥離法は、ウオータージェットとレーザーの利点を組み合わせ、水と空気の境界面でレーザー光が完全に反射することを利用し、ガラスファイバー内と同じようにウオータージェットがレーザー光を全反射して平行にガイドし、このレーザー光の吸収による熱加工やアブレーション加工で分離する方法である。従来の熱変形が問題となるレーザー加工法と違い、レーザーウオータージェットは常時水による冷却がされているので、分離面の熱影響、例えば熱変形などが低減される。

【0214】

このレーザーウオータージェット加工剥離法では、例えば、少なくとも一つ以上のパルス波または連続波の近赤外線レーザー（Nd:YAG レーザー、Nd:YVO₄ レーザー

Nd:YLFレーザー、チタンサファイアレーザーなど)が任意の水圧の純水または超純水の水柱内に封じ込まれた一つ以上のレーザーウオータージェットを、回転中の基板の高多孔質Si層11bの横方向から照射する加工(アブレーション加工、熱加工など)によって、この高多孔質Si層11bから分離することができる。

【0215】

なお、レーザーとしては、炭酸ガスレーザー、YAGレーザー、エキシマレーザー、高調波変調レーザーなどからなる可視光、近赤外線、遠赤外線、近紫外線、遠紫外線などのレーザー光を使用できる。また、任意の水圧のウオータージェットのの水柱は水道水でもよいが、レーザーの種類によってはレーザーを乱反射で散乱させずに減衰させない純水または超純水によるウオータージェットのの水柱が望ましい。

【0216】

なお、上記の高圧流体ジェット噴射剥離法、レーザー加工剥離法およびレーザーウオータージェット加工剥離法は、超薄型半導体層或いは超薄型SOI半導体層の剥離による映像信号処理LSI、メモリLSI、CPULSI、DSPLSI、音声信号処理LSI、CCD、CMOSセンサ、BiCMOSなどの半導体デバイスの製造にも使用できる。さらに、高圧流体ジェット噴射法、レーザー加工法およびレーザーウオータージェット加工法により、単結晶あるいは多結晶半導体基板あるいは透明または不透明支持基板の切断や、回転中の単結晶あるいは多結晶半導体インゴットのスライシングなどにも使用できる。

【0217】

このとき、前述のように、後に各電気光学表示装置の1パネル毎に分割する際の分割線、すなわちスクライブライン内の分割境界線に沿って、単結晶Si層12bから少なくとも高多孔質Si層11bまで溝62を形成しておいた場合には、支持基板としての単結晶Si基板10から分離される超薄型のTFT基板層が予め分割されているため、分離をさらに容易に行うことが可能となる。

【0218】

(10)分離した面の低多孔質Si層11c、単結晶Si層12a、等をエッチングし、SiO₂層13aおよびSiO₂層13bなどの透明絶縁層を介して表示領域の透明樹脂16を露出させる(図8(a)は基板全体を、同図(b)は表示領域をそれぞれ示している)。

【0219】

ここで、低多孔質Si層11cおよび単結晶Si層12aは、HF+H₂O₂+H₂O混合液やHF+HNO₃+CH₃COOH混合液などによりウエットエッチングあるいはドライエッチング(SF₆、CF₄、Cl+O₂、HBr+O₂などでのプラズマエッチング、逆スパッタエッチングなど)する。このとき、画素開口部内に埋め込まれた光透過材料は、SiO₂層13aおよびSiO₂層13bなどの透明絶縁膜により低多孔質Si層11cおよび単結晶Si層12aのエッチング時に保護することができるので、光透過率などの品質低下を防止できる。なお、フッ酸系エッチング液でのウエットエッチングする場合は、SiO₂層の代わりに高耐酸性の窒化系シリコン膜を含む透明絶縁膜、例えば窒化シリコン膜を熱酸化させた酸化シリコンと窒化シリコンとの積層膜、酸化シリコンと窒化シリコンとの積層膜を熱酸化させた酸化シリコンと窒化シリコンと酸化シリコンとを順に積層した積層膜、あるいは、酸窒化シリコン膜の方が好ましい。

【0220】

(11)SiO₂層13aおよびSiO₂層13bなどの透明絶縁膜を介した透明樹脂16の露出面に支持体としての透明支持基板24を、シリコン系、ウレタン系、エポキシ系やアクリル系などの耐熱性で耐光性の透明接着剤25aを用いて貼り付ける。(図9(a)は基板全体を、同図(b)は表示領域をそれぞれ示している。)

なお、プロジェクタ用透過型LCDの場合は耐光性の透明接着剤であることが好ましい。

更に、透明接着剤25aは特性悪化元素例えばハロゲン元素を含まないものを用いるのが好ましい。

【0221】

ここで、透明支持基板 24 の表示領域のポリ Si TFT 部 15a に相当する部分、および対向基板 21 の表示領域のポリ Si TFT 部 15a に相当する部分には、予めそれぞれ低反射及び遮光膜 26a、反射膜 26b を形成しておくのが望ましい。また、透明支持基板 24 および対向基板 21 それぞれの周辺回路領域に相当する部分にも、予め低反射及び遮光膜 26c、反射膜 26d を形成しておくのが望ましい。

これにより、反射膜 26b は不要な入射光を反射させてコントラストを高め、液晶温度上昇を低減させてパネルの長寿命化を図り、更に低反射及び遮光膜 26a は裏面からの反射光による TFT リーク電流を低減して耐光性を高めて高輝度化を図る。

【0222】

尚、透明支持基板としては、例えば反射防止膜無しで直線透過率 80% 以上の光学特性を満足する石英ガラス、透明結晶化ガラス（ネオセラム、クリアセラム、ゼロデュアなど）、ほうけい酸ガラス、アルミノけい酸ガラス、マイクロシートガラス、透明プラスチックなどの材料が用いられる。

【0223】

更に、分離した超薄型電気光学表示素子基板に、例えば反射防止膜無しで直線透過率 80% 以上の光学特性を満足する 10 ($W/m \cdot K$) 以上の高熱伝導性ガラス、例えば高透光性セラミック多結晶体 {酸化物結晶体の電融または焼結 MgO (マグネシア)、 Y_2O_3 (イットリア)、 CaO (カルシア)、 Al_2O_3 (単結晶サファイア)、 BeO (ベリリア)、多結晶サファイアなど、または複酸化物結晶体の単結晶または多結晶 YAG、単結晶または多結晶スピネル、 $3Al_2O_3 \cdot 2SiO_2$ 、 $Al_2O_3 \cdot SiO_2$ など}、フッ化物単結晶体（フッ化カルシウム、フッ化マグネシウム、フッ化バリウムなど）、気相合成ダイヤモンド膜コートした高透光性セラミック多結晶体またはフッ化物単結晶体または透明結晶化ガラス、水晶などの透明基板を透明支持基板として耐光性の透明接着剤で貼り合わせることで、強い入射光に対して高い熱放散効果を発揮して高輝度化、高精細化、長寿命化を実現し、品質及び信頼性を高めたプロジェクト用透過型 LCD を実現できる。

尚、対向基板（マイクロレンズ基板、ブラックマスク基板などを含む）、入射側の反射防止膜形成の防塵ガラス、出射側の反射防止膜形成の防塵ガラスにも前記高熱伝導性ガラスを使用すること、たとえば、入射側より反射防止膜形成の単結晶サファイア防塵ガラス、単結晶サファイアの対向基板（マイクロレンズ基板、ブラックマスク基板などを含む）、液晶層、超薄型電気光学表示素子基板、単結晶サファイアの支持基板、反射防止膜形成の単結晶サファイア防塵ガラスの構造として相互を耐光性の透明接着剤で貼り合わせることで、更に高い熱放散効果を期待できる。

【0224】

(12) スクライブライン内の分割境界線に沿って対向基板 21、電気光学表示素子基板層（単結晶 Si 層 12）及び透明支持基板 24 を切断する。なお、対向基板 21 および透明支持基板 24 の材質に応じてブレードダイシング、レーザー切断加工（炭酸ガスレーザー、YAG レーザー、エキシマレーザー等の熱加工及びアブレーション加工、Nd:YAG レーザー、Nd:YVO₄ レーザー、Nd:YLF レーザー、チタンサファイアレーザー等の多光子吸収改質レーザー加工等）、ダイヤモンドカッター、超硬合金カッター、超音波カッター、高圧流体ジェット噴射切断加工、レーザーウオータージェット切断加工などを使い分けて分割切断してもよい。

その後、液晶注入口から電界印加方法および配向膜に応じた液晶 70、例えばネマティック液晶 {TN モード液晶、VA（垂直配向）モード液晶など}、スメティック液晶（強誘電性液晶、反強誘電性液晶など）、高分子分散型液晶またはその他の液晶を注入封止し、必要に応じて加熱急冷却処理して液晶配向処理することにより透過型 LCD が得られる。

(図 10 (a) は遮光膜無しの場合の透過型 LCD を、同図 (b) は反射及び遮光膜有りの場合の透過型 LCD をそれぞれ示している。)

【0225】

- この時に、配向膜と配向処理及び液晶の関係は下記のような組み合わせが好ましい。
- [1] 5～50 nm厚のポリイミド、ポリアミド等の有機系配向膜の場合は、ラビング処理して正の誘電異方性のTNモード液晶を用いる。
 - [2] 5～50 nm厚のポリイミド、ポリアミド等の垂直配向剤添加した有機系配向膜の場合は、ラビング処理が不要で負の誘電異方性のTNモード液晶（VAモード液晶）を用いる。
 - [3] 5～50 nm厚のポリイミド、ポリアミド等の有機系配向膜の場合は、アルゴンイオンビームを基板に対して15～20°の角度から300～400 eVの加速電圧でイオンビーム照射処理して正の誘電異方性のTNモード液晶を用いる。
 - [4] 5～50 nm厚のポリイミド、ポリビニルシンナメート等の有機系配向膜の場合は、257 nmの直線偏光した紫外線を基板に対して垂直に照射する光配向処理して正の誘電異方性のTNモード液晶を用いる。
 - [5] 5～50 nm厚のポリイミド、ポリアミド等の有機系配向膜の場合は、266 nmのYAGレーザーを基板に対して任意の角度例えば45°で照射するレーザー配向処理して正の誘電異方性のTNモード液晶を用いる。
 - [6] シリコン原子と酸素原子が錯体を形成したアルキル基がシリコン原子に結合しているシラン系配向膜の場合は、配向処理が不要であり、負の誘電異方性のTNモード（VAモード）液晶を用いる。
 - [7] アミノシラン系配向膜の場合は、ラビング処理して正の誘電異方性のTNモード液晶を用いる。
 - [8] 10～30 nm厚SiO_xの斜方蒸着膜の無機系配向膜の場合は、基板の垂直方向からの蒸着角を調整して配向処理を行い、正の誘電異方性のTNモード液晶を用いる。
 - [9] 蒸着あるいはスパッタによる10～30 nm厚SiO_xの無機系配向膜の場合は、アルゴンイオンビームを基板に対して15～20°の角度から300～400 eVの加速電圧でイオンビーム照射処理して正の誘電異方性のTNモード液晶を用いる。
 - [10] ミラートロンスパッタリング（指向性スパッタリング）による10～30 nm厚SiO_xの無機系配向膜の場合は、基板に対するスパッタリング角度を調整して配向処理を行い、正の誘電異方性のTNモード液晶を用いる。
 - [11] CVD法による5～20 nm厚のDLC（Diamond Like Carbon）膜の無機系配向膜の場合は、基板に対して例えば45°の方向から300～400 eVの加速電圧でアルゴンイオンビーム照射してイオンビーム配向処理を行い、正の誘電異方性のTNモード液晶を用いる。
 - [12] 上記1～11の処理を行った第1配向膜の上に、イオン蒸着により約50 nmのPTFE（ポリテトラフルオロエチレン）膜の第2配向膜を形成し、正の誘電異方性のTNモード液晶を用いる。
 - [13] 上記1～11の処理を行った第1配向膜の上に、イオン蒸着により約50 nmのPE（ポリエチレン）膜の第2配向膜を形成し、正の誘電異方性のTNモード液晶を用いる。
 - [14] 上記1～11の処理を行った第1配向膜の上に、イオン蒸着により約50 nmビフェニル-4,4'-ジメタクリレートのポリマー化した第2配向膜を形成し、正の誘電異方性のTNモード液晶を用いる。
 - [15] ポリイミド、ポリアミド等の有機系配向膜の場合は、ラビング配向或いは257 nm直線偏光UV照射の光配向或いはアルゴンイオンビーム照射のイオンビーム配向或いは266 nmのYAGレーザー照射のレーザー配向処理をして強誘電性（ FLC ）液晶を用いる。
 - [16] 5～50 nm厚のポリイミド、ポリアミド等の有機系配向膜の場合は、ラビング配向或いは257 nm直線偏光UV照射の光配向或いはアルゴンイオンビーム照射のイオンビーム配向或いは266 nmのYAGレーザー照射のレーザー配向処理をして電界効果複屈折型（ ECB ）型液晶を用いる。

【0226】

あるいは、Si基板10を分離する前に、超薄型TFT基板層の表示部の画素開口部に相当する部分のポリSi層14をエッチングにより除去し、必要に応じてポリSiTFT部上及び画素開口部内壁に透明絶縁膜を介して遮光性金属膜を形成し、この遮光性金属膜除去した画素開口部内を光透過性材料としての透明樹脂16等により埋め込み表面平坦化し、その上に表示用ポリSiTFT15aのドレインに接続した透明電極18aを形成し、配向膜20aを形成して配向処理をした超薄型TFT基板内の良品チップにシール剤及びコモン剤（図示せず）塗布し、透明電極18bおよび配向膜20bを形成して配向処理した対向基板21の良品チップと所定の液晶ギャップ例えば2 μ mで重ね合わせてシールする工程まで行い、その後、対向基板21とSi基板10を少なくとも糊残りのない帯電防止のUVテープ23などで覆い、高多孔質Si層11bからSi基板10を分離して光透過性材料としての透明樹脂16等を露出させ、必要に応じて剥離残りをエッチングして透明接着剤で透明支持基板24に貼り合わせる方法でもよい。

【0227】

以上のように、本実施形態では超薄型の電気光学表示素子基板層（単結晶Si層12）の下で分離することで、例えば10 μ m厚の極めて薄い単結晶Si薄膜による高い電子・正孔移動度の超薄型の電気光学表示素子基板を得ることができるため、例えば、それぞれ約100 μ m厚の対向基板および透明支持基板と重ね合わせることで、約200 μ m程度の厚さの超薄型で高輝度、高精細、高機能な透過型LCD（LCOS）を、歩留まり良く、高い生産性で安価に製造することができる。

【0228】

（A-2）超薄型の反射型LCDの場合

超薄型の反射型LCDを製造する場合、（A-1）に示した（1）～（4）までの工程（図1～図3）については同じである。その後、図11（a）、（b）に示すように、周辺回路領域に配線層27を形成し、保護膜28を形成後、表示領域内の画素表示用ポリSiTFT部15aのドレインに接続したアルミニウム、アルミニウム-シリコン合金、銀、銀合金、ニッケル、ニッケル合金、チタン、チタン合金などの高反射率の反射電極19aを画素表示部に形成する。

そして、上記（A-1）と同様に、少なくとも1パネルごとにポリイミド、ポリアミド等の有機系液晶配向膜材料を形成し、バフリング等の液晶配向処理を行い、必要に応じてIPA（イソプロピルアルコール）等による有機洗浄を行うことにより、有機系の液晶配向膜（以下、「配向膜」と称す。）20aを形成する。あるいは、配向膜20aは、SiOxの斜方蒸着膜により形成した無機系配向膜としてもよい。

【0229】

尚、この超薄型の反射型LCDでは画素表示部の反射電極下の単結晶半導体層に表示回路のみならずメモリー回路等含む周辺回路の一部も形成することで、集積度を高めて高精細、高機能、高品質で安価な超薄型電気光学表示装置が実現する。

また、単結晶半導体層に多層配線構造の周辺回路或いは表示部及び周辺回路を形成することで、集積度を高めて高精細、高機能、高品質で安価な超薄型電気光学表示装置が実現する。

更に、シール領域の単結晶半導体層にも周辺回路を形成することで、TFT基板サイズのシュリンクによるウエーハ1枚当たりの取り個数が増加してコストダウンが実現する。

【0230】

さらに、上記（A-1）と同様にこの上にシール剤及びコモン剤（図示せず）塗布し、透明電極18b形成してポリイミド、ポリアミド等の有機系液晶配向膜20bを形成してバフリング等の液晶配向処理した対向基板21を所定の液晶ギャップ例えば2 μ mで重ね合わせてシールする（図12参照）。なお、反射電極19aにおいて、直視用の反射型LCDの場合は適度な光の散乱効果を与え表示の見易さを改善するためにこの電極に適当な凹凸形状を設けておく。

例えば、画素表示部に汎用リソグラフィ技術により適度な凹凸形状の感光性樹脂膜63を形成し、加熱でリフローした後に、表示用ポリSiTFT部15aのドレインに接続し

たとえば高反射率のアルミニウム膜を形成して適度な凹凸形状の反射電極 64 を形成する。尚、プロジェクタ用の反射型 LCD の場合は高平坦性の画素電極形状とするのが好ましい。

【0231】

次に、Si 基板 10 と対向基板 21 上を UV テープ 23 など で覆い、高多孔質 Si 層 11b から Si 基板 10 を分離する (図 12 参照)。

この分離方法は上記 (A-1) と同様である。この分離後、不透明な支持体としての金属支持基板 29 を高熱伝導性及び導電性の接着剤 25b を用いて貼り付ける (図 13 参照)。

なお、本実施形態においては支持体として金属を用いているが、その他の支持体として樹脂フィルムやガラスなどを用いることも可能である。この場合は高熱伝導性を有する樹脂やガラス材が好ましい。支持体が樹脂フィルムまたはガラスの場合、液晶転移点以下、例えば 80℃ の低温硬化型または UV 照射硬化型接着剤で貼り合わせる。また、プロジェクタ用途の場合には支持体として熱放散性の良い金属を用いるが、この場合、冷却促進とアース電位のために、金属フィラー混入した高い熱伝導性および電気伝導性で液晶転移点以下、例えば 80℃ の低温硬化型接着剤で貼り合わせるのが好ましい。

その後の工程については、上記 (A-1) と同様である。

【0232】

このとき、超薄型の電気光学表示素子基板層 (単結晶 Si 層 12) は金属支持基板 29 との貼り合せ面に低多孔質 Si 層 11c が残っているため、接着剤 17 との密着性が向上しており、金属支持基板 29 に強固に保持されている。その後、液晶注入口から電界印加方法および配向膜に応じた液晶 70、例えば上記のようにネマティック液晶 (TN 型液晶、垂直配向型液晶など)、スメティック液晶 (強誘電性液晶、反強誘電性液晶など) またはその他の液晶を注入封止し、必要に応じて加熱急冷却処理して液晶配向処理することにより、図 13 に示す反射型 LCD (LCOS) が得られる。

【0233】

以上のように、本実施形態では超薄型の電気光学表示素子基板層 (単結晶 Si 層 12) の下で分離することで、例えば 10 μm 厚の極めて薄い単結晶 Si 薄膜による高い電子・正孔移動度の超薄型の電気光学表示素子基板を得ることができるため、例えば、それぞれ約 100 μm 厚の対向基板および金属支持基板と重ね合わせることで、約 200 μm 程度の厚さの超薄型で高輝度、高精細、高機能な反射型 LCD (LCOS) を、歩留まり良く、高い生産性で安価に製造することができる。

【0234】

(A-3) 超薄型の半透過型 LCD の場合

超薄型の半透過型 LCD を製造する場合、(A-1) に示した (1) ~ (6) までの工程 (図 1 ~ 図 5) については同じである。

この後に、表示領域のポリ Si TFT 部 15a 上の透明樹脂 16 に窓開けを行い、反射と透過の二領域の画素電極などを形成することにより TFT 基板層を形成する (図 14 参照)。

【0235】

半透過型 LCD の場合は、一画素内に反射及び透過の二領域を持たせる為に、反射電極の一部をパターンニングし、そこに透明電極を形成する。

例えば、図 14 (a) のように、画素開口部に表示用ポリ Si TFT 部 15a のドレインに接続した ITO または IZO などの透明電極 18a を形成し、透明電極の一部に汎用リソグラフィ技術により適度な凹凸形状の感光性樹脂膜 63 を形成し、加熱でリフローした後、透明電極と接続した高反射率のアルミニウム膜を形成して適度な凹凸形状の反射電極 64 を形成することで一画素内に反射及び透過の二領域を持たせた画素電極を形成する。

【0236】

又は、図 14 (b) のように、画素開口部の一部に汎用リソグラフィ技術により適度な

凹凸形状の感光性樹脂膜 63 を形成し、加熱でリフローした後に、表示用ポリ Si TFT 部 15a のドレインに接続した高反射率のアルミニウム膜を形成して適度な凹凸形状の反射電極 64 を形成し、アルミニウム膜を含む画素開口部に透明電極 18a を形成することで一画素内に反射及び透過の二領域を持たせた画素電極を形成する。

【0237】

この透過と反射の画素面積比をコントロールすることにより、透過及び反射の光学特性のバランスを取ることができる。

この半透過型 LCD の透過表示には透過型 LCD と同様にバックライト光源を用い、反射表示には反射型 LCD と同様に太陽光を用いるのは言うまでもない。

そして、半透過型 LCD ではより明るい表示のために、反射電極を配線や TFT の上などの不透明領域にも覆い被せて開口率を高め、透明電極を不透明配線がない部分に配置し、全体の開口率を高くするなどの工夫が必要である。

【0238】

又、反射型 LCD 及び半透過型 LCD でのペーパーホワイトの見栄えを実現する為に、反射光の正反射成分を減らして光を拡散散乱させる機能として、反射電極に形成した凹凸形状の傾斜角度を特定の範囲内に限定し、角度の分布形状を最適化する必要がある。

又、凹凸を規則的に配置すると太陽光下で反射画像に虹色の光干渉が発生し、視認性低下するので、フィボナッチ数列で表される配列を凹凸パターンに適用するなどで凹凸配置をランダム化する必要がある。

【0239】

その後の工程については上記 (A-1) と同様に、配向膜形成および配向処理した超薄型 TFT 基板層に、透明電極形成して配向膜形成および配向処理した対向基板を、所定の液晶ギャップ例えば $2\mu\text{m}$ で重ね合わせてシールする。

Si 基板 10 と対向基板 21 上を少なくとも糊残りのない帯電防止の UV テープ 23 など覆い、上記 (A-1) と同様に高多孔質 Si 層 11b から Si 基板 10 の分離を行い、少なくとも表示部の画素開口部の光透過性材料を透明絶縁膜を介して露出させ、この分離後の超薄型 TFT 基板に透明な支持体を透明接着剤で貼り付け、前記各超薄型電気光学表示装置に分割後に液晶注入封止する。

この時に、配向膜と配向処理及び液晶の関係は、上記の (A-1) の透過型 LCD に準じた組み合わせを使用してもよい。

【0240】

つまり、半透過型 LCD の場合は超薄型の電気光学表示素子基板層 (単結晶 Si 層 12) の表示部の画素開口部をエッチングして光透過性材料を埋め込んで表面平坦化し、そこに画素表示素子のドレインに接続する反射と透過の二領域を有する画素電極、配向膜を形成して配向処理を行い、シール剤及びコモン剤塗布し、同様に透明電極、配向膜を形成して配向処理した対向基板を所定の液晶ギャップで重ね合わせてシールした後に単結晶 Si 基板 10 を分離し、必要に応じて露出した画素開口部の光透過性材料に付着した剥離残りの高多孔質 Si 層や低多孔質 Si 層をエッチングして少なくとも表示部の画素開口部の光透過性材料を透明絶縁膜を介して露出させて透明支持基板を透明接着剤で貼り合せ、各電気光学表示装置に分割した後に液晶注入封止し、必要に応じて加熱急冷処理して液晶配向処理することにより半透過型 LCD が得られる。

【0241】

ここで、有機 EL の構造と製法について詳細に説明する。

有機 EL 層には、単層型、二層型、三層型があるが、低分子化合物の三層型を示すとその構造は、陽極、ホール輸送層、発光層、電子輸送層及び陰極、または、陽極、ホール輸送性発光層、キャリアブロック層、電子輸送性発光層及び陰極となる。

【0242】

例えば、上面発光型有機 EL の TFT 基板の表示部は、各画素毎の電流駆動用 TFT のドレインに接続された Li-A1 や Mg-Ag などの陰極 (金属電極) 上に、各画素毎に赤、青、緑などの有機 EL 発光層が被着され、その上部に ITO 膜などの陽極 (透明電極

）が形成され（必要に応じて全面に陽極が形成される。）、全面を耐湿性透明樹脂で覆っている構造となっている。

【0243】

上面発光型有機ELの場合は、表示用TFTのドレインに接続されたLi-AlやMg-Agなどの陰極を画素表示部に形成する。このとき、陰極が電流駆動用MOSTFT上を覆っている場合は発光面積が大きくなり、陰極が遮光膜となるため、自発光光等がMOSTFTに入射しない。そのため、リーク電流発生がなく、TFT特性悪化が避けられる。

【0244】

又、下面発光型有機ELのTFT基板の表示部は、各画素毎の電流駆動用TFTのソースに接続されたITO膜などの陽極（透明電極）上に、各画素毎に赤、青、緑などの有機EL発光層が被着され、その上部にLi-AlやMg-Agなどの陰極（金属電極）が形成され（必要に応じて全面に陰極が形成される。）、さらに全面を耐湿性樹脂で覆っている構造となっている。この密封により、外部からの湿気浸入が防止でき、湿気に弱い有機EL発光層の劣化や電極酸化を防止し、長寿命、高品質、高信頼性が可能となる。

【0245】

（A-4）超薄型の下面発光型有機ELの場合

超薄型の下面発光型有機ELの場合、（A-1）の超薄型の透過型LCDとはほぼ同様の工程によるが、Si基板10を分離する前に、超薄型TFT基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、必要に応じて画素開口部内に透明絶縁膜と遮光用金属膜を形成した後に画素開口部底の遮光用金属膜を除去し、この除去した画素開口部内を光透過性材料としての透明樹脂（図示せず）等により埋めて表面平坦化し、表示領域のポリSi層14の画素毎の電流駆動用ポリSiTFT部15aのソースに接続されたITO膜などの陽極（透明電極60c）をこの平坦化膜上に形成し、さらに画素毎に赤、青、緑などの有機EL発光層60bを被着し、その上部にLi-AlやMg-Agなどの陰極（金属電極60a）を形成し（必要に応じて全面に陰極を形成する。）、さらに全面を耐湿性透明樹脂61で覆う。

【0246】

その後、耐湿性透明樹脂61とSi基板10を少なくとも糊残りのない帯電防止のUVテープ23などで覆い、高多孔質Si層11bからSi基板10を分離し、分離した面の低多孔質Si層11c、単結晶Si層12a等をエッチングし、SiO₂層13a、SiO₂層13bなどの透明絶縁層を介して表示領域の画素開口部に埋め込まれた透明樹脂を露出させ、透明支持基板24に透明接着剤25aで貼り合わせる（図15参照）。

このように、耐湿性透明樹脂61による密封により、外部からの湿気浸入が防止でき、湿気に弱い有機EL発光層60bの劣化や電極酸化を防止し、長寿命、高品質、高信頼性が可能となる。尚、バンプ含む外部取り出し電極66の高さは耐湿性透明樹脂61よりも低いのが好ましい。

【0247】

（A-5）超薄型の上面発光型有機ELの場合

超薄型の上面発光型有機ELの場合、（A-2）の超薄型の反射型LCDとはほぼ同様の工程によるが、表示領域のポリSi層14の画素毎の電流駆動用ポリSiTFT部15aのドレインに接続されたLi-AlやMg-Agなどの陰極（金属電極60a）上に、画素毎に赤、青、緑などの有機EL発光層60bを被着し、その上部にITO膜などの陽極（透明電極60c）を形成し（必要に応じて全面に陰極を形成する。）、さらに下面発光型有機ELと同様に、全面を耐湿性透明樹脂61で覆う。

その後、耐湿性透明樹脂61とSi基板10を少なくとも糊残りのない帯電防止のUVテープ23などで覆い、高多孔質Si層11bからSi基板10を分離し、高熱伝導性及び導電性接着剤で金属支持基板29に貼り合わせる（図16参照）。

このように、耐湿性透明樹脂61による密封により、外部からの湿気浸入が防止でき、湿気に弱い有機EL発光層60bの劣化や電極酸化を防止し、長寿命、高品質、高信頼性

が可能となる。

尚、超薄型の上面発光型有機ELでは画素表示部の反射電極下の単結晶半導体層に表示回路のみならずメモリー回路含む周辺回路の一部も形成することで集積度を高めて、高精細、高機能、高品質で安価な超薄型電気光学表示装置が実現する。

更に、バンプ含む外部取り出し電極66の高さは耐湿性透明樹脂61よりも低いのが好ましい。

【0248】

以上のように、本実施形態においては、Si基板10の単結晶Si層12aを熱酸化してSiO₂層13aを形成し、表示領域のSiO₂層13aを残して周辺回路領域のSiO₂層13aを除去し、CVD等の半導体エピタキシャル成長により、表示領域にポリSi層14を、周辺回路領域に単結晶Si層12bをそれぞれ形成し、表示領域のポリSi層14に表示素子部としてのポリSiTFT部15aを、周辺回路領域の単結晶Si層12bに周辺回路部としての単結晶SiTFT部15bをそれぞれ形成するので、比較的低い電子・正孔移動度で低リーク電流特性のポリSiTFT表示素子と高い電子・正孔移動度で駆動能力の高い単結晶SiTFT周辺回路とを同一Si基板10上の超薄型TFT基板層内に形成して、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置を得ることができる。

【0249】

このとき、表示領域のポリSi層14表面を選択的に四族元素例えば高濃度Siイオン注入によりアモルファスSi層化し、固相成長により任意の結晶粒径（電子・正孔移動度）に制御したポリSi層14の表面層に、表示素子部としてのポリSiTFT部15aを形成するので、任意に制御された電子・正孔移動度で低リーク電流特性のポリSiTFT表示素子と高い電子・正孔移動度で駆動能力の高い単結晶SiTFT周辺回路とを同一Si基板10上の超薄型TFT基板層内に形成して、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置を得ることができる。

【0250】

このときに、固相成長により結晶粒径を制御したポリSi層中に、Ge、錫、鉛などの四族元素の少なくとも1種の合計が適量（例えば $1 \times 10^{18} \sim 1 \times 10^{20}$ atoms/cc）含有させると、ポリSi層の結晶粒界に存在する不整を低減し、その膜ストレスを低減するので、高キャリア移動度で高品質のポリSiTFTが得られる。

【0251】

あるいは、ポリSi層14のみを選択的にキセノン等のフラッシュランプを照射、あるいはパルス状または連続波レーザーを照射、例えばXeClエキシマレーザー、Nd:YAGレーザーの光高調波変調レーザー、可視光レーザー、赤外線レーザーなどを照射、あるいは集光ランプ例えば超高圧水銀ランプ、ハロゲンランプ、キセノンランプなどを照射して再結晶化により任意の結晶粒径に制御したポリSi層14の表面層に表示素子部としてのポリSiTFT部15aを形成するので、任意に制御された電子・正孔移動度で低リーク電流特性のポリSiTFT表示素子と高い電子・正孔移動度で駆動能力の高い単結晶SiTFT周辺回路とを同一Si基板10上の超薄型TFT基板層内に形成して、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置を得ることができる。

【0252】

このときに、フラッシュランプアニール、レーザーアニールあるいは集光ランプアニールにより結晶粒径を制御したポリSi層中に、Ge、錫、鉛などの四族元素の少なくとも1種の合計が適量（例えば $1 \times 10^{18} \sim 1 \times 10^{20}$ atoms/cc）含有させると、ポリSi層の結晶粒界に存在する不整を低減し、その膜ストレスを低減するので、高キャリア移動度で高品質のポリSiTFT表示素子が得られる。

【0253】

このときに、Si基板10に歪み印加半導体層としてのSiGe層12aを形成し、熱

酸化してSiO₂層13aを形成し、表示領域のSiO₂層13aを残して周辺回路領域のSiO₂層13aを除去し、CVD等のSiエピタキシャル成長により表示領域にポリSi層14を、周辺回路領域に歪み印加半導体層のSiGe層をシードに歪みSi層12bを形成すると、従来の無歪みチャネル層の単結晶Si層に比べ約1.76倍の大幅な電子移動度の向上を達成した駆動能力の高い単結晶SiMOSTFT周辺回路が実現するので、従来に比べ高性能、高精細、高品質の超薄型電気光学表示装置を得ることができる。

【0254】

更に、Si基板10の単結晶Si層12aの上に、プラズマCVD、熱CVD、スパッタリング、蒸着などにより絶縁層SiO₂層13aとアモルファスSi層またはアモルファス及びポリSi混在層またはポリSi層14を形成し、表示領域のSiO₂層13aとアモルファスSi層またはアモルファス及びポリSi混在層またはポリSi層14を残し、少なくとも周辺回路領域のアモルファスSi層またはアモルファス及びポリSi混在層またはポリSi層14を除去し、表示領域のアモルファスSi層またはアモルファス及びポリSi混在層またはポリSi層14に表示素子部としてのアモルファスSiTFTまたはアモルファス及びポリ混在SiTFTまたはポリSiTFT部15aを、周辺回路領域の単結晶Si層12bに周辺回路部としての単結晶SiTFT部15bをそれぞれ形成するので、比較的低い電子・正孔移動度で低リーク電流特性のアモルファスSiTFTまたはアモルファス及びポリ混在SiTFTまたはポリSiTFT表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶SiTFT周辺回路とを同一Si基板10上の超薄型TFT基板層内に形成して、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置を得ることができる。

【0255】

このとき、表示領域のアモルファスSi層またはアモルファス及びポリSi混在層またはポリSi層14表面を選択的に四族元素例えば高濃度Snイオン注入し、固相成長により任意の結晶粒径（電子・正孔移動度）に制御したポリSi層14に表示素子部としてのポリSiTFT部15aを形成するので、任意に制御された電子・正孔移動度で低リーク電流特性のポリSiTFT表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶SiTFT周辺回路とを同一Si基板10上の超薄型TFT基板層内に形成して、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置を得ることができる。

【0256】

このときに、固相成長により結晶粒径を制御したポリSi層中に、Ge、錫、鉛などの四族元素の少なくとも1種の合計が適量（例えば $1 \times 10^{18} \sim 1 \times 10^{20}$ atoms/cc）含有させると、ポリSi層の結晶粒界に存在する不整を低減し、その膜ストレスを低減するので、高キャリア移動度で高品質のポリSiTFTが得られる。

【0257】

あるいは、アモルファスSi層またはアモルファス及びポリSi混在層またはポリSi層14のみを選択的にXeフラッシュランプなどを照射、あるいはパルス状または連続波レーザーを照射、例えばXeClエキシマレーザー、Nd:YAGレーザーの光高調波変調レーザー、可視光レーザー、赤外線レーザーなどを照射、あるいは集光ランプ例えば超高圧水銀ランプ、ハロゲンランプ、キセノンランプなどを照射して再結晶化により任意の結晶粒径に制御したポリSi層14に表示素子部としてのポリSiTFT部15aを形成するので、任意に制御された電子・正孔移動度で低リーク電流特性のポリSiTFT表示素子と高い電子・正孔移動度で駆動能力の高い単結晶SiTFT周辺回路とを同一Si基板10上の超薄型TFT基板層内に形成して、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置を得ることができる。

【0258】

このときに、フラッシュランプアニール、レーザーアニールあるいは集光ランプアニールの再結晶化により結晶粒径を制御したポリSi層中に、Ge、錫、鉛などの四族元素の

少なくとも1種の合計が適量(例えば $1 \times 10^{18} \sim 1 \times 10^{20} \text{ atoms/cc}$)含有させると、ポリSi層の結晶粒界に存在する不整を低減し、その膜ストレスを低減するので、高キャリア移動度で高品質のポリSi TFT表示素子が得られる。

【0259】

(B) 二重多孔質半導体層分離法

本実施形態においては、多孔質Si層を使用した二重多孔質半導体層分離法(種子用半導体基板に形成した多孔質半導体層から種子用半導体基板を分離し、支持用半導体基板に形成した多孔質半導体層から支持用半導体基板を分離する)による超薄型電気光学表示装置の製造方法について説明する。図17から図25は、本発明の実施の形態における二重多孔質Si層分離法による超薄型のLCDの製造工程図である。

【0260】

(1) 種子基板30と支持基板33に、陽極化成法で多孔質Si層を形成する(図17参照)。このとき、種子基板30には支持基板33の高多孔質Si層34bよりも厚目で高い多孔率の高多孔質Si層31bを形成する。

【0261】

[1]まず、p型単結晶Si(抵抗率 $0.01 \sim 0.02 \Omega \cdot \text{cm}$)の種子基板30に、モノシランガス、ジボランガスなどのCVD法によりボロン $1 \times 10^{19} \text{ atoms/cm}^3$ 程度の濃度でp型不純物を添加し、約 $10 \mu\text{m}$ 厚の高濃度の半導体エピタキシャル成長の単結晶Si層(後述する低多孔質Si層31aに相当する)を形成する。

【0262】

[2]この高濃度層表面に、モノシランガス、ジボランガスなどのCVD法によりボロン $5 \times 10^{14} \text{ atoms/cm}^3$ 程度の濃度でp型不純物を添加し、約 $20 \mu\text{m}$ 厚の低濃度の半導体エピタキシャル成長の単結晶Si層(後述する高多孔質Si層31bに相当する)を形成する。

【0263】

[3]さらに、この低濃度層表面に、モノシランガス、ジボランガスなどのCVD法によりボロン $5 \times 10^{19} \text{ atoms/cm}^3$ 程度の濃度でp型不純物を添加し、約 $5 \mu\text{m}$ の高濃度の半導体エピタキシャル成長の単結晶Si層(後述する低多孔質Si層31cに相当する)を形成する。

【0264】

なお、CVD法での単結晶Si層形成には、水素化物原料のモノシラン(SiH_4)以外に、同じく水素化物原料のジシラン(Si_2H_6)、トリシラン(Si_3H_8)、テトラシラン(Si_4H_{10})や、ハロゲン化物原料のジクロルシラン(SiH_2Cl_2)トリクロルシラン(SiHCl_3)四塩化ケイ素(SiCl_4)などの原料ガスを用いることができる。また、単結晶Si層の形成方法としては、CVD法に限らず、MBE法、スパッター法等でもよい。

【0265】

[4]その後、陽極化成法により、例えば電解液に50%フッ化水素溶液とエチルアルコールとを2:1の体積割合で混合した混合液を用い、例えば約 10 mA/cm^2 の電流密度で5~10分間電流を流し、高濃度層に多孔率の低い低多孔質Si層31a、31c、低濃度層に多孔率の高い高多孔質Si層31bを形成する。

【0266】

[5]上記と同様に、p型単結晶Si(抵抗率 $0.01 \sim 0.02 \Omega \cdot \text{cm}$)の支持基板33に、モノシランガス、ジボランガスなどのCVD法によりボロン $1 \times 10^{19} \text{ atoms/cm}^3$ 程度の濃度でp型不純物を添加し、約 $10 \mu\text{m}$ 厚の高濃度の半導体エピタキシャル成長の単結晶Si層(後述する低多孔質Si層34aに相当する)を形成する。

【0267】

[6]この高濃度層表面に、モノシランガス、ジボランガスなどのCVD法によりボロン $1 \times 10^{15} \text{ atoms/cm}^3$ 程度の濃度でp型不純物を添加し、約 $5 \mu\text{m}$ 厚の低濃度の半導体エピタキシャル成長の単結晶Si層(後述する高多孔質Si層34bに相当する)を形成

する。

【0268】

[7]さらに、この低濃度層表面に、モノシランガス、ジボランガスなどのCVD法によりボロン 3×10^{19} atoms/cm³程度の濃度でp型不純物を添加し、約10 μ mの高濃度の半導体エピタキシャル成長の単結晶Si層（後述する低多孔質Si層34cに相当する）を形成する。

尚、前記同様に、CVD法での単結晶Si層形成には、水素化物原料のモノシラン（SiH₄）以外に、同じく水素化物原料のジシラン（Si₂H₆）、トリシラン（Si₃H₈）、テトラシラン（Si₄H₁₀）や、ハロゲン化物原料のジクロルシラン（SiH₂Cl₂）トリクロルシラン（SiHCl₃）四塩化ケイ素（SiCl₄）などの原料ガスを用いることができる。また、単結晶Si層の形成方法としては、CVD法に限らず、MBE法、スパッター法等でもよい。

【0269】

[8]その後、陽極化成法により、例えば電解液に50%フッ化水素溶液とエチルアルコールとを2:1の体積割合で混合した混合液を用い、例えば約10mA/cm²の電流密度で5~10分間電流を流し、高濃度層に多孔率の低い低多孔質Si層34a、34c低濃度層に多孔率の高い高多孔質Si層34bを形成する。

【0270】

なお、このように、陽極化成法により多孔質層を形成する場合は、多孔質層を多孔率の異なる複数の層で構成することができる。例えば、上記のように、種子基板30上に第1の低多孔質Si層31a、高多孔質Si層31b、第2の低多孔質Si層31cを順に形成した3層構造とするほか、種子基板30の上に高多孔質Si層31bと低多孔質Si層31cとを順に形成した2層構造としてもよい。支持基板33についても同様に、支持基板33上に高多孔質Si層34bと低多孔質Si層34cとを順に形成した2層構造としてもよい。

【0271】

このとき、高多孔質Si層の多孔率は40~80%の範囲で、低多孔質Si層の多孔率は10~30%の範囲とする。このように異なる多孔率の複数の層のそれぞれの厚みは、陽極化成時の電流密度および時間や、陽極化成時の溶液の種類または濃度を変えることで任意に調整することができる。

【0272】

なお、多孔質Si層の形成後、約400℃でドライ酸化することにより、多孔質Siの孔の内壁を1~3nmほど酸化するのが好ましい。これにより、多孔質Siが後の高温処理により構造変化を起こすのを防止することができる。

【0273】

また、低多孔質Si層31c、34cは、不純物濃度を高く（ 1×10^{19} atoms/cm³以上）し、かつ可能な限り多孔率を低く（10~30%程度）しておくのが好ましい。これらの低多孔質Si層31c、34cの上には、後述する半導体デバイス形成のために優れた結晶性の単結晶Si層32、35を形成する必要があるからである。

【0274】

このとき、後述する単結晶Si層32（図18参照）の歪み低減のため、

多孔率 : 低多孔質Si層31c < 低多孔質Si層34c

膜厚 : 低多孔質Si層31c < 低多孔質Si層34c

とするのが好ましい。

【0275】

このとき、後の工程で種子基板30を剥離しやすくするため、かつ種子基板30の剥離時に支持基板33が剥離しないようにするため、

多孔率 : 高多孔質Si層31b > 高多孔質Si層34b

膜厚 : 高多孔質Si層31b > 高多孔質Si層34b

とするのが好ましい。

【0276】

なお、陽極化成におけるSiの溶解反応ではフッ化水素溶液中のSiの陽極反応には正孔が必要であるため、基板には多孔質化しやすいP型Siを用いるのが望ましいが、これに限るものではない。

【0277】

また、種子基板30および支持基板33は、CZ (Czochralski) 法、MCZ (Magnetic Field Applied Czochralski) 法やFZ (Floating Zone) 法などで作成された単結晶Si基板のみならず、基板表面が水素アニール処理された単結晶Si基板、あるいはエピタキシャル単結晶Si基板などを用いることができる。

もちろん、単結晶Si基板に代えて単結晶SiGe基板、SiC基板、GaAs基板やInP基板等の単結晶化合物半導体基板を用いることもできる。

【0278】

(2) 種子基板30および支持基板33の両基板に、それぞれ単結晶半導体層としての半導体エピタキシャル成長の単結晶Si層32、35を形成し、少なくとも一方に絶縁層36としてのSiO₂酸化膜またはSiO₂、Si₃N₄及びSiO₂積層膜を形成する(図17参照)。なお、ここでのポイントは、単結晶Si層32の厚さを単結晶Si層35の厚さよりも薄くすることである。

【0279】

まず、CVD半導体エピタキシャル成長装置内において、水素雰囲気中1000～1100℃程度でプリベークを行い、低多孔質Si層31c、34cの表面の孔を封止して表面を平坦化する。この後、1020℃まで降温し、シランガスを原料ガスとするCVDを行い、1～10μm厚さの半導体エピタキシャル成長の単結晶Si層32、35を形成する。

なお、前記同様に、CVD法での単結晶Si層形成には、水素化物原料のモノシラン(SiH₄)以外に、同じく水素化物原料のジシラン(Si₂H₆)、トリシラン(Si₃H₈)、テトラシラン(Si₄H₁₀)や、ハロゲン化物原料のジクロルシラン(SiH₂Cl₂)、トリクロルシラン(SiHCl₃)、四塩化ケイ素(SiCl₄)などの原料ガスを用いることができる。また、単結晶Si層の形成方法としては、CVD法に限らず、MBE法、スパッター法等でもよい。

【0280】

また、デバイス作製する種子基板30の半導体エピタキシャル成長の単結晶Si層32は、他方の支持基板33の半導体エピタキシャル成長の単結晶Si層35と同等以下の膜厚とする。これは、デバイスプロセス中の高多孔質Si層34bの酸化による膨張によって、デバイス作製する半導体エピタキシャル成長の単結晶Si層32に歪みが発生するのを低減および防止するためである。

【0281】

また、デバイス作製する半導体エピタキシャル成長の単結晶Si層32の厚みは1～3μm程度、単結晶Si層35の厚みは、後述のように最終的に除去するので5～10μm程度が望ましい。

【0282】

また、単結晶Si層35のSiO₂酸化膜(絶縁層36)の厚みは、200～300nmが望ましい。長時間熱酸化してμm単位程度に厚くすると、高多孔質Si層34bの熱酸化歪みの影響により単結晶Si層35に反り歪みが発生するためである。

【0283】

絶縁層36は熱酸化の酸化シリコン膜SiO₂以外に、減圧熱CVDで単結晶Si層35上に窒化シリコン膜または窒化シリコン膜及び酸化シリコン膜を形成して熱酸化することで、酸化シリコン膜及び窒化シリコン膜の積層膜、または酸化シリコン膜、窒化シリコン膜及び酸化シリコン膜の積層膜、例えばSiO₂；200nm、Si₃N₄；50nm及びSiO₂；200nm)としてもよい。

さらに、酸窒化シリコン膜(SiON)としてもよい。なお、プラズマCVD法、スパ

ッタリング法、MBE法、蒸着法などにより、上記単層膜や多層膜の絶縁膜を形成してもよい。

【0284】

このように適当な膜厚の窒化系シリコン膜があることで、後の工程におけるLCD組立時や半導体デバイスプロセス中に、支持基板33側からハロゲン元素が浸透し、単結晶Si層32を汚染するのを防止することができる。また、半導体デバイスプロセス中の高多孔質Si層34bの酸化による膨張によって、半導体デバイス作製するエピタシヤル成長の単結晶Si層35に反り歪みが発生するのを低減および防止することができる。さらに、この窒化系シリコン膜は、単結晶Si層32、低多孔質Si層31cなどのエッチング時にエッチングストッパーとして機能するため、エッチングむらを防止することができる。

【0285】

更に、分離後の超薄型SOI構造の絶縁層下の多孔質Si層をエッチングする際にエッチングストッパーの作用もするので、エッチングムラのない超薄型SOI構造の超薄型電気光学表示素子基板が得られる。

【0286】

また、LCD組立または有機EL組立時、セット組立および市場における静電気ダメージおよび電磁波遮蔽対策として、イオン注入時またはエピタシヤル成長時に単結晶Si層35に任意の濃度のn型またはp型不純物を添加し、酸化膜形成時などに活性化してもよい。このように最後まで残る絶縁層36下の単結晶Si層35に任意濃度のn型またはp型不純物を添加することにより、電気光学表示装置の品質および信頼性を高めることができる。

【0287】

(3) 種子基板30と支持基板33を貼り合わせる(図18参照)。

室温で種子基板30の単結晶Si層32と支持基板33の絶縁層36の表面同士を接触させ、ファンデアワールス力により結合させる。この後、400℃30分間の熱処理を行って共有結合させ、貼り合せを強固にする。尚、必要に応じて前記よりも高い温度例えば1000℃30～60分の熱処理を追加してより強固な貼り合せにしてもよい。

熱処理は、窒素中、不活性ガス中、または、窒素と不活性ガスの混合ガス中で行う。このとき、双方の基板の表面に塵や汚れ付着がないことを確認する。なお、異物があつた時は、剥離洗浄する。

【0288】

あるいは、減圧熱処理炉に重ね合わせた2枚の基板をセットし、真空引きで所定圧力(例えば133Pa(1Torr)以下)に保持し、一定時間経過後に大気圧にブレイクしたときの加圧で密着させ、連続して窒素中、不活性ガス中、または、窒素と不活性ガスの混合ガス中で昇温加熱して熱処理接合する連続作業をしてもよい。

また、接合面を接合に先立って室温の真空中でアルゴンなどの不活性ガスイオンビームまたは不活性ガス高速原子ビームで照射してスパッタエッチングにより、表面の塵や汚れ付着等を除去して表面に接合するための結合力を付与して表面平滑度を高めて貼り合せを強固にしてもよい。

【0289】

(4) 高多孔質Si層31bから種子基板30を分離する(図19参照)。

分離方法は、(A)に準ずる。

ウォータージェット、エアージェット、ウォーターエアージェットなどの高圧流体ジェット噴射剥離法またはレーザー加工剥離法またはレーザーウォータージェット加工剥離法により、高多孔質Si層31bから種子基板30を分離する(図19参照)。

なお、分離した種子基板30の単結晶Si基板は、必要に応じて表面再研磨、エッチング、水素を含む雰囲気下での熱処理等を行い、再使用することができる。

【0290】

この時に、図41(a)、(b)のように、多孔質半導体層31a, 31b, 31cを

介して単結晶半導体層 32 を形成した種子基板 30 の直径を、多孔質層半導体層 34 a, 34 b, 34 c を介して単結晶半導体層 35 を形成した支持基板 33 の直径よりも若干小さくするか又は大きくするのが好ましい。

これにより、例えば図 41 (a) 種子基板直径 > 支持基板直径の場合は真横方向から、図 41 (b) 種子基板直径 < 支持基板直径の場合は任意の角度の斜目上方向から高圧流体ジェット噴射を種子基板 30 の高多孔質半導体層 31 b に当てて種子基板 30 を分離すると同時に、支持基板 33 の高多孔質層半導体層 34 b への高圧流体ジェット噴射力を弱めて、支持基板 33 の高多孔質層半導体層 34 b から支持基板が分離しないようにする。

【0291】

また、二重多孔質半導体層分離法において、種子基板に形成する多孔質半導体層は、支持基板に形成する多孔質半導体層よりも高い多孔率である方が望ましい。更に、種子基板に形成する多孔質半導体層は、支持基板に形成する多孔質半導体層よりも厚くする方が望ましい。

これにより種子基板の分離が確実に行えるので、種子基板 30 と支持基板 33 の多孔質半導体層の多孔率と厚み調整を緩和でき、表示素子および周辺回路の形成プロセス中、単結晶半導体層 32 が支持基板 33 に形成した多孔質層半導体層 34 a, 34 b, 34 c の熱膨張の悪影響例えば反り歪を受けるのを防止することができる。

【0292】

そして、図 42 (a) のように、種子基板分離した後の単結晶半導体層 32 と 35、多孔質層半導体層 31 c、34 a、34 b、34 c などを含む支持基板 33 表面の周辺部を C 面取り化することで、周辺部の超薄型 SOI 層などの欠け、クラック、割れを防止するので、歩留、品質が向上してコストダウンが実現する。更に、必要に応じて Si ダストやマイクロクラックを除去する為に、フッ酸系エッチャントでライトエッチングしてもよい。

【0293】

(5) 剥離残りの高多孔質 Si 層 31 b および低多孔質 Si 層 31 c を $\text{HF} + \text{H}_2\text{O}_2 + \text{H}_2\text{O}$ 混合液、 $\text{HF} + \text{HNO}_3 + \text{CH}_3\text{COOH}$ 混合液などのフッ酸系エッチャント又はアルカリ系エッチャントでウエットエッチングする。

尚、物理的剥離である高圧流体ジェット噴射剥離法の場合は多孔質 Si 層剥離残りしやすいので前記ウエットエッチングが必要であるが、レーザー加工剥離法或いはレーザーウオータージェット加工剥離法の場合は局部的加熱溶融による剥離なので、前記多孔質 Si 層の剥離残りが発生しにくく必ずしもウエットエッチングは必要ではなく、水素アニール処理によるドライエッチングのみでもよい。

【0294】

この後に、水素アニール処理により単結晶 Si 層 32 をドライエッチングし、所望の厚みと高平坦性の、例えば $1\ \mu\text{m}$ 厚の単結晶 Si 層 32 の超薄型 SOI 構造を形成する。水素アニールは、 1050°C で $0.0013\ \text{nm}/\text{min}$ 、 1100°C で $0.0022\ \text{nm}/\text{min}$ のエッチング速度で行う。

尚、必要に応じて、水素アニール処理した単結晶 Si 層 32 をシードに Si エピタキシャル成長により、さらに高結晶性の任意厚みの単結晶 Si 層を積層形成してもよい。

図 20 はエッチング後の状態であって、(a) は絶縁層 36 として SiO₂ 層 36 a を形成した場合の例を、(b) は絶縁層 36 として SiO₂ 層 36 a、Si₃N₄ 層 36 b 及び SiO₂ 層 36 a を形成した場合の例をそれぞれ示している。

【0295】

(6) 単結晶 Si 層 32 を熱酸化して SiO₂ 層 13 a $100\sim 200\ \text{nm}$ 厚を形成し、表示領域の SiO₂ 層 13 a を残して周辺回路領域の SiO₂ 層 13 a をエッチングにより除去する。そして、CVD 法等の半導体エピタキシャル成長により表示領域に $50\sim 100\ \text{nm}$ 厚のポリ Si 層 14 を、周辺回路領域に $50\sim 100\ \text{nm}$ 厚の単結晶 Si 層 12 b をそれぞれ形成する (図 21 (a) 参照)。このときの各条件は、(A) に準ずる。

【0296】

必要に応じて、固相成長法またはレーザーアニール法または集光ランプアニール法などにより表示領域のポリSi層14の結晶粒径（電子・正孔移動度）を任意に制御する場合の各条件は、（A）に準ずる。

【0297】

このとき、液晶ギャップ幅以下の膜厚の単結晶Si層32の表示領域をエッチングして絶縁層のSiO₂層36aを露出させ、周辺回路領域の単結晶Si層32は残す。そして、CVD法等の半導体エピタキシャル成長により表示領域の絶縁層上に50～100nm厚のポリSi層14を、周辺回路領域上の単結晶Si層32に50～100nm厚の単結晶Si層12bをそれぞれ形成してもよい（図21（b）参照）。

【0298】

そして、必要に応じて固相成長法またはフラッシュランプアニールまたはレーザーアニール法または集光ランプアニール法などにより表示領域のポリSi層14の結晶粒径（電子・正孔移動度）を任意に制御する場合の各条件は、（A）に準ずる。

【0299】

あるいは、必要に応じて表示領域のポリSi層14のTFET部下に遮光膜37形成し、固相成長法またはフラッシュランプアニールまたはレーザーアニール法または集光ランプアニール法などにより表示領域のポリSi層14の結晶粒径（電子・正孔移動度）を任意に制御する場合の各条件は、（A）に準ずる。

【0300】

このとき、液晶ギャップ幅以下の膜厚の単結晶Si層32の表示領域をエッチングして絶縁層のSiO₂層36aを露出させ、表示領域内の画素表示用ポリSiTFET領域に、CVDとエッチングによりWSi₂（タングステンシリサイド）、TiSi₂（チタンシリサイド）、MoSi₂（モリブデンシリサイド）などの遷移金属シリサイドなどの遮光性金属層37を形成し、その上を絶縁層で覆い、周辺回路領域の単結晶Si層32表面の絶縁層は除去する。

【0301】

そして、CVD法の半導体エピタキシャル成長により表示領域の絶縁層のSiO₂層36a上に50～100nm厚のポリSi層14を、周辺回路領域上の単結晶Si層32に50～100nm厚の単結晶Si層12bをそれぞれ形成してもよい（図21（c）参照）。

【0302】

そして、必要に応じて固相成長法またはフラッシュランプアニールまたはレーザーアニール法あるいは集光ランプアニール法などにより表示領域のポリSi層14の結晶粒径（電子・正孔移動度）を任意に制御する場合の各条件は、（A）に準ずる。

【0303】

このときに、種子基板に多孔質Si層を介して歪み印加半導体層、例えばGe濃度20～30%のSiGe層32を形成し、貼り合せ及び種子基板分離後に熱酸化してSiO₂層13aを形成し、表示領域のSiO₂層13aを残して周辺回路領域のSiO₂層13aを除去し、CVD等のSiエピタキシャル成長により表示領域にポリSi層14を、周辺回路領域にSiGe層32をシードに歪みチャネル層としての歪Si層12bを形成してもよい。

【0304】

また、種子基板に多孔質Si層を介して歪み印加半導体層、例えばGe濃度20～30%のSiGe層32を形成し、貼り合せ及び種子基板分離後に表示領域のSiGe層32をエッチングして絶縁層のSiO₂層36aを露出させ、CVD等のSiエピタキシャル成長により表示領域にポリSi層14を、周辺回路領域にSiGe層32をシードに歪みチャネル層としての歪Si層12bを形成してもよい。

【0305】

更に、種子基板に多孔質Si層を介して歪み印加半導体層、例えばGe濃度20～30%のSiGe層32を形成し、貼り合せ及び種子基板分離後に表示領域のSiGe層32

をエッチングして絶縁層のSiO₂層36aを露出させ、表示素子形成領域に遮光性金属層を形成し、その上に絶縁層を形成し、CVD等のSiエピタキシャル成長により表示領域にポリSi層14を、周辺回路領域にSiGe層32をシードに歪みチャンネル層としての歪Si層12bを形成してもよい。

【0306】

この時に、このGe組成比は大きい方が良く、0.2を大きく下回る場合はMOSTFETの移動度の顕著な向上は期待できず、また、0.5を大きく超える場合はSiGe層表面凹凸の増加や膜質低下等の問題があり、0.3程度が好ましい。

また、Ge濃度はSiGe層の中で徐々に増加させ、表面で所望濃度となる傾斜組成とし、この傾斜組成のSiGe層32上に歪みチャンネル層としての歪Si層12bを形成することが好ましい。

【0307】

尚、上記は表示領域にポリSi層を形成してポリSiTFET部を作製する実施例を示したが、プラズマCVD、熱CVD、スパッタリング、蒸着などによりアモルファスSi層またはアモルファス及びポリ混在Si層またはポリSi層を形成してアモルファスSiTFETまたはアモルファス及びポリ混在SiTFETまたはポリSiTFET部を作製してもよい。

【0308】

また、(A)と同様に、このアモルファスSi層またはアモルファス及びポリ混在Si層またはポリSi層14にGe、Sn、Pb等の四族元素の少なくとも1種を適量（合計が例えば $10^{17} \sim 10^{22}$ atom/cc、好ましくは $10^{18} \sim 10^{20}$ atom/cc）含有させ、この状態で前記の固相成長、フラッシュランプアニール、パルス状または連続波レーザーアニール、集光ランプアニールなどで再結晶化させたポリSi膜にポリSiTFET部を作製してもよい。

これにより、ポリSi膜の結晶粒界（グレインバウンダリー）に存在する不整を低減し、その膜ストレスを低減して高キャリア移動度、高品質のポリSiTFETが得られ易くなる。

【0309】

ところで、この四族元素はイオン注入又はイオンドーピングによりアモルファスSi膜またはアモルファス及びポリ混在Si層またはポリSi層中に含有させることが出来る。

また、CVDなどでのSiエピタキシャル成長、プラズマCVD、熱CVDでの成膜時に、原料ガス中にガス成分として混合してアモルファスSiまたはアモルファス及びポリ混在Si層またはポリSi層、更には単結晶Si膜中に四族元素、例えばGe、Snなどを任意の濃度で含有させてもよい。

【0310】

更に、四族元素、例えばGe、Snを任意の濃度含有するSiターゲットをスパッタリングすることで、任意の四族元素濃度を含有するアモルファスSi膜またはアモルファス及びポリ混在Si層またはポリSi層を形成してもよい。

【0311】

(7) 汎用技術によりポリSi層14の例えば50～100nm厚の任意の結晶粒径を制御した表面層に表示素子部としてのポリSiTFET部15a（図22（a）参照）、配線等を、単結晶Si層12bに周辺回路部としての単結晶SiTFET部15b（図22（b）参照）、ダイオード、抵抗、キャパシタ、コイルや配線等の半導体素子および半導体集積回路のいずれかまたは両方をそれぞれ作製して超薄型のTFET基板層を作製する。なお、単結晶Si層12bは、単結晶Si基板同様の高い電子・正孔移動度を有するので、周辺駆動回路のみならず映像信号処理回路、画質補正回路、メモリ回路、CPU（Central Processing Unit）回路やDSP（Digital Signal Processor）回路などを取り込んでもよい。

条件は（A）に準ずる。

【0312】

また、同時に、超薄型の TFT 基板層の周辺回路に接続する外部取り出し電極（半田パンプ含む）を形成するが、LCD パネル形成後に異方性導電膜接合や超音波接合、半田付けなどでフレキシブル基板との接合や PCB へのマウントを行うのが好ましい。なお、ダイオード、抵抗、キャパシタ、コイルや配線等については図示を省略している。

【0313】

なお、プロジェクタ用などの強い入射光の裏面反射光による TFT リーク電流対策として、ポリ Si TFT 部またはアモルファス Si TFT 部 15a の下に、例えば 200～300 nm 厚の WSi_2 （タングステンシリサイド）、 $TiSi_2$ （チタンシリサイド）、 $MoSi_2$ （モリブデンシリサイド）などの遷移金属シリサイドの遮光用金属層 37 を CVD 等で形成してパターンニングした場合の表示領域を図 23（a）、周辺回路領域を図 23（b）にそれぞれ示す。

【0314】

また、この段階で、後に各超薄型電気光学表示装置の 1 パネルに分割する際の分割線、すなわちスクライブライン内の分割境界線に沿って、単結晶 Si 層 12b から少なくとも高多孔質 Si 層 34b まで溝 62 を形成しておくことが好ましい。溝 62 を形成しておくことによって、後述の超薄型 TFT 基板層が予めスクライブライン内で分割されるため、Si 基板 10 からの分離を容易に行うことが可能であるとともに、後述するの工程の分割を容易に行うことが可能となる。

溝 62 は、ドライエッチング（ SF_6 、 CF_4 、 $Cl+O_2$ 、 $HBr+O_2$ などでのプラズマエッチング、逆スパッタエッチングなど）、ウェットエッチング（ $HF+H_2O_2+H_2O$ 混合液、 $HF+HNO_3+CH_3COOH$ 混合液などのフッ酸系エッチャント、アルカリ系エッチャントなど）や機械的加工（ブレードダイシング、ダイヤモンドカッター、超硬合金カッター、超音波カッターなどによる切り溝）等により、任意の幅で単結晶 Si 層 12b から少なくとも高多孔質 Si 層 34b まで形成することが好ましい。

そして、画素開口部に埋め込む透明樹脂 16 が溝内にも埋め込まれ、分離時の絶縁層及び単結晶 Si 層 12b のチップング、クラック、割れ等を低減することができる。

【0315】

（8）表示領域の画素開口部のポリ Si 層 14 をエッチングにより除去する。条件は、（A）に準ずる。

【0316】

（9）CVD、スパッタリング、蒸着法などにより、50～200 nm 厚の透明絶縁膜（例えば SiO_2 層 13b、 SiN_x 及び SiO_2 積層膜、 SiO_2 、 SiN_x 及び SiO_2 積層膜、 $SiON$ など）および 100～300 nm 厚の金属膜 17 をそれぞれ順に形成し、ポリ Si 層 14 上のポリ Si TFT 部 15a の接続部（ドレイン、ソース、ゲートなど）および画素開口部底の金属膜 17 をエッチングし、画素開口部内に透明樹脂 16 などを埋め込み、CMP などにより表面平坦化する（図 24 参照）。条件は、（A）に準ずる。

【0317】

（10）表示領域のポリ Si TFT 部 15a ドレイン上の透明樹脂に窓開けを行い、ITO、IZO などの画素電極としての透明電極 18a などを形成することにより超薄型 TFT 基板層を形成する（図 24（a）参照）。条件は、（A）に準ずる。

【0318】

なお、プロジェクタ用などの強い入射光による TFT リーク電流対策として、ポリ Si TFT 部またはアモルファス Si TFT 部 15a の下に遮光性金属層 37 を形成した場合の表示領域を、図 24（b）に示す。このように、表示領域のポリ Si TFT 部またはアモルファス Si TFT 部 15a 上部および下部、画素開口部側部を遮光用金属層 37 および金属膜 17 で覆うことで漏れ光を完全に遮蔽することが好ましい。

【0319】

（11）支持基板 33 および対向基板 21 にそれぞれ配向膜 20a、20b を形成し、配向処理して、いずれか的一方にシール剤及びコモン剤（図示せず）塗布し、所定の液晶ギャップ例えば 2 μm で重ね合わせてシールする（図 25 参照）。条件は、（A）に準ずる

。

【0320】

(12) 支持基板 33 と対向基板 21 上を少なくとも糊残りのない帯電防止の UV テープ 23 など で覆い、ウォータージェット、エアー ジェット、ウォーターエアー ジェットなどの高圧流体ジェット噴射剥離法またはレーザー加工剥離法またはレーザーウォータージェット加工剥離法などにより、高多孔質 Si 層 34b から支持基板 33 を分離する (図 25 参照)。条件は、(A) に準ずる。

【0321】

(13) 分離した面の低多孔質 Si 層 34c、単結晶 Si 層 35、SiO₂ 層 36a、単結晶 Si 層 32 等をエッチングし、SiO₂ 層 13a、SiO₂ 層 13b を介して表示領域の透明樹脂 16 を露出させる。条件は、(A) に準ずる。

尚、図 21 (b)、(c) の場合は、SiO₂ 層 36a、単結晶 Si 層 32 をエッチングする必要はない。

【0322】

また、これ以降の工程については、(A) に準ずる。

【0323】

なお、超薄型の反射型 LCD を製造する場合、上記 (1) ~ (7) までの工程 (図 17 ~ 図 23) については同じである。その後、(A-2) と同様に、周辺回路領域に配線層 27 を形成し、保護膜 28 を形成後、表示領域の TFT のドレインに接続したアルミニウム、アルミニウム合金、銀、銀合金、ニッケル、ニッケル合金、チタン、チタン合金などの高反射率の反射電極 19a を形成する (図 26 参照)。

【0324】

反射電極 19a は、直視用の反射型 LCD の場合は適度な光の散乱効果を与え表示の見易さを改善するためにこの電極に適当な凹凸形状を設けておくが、プロジェクタ用の反射型 LCD の場合は高平坦性の電極形状とするのが好ましい。

【0325】

そして、配向膜 20a を形成してシール剤及びコモン剤 (図示せず) 塗布し、さらに透明電極 18b および配向膜 20b を形成した対向基板 21 を所定の液晶ギャップ例えば 2 μm で重ね合わせてシールする (図 26 参照)。

その後の工程については (A-2) と同様である。

【0326】

尚、超薄型の半透過型 LCD を製造する場合、(1) ~ (7) までの工程 (図 17 ~ 図 23) については透過型 LCD と同じであり、その後の工程についてはそれぞれ (A-3) と同様である。

【0327】

また、超薄型の下面発光型有機 EL および超薄型の上面発光型有機 EL についても、(1) ~ (7) までの工程 (図 17 ~ 図 23) については超薄型透過型 LCD と同じであり、その後の工程については、それぞれ (A-4)、(A-5) と同様である。

【0328】

以上のように、本実施形態における二重多孔質 Si 層分離法では、支持基板 33 の単結晶 Si 層 32 を熱酸化して SiO₂ 層 13a を形成し、表示領域の SiO₂ 層 13a を残して周辺回路領域の SiO₂ 層 13a を除去し、CVD 等の Si エピタキシャル成長により、表示領域にポリ Si 層 14 を、周辺回路領域に単結晶 Si 層 12b をそれぞれ形成し、必要に応じてフラッシュランプアニール法または固相成長法またはレーザーアニール法あるいは集光ランプアニール法などにより任意の結晶粒径 (電子・正孔移動度) の制御を行った表示領域のポリ Si 層 14 に表示素子部としてのポリ Si TFT 部 15a を、周辺回路領域の単結晶 Si 層 12b に周辺回路部としての単結晶 Si TFT 部 15b 等の半導体素子および半導体集積回路のいずれか一方または両方をそれぞれ形成するので、任意に制御した比較的低い電子・正孔移動度で低リーク電流特性のポリ Si TFT 表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶 Si TFT 周辺回路とを同一支持基板 33 上

の超薄型TFT基板層内に形成して、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型の電気光学表示装置を得ることができる。

【0329】

あるいは、本実施形態における別の二重多孔質Si層分離法では、支持基板33の単結晶Si層32の表示領域をエッチングしてSiO₂層36aの絶縁層を露出させ、半導体エピタキシャル成長により表示領域にポリSi層14を、周辺回路領域に単結晶Si層12bをそれぞれ形成し、必要に応じてフラッシュランプアニール法または固相成長法またはレーザーアニール法あるいは集光ランプアニール法などにより任意の結晶粒径（電子・正孔移動度）の制御を行った表示領域のポリSi層14に表示素子部としてのポリSiTFT部15aを、単結晶Si層12bに周辺回路部としての単結晶SiTFT部15b等の半導体素子および半導体集積回路のいずれか一方または両方をそれぞれ形成するので、任意に制御した比較的低い電子・正孔移動度で低リーク電流特性のポリSiTFT表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶SiTFT周辺回路とを同一支持基板33上の超薄型TFT基板層内に形成して、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型の電気光学表示装置を得ることができる。

【0330】

あるいは、本実施形態におけるさらに別の二重多孔質Si層分離法では、支持基板33の単結晶Si層32の表示領域をエッチングしてSiO₂層36aの絶縁層を露出させ、表示領域のSiO₂層36aのポリSiTFT形成領域にCVDとエッチングにより遮光用金属層を形成し、その上に絶縁層を形成し、半導体エピタキシャル成長により表示領域に絶縁層を介してポリSi層14を、周辺回路領域に単結晶Si層12bをそれぞれ形成し、必要に応じてフラッシュランプアニール法または固相成長法またはレーザーアニール法あるいは集光ランプアニール法などにより任意の結晶粒径（電子・正孔移動度）の制御を行った表示領域のポリSi層14に表示素子部としてのポリSiTFT部15aを、単結晶Si層12bに周辺回路部としての単結晶SiTFT部15b等の半導体素子および半導体集積回路のいずれか一方または両方をそれぞれ形成するので、遮光用金属層で裏面反射光が遮光され、かつ任意に制御した比較的低い電子・正孔移動度で低リーク電流特性のポリSiTFT表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶SiTFT周辺回路とを同一支持基板33上の超薄型TFT基板層内に形成して、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型の電気光学表示装置を得ることができる。

【0331】

以上の表示領域のポリSi層14にGe、Sn、Pb等の四族元素の少なくとも1種を選択的にイオン注入あるいはイオンドーピングなどで適量（合計が例えば $10^{17} \sim 10^{22}$ atom/cc、好ましくは $10^{18} \sim 10^{20}$ atom/cc）含有させ、この状態で選択的な固相成長法、フラッシュランプアニール法、パルス状または連続波レーザーアニール法、集光ランプアニール法などにより任意の結晶粒径を制御したポリSi膜のポリSiTFT表示素子とすると、そのポリSi膜の結晶粒界（グレインバウンダリー）に存在する不整を低減し、その膜ストレスを低減して高キャリア移動度、高品質のポリSiTFTが得られ易くなる。そして、任意に制御した比較的低い電子・正孔移動度で低リーク電流特性のポリSiTFT表示素子が得られる。

【0332】

さらに、半導体エピタキシャル成長によりSn、Ge、Pbなどの四族元素の少なくとも1種を含有するポリSi層を前記表示領域に形成し、選択的に固相成長法、フラッシュランプアニール法、パルス状又は連続波レーザーアニール法、集光ランプアニール法などにより任意の結晶粒径を制御したポリSi層のポリSiTFT表示素子部とすると、ポリSi膜の結晶粒界に存在する不整を低減し、その膜ストレスを低減して高キャリア移動度、高品質のポリSiTFTが得られ易くなる。そして、任意に制御した比較的低い電子・正孔移動度で低リーク電流特性のポリSiTFT表示素子が得られる。

【0333】

あるいは、本実施形態における二重多孔質Si層分離法では、支持基板33の単結晶Si層32を熱酸化してSiO₂層13aを形成し、全面にプラズマCVD、熱CVD、スパッタリング、蒸着などによりアモルファスSi膜またはアモルファス及びポリ混在Si膜またはポリSi膜14を形成し、周辺回路領域のアモルファスSi膜またはアモルファス及びポリ混在Si膜またはポリSi膜14とSiO₂層13aをエッチングして単結晶Si膜を露出させ、必要に応じてフラッシュランプアニール法または固相成長法またはレーザーアニール法あるいは集光ランプアニール法などにより任意の結晶粒径（電子・正孔移動度）の制御を行った表示領域のアモルファスSi膜またはアモルファス及びポリ混在Si膜またはポリSi層14に表示素子部としてのアモルファスSiTFTまたはアモルファス及びポリ混在SiTFTまたはポリSiTFT部15aを、周辺回路領域の単結晶Si層12bに周辺回路部としての単結晶SiTFT部15b等の半導体素子および半導体集積回路のいずれか一方または両方をそれぞれ形成するので、任意に制御した比較的低い電子・正孔移動度で低リーク電流特性のアモルファスSiTFTまたはアモルファス及びポリ混在SiTFTまたはポリSiTFT表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶SiTFT周辺回路とを同一支持基板33上の超薄型TFT基板層内に形成して、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型の電気光学表示装置を得ることができる。

【0334】

あるいは、本実施形態における別の二重多孔質Si層分離法では、支持基板33の単結晶Si層32の表示領域をエッチングしてSiO₂層36aの絶縁層を露出させ、全面にプラズマCVD、熱CVD、スパッタリング、蒸着などにより絶縁層とアモルファスSi膜またはアモルファス及びポリ混在Si膜またはポリSi層14形成し、必要に応じてフラッシュランプアニール法または固相成長法またはレーザーアニール法あるいは集光ランプアニール法などにより任意の結晶粒径（電子・正孔移動度）の制御を行った表示領域のポリSi層またはアモルファスSi膜またはアモルファス及びポリ混在Si膜14に表示素子部としてのアモルファスSiTFTまたはアモルファス及びポリ混在SiTFTまたはポリSiTFT部15aを、アモルファスSi膜またはアモルファス及びポリ混在Si膜またはポリSi層14とSiO₂層の絶縁層をエッチングした単結晶Si層12bに周辺回路部としての単結晶SiTFT部15b等の半導体素子および半導体集積回路のいずれか一方または両方をそれぞれ形成するので、任意に制御した比較的低い電子・正孔移動度で低リーク電流特性のアモルファスSiTFTまたはアモルファス及びポリ混在SiTFTまたはポリSiTFT表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶SiTFT周辺回路とを同一支持基板33上の超薄型TFT基板層内に形成して、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型の電気光学表示装置を得ることができる。

【0335】

あるいは、本実施形態におけるさらに別の二重多孔質Si層分離法では、支持基板33の単結晶Si層32の表示領域をエッチングしてSiO₂層36aの絶縁層を露出させ、表示領域のSiO₂層36aの画素表示素子形成領域にCVDとエッチングにより遮光用金属層を形成し、プラズマCVD、熱CVD、スパッタリング、蒸着などにより全面に絶縁層とアモルファスSi膜またはアモルファス及びポリ混在Si膜またはポリSi層14を形成し、必要に応じてフラッシュランプアニール法または固相成長法またはレーザーアニール法あるいは集光ランプアニール法などにより任意の結晶粒径（電子・正孔移動度）の制御を行った表示領域のポリSi層またはアモルファスSi層またはアモルファス及びポリ混在Si層14に表示素子部としてのアモルファスSiTFTまたはアモルファス及びポリ混在SiTFTまたはポリSiTFT部15aを、絶縁層とアモルファスSi層またはアモルファス及びポリ混在Si層またはポリSi層14をエッチングした単結晶Si層12bに周辺回路部としての単結晶SiTFT部15b等の半導体素子および半導体集積回路のいずれか一方または両方をそれぞれ形成するので、遮光用金属層で裏面反射光が

遮光され、かつ任意に制御した比較的低い電子・正孔移動度で低リーク電流特性のアモルファス Si TFT またはアモルファス及びポリ混在 Si TFT またはポリ Si TFT 表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶 Si TFT 周辺回路とを同一支持基板 33 上の超薄型 TFT 基板層内に形成して、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型の電気光学表示装置を得ることができる。

【0336】

以上の表示領域のアモルファス Si 層またはアモルファス及びポリ混在 Si 層またはポリ Si 層 14 に、Ge (ゲルマニウム)、錫、鉛等の四族元素の少なくとも 1 種を選択的にイオン注入あるいはイオンドーピングにより適量 (合計が例えば $10^{17} \sim 10^{22}$ atom/cc、好ましくは $10^{18} \sim 10^{20}$ atom/cc) 含有させ、この状態で前記の選択的な固相成長法、フラッシュランプアニール法、パルス状または連続波レーザーアニール法、集光ランプアニール法により任意の結晶粒径を制御したポリ Si 膜のポリ Si TFT 表示素子とすると、ポリ Si 膜の結晶粒界に存在する不整を低減し、その膜ストレスを低減して高キャリア移動度、高品質のポリ Si TFT が得られ易くなる。そして任意に制御された電子・正孔移動度で且つ低リーク電流特性のポリ Si TFT 表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶半導体 TFT 周辺回路とを同一支持基板上に形成することができる。

【0337】

さらに、プラズマ CVD、熱 CVD、スパッタリング、蒸着により錫、ゲルマニウム、鉛などの四族元素の少なくとも 1 種を含有するアモルファス Si 層またはアモルファス及びポリ混在 Si 層またはポリ Si 層 14 を前記表示領域に形成し、且つ選択的な固相成長法、フラッシュランプアニール法、レーザーアニール法、集光ランプアニール法により任意の結晶粒径を制御したポリ Si 層のポリ Si TFT 表示素子とすると、ポリ Si 膜の結晶粒界に存在する不整を低減し、その膜ストレスを低減して高キャリア移動度、高品質のポリ Si TFT が得られ易くなる。そして任意に制御した比較的低い電子・正孔移動度で低リーク電流特性のポリ Si TFT 表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶半導体 TFT 周辺回路とを同一支持基板上に形成することができる。

【0338】

ところで、上記の本実施形態における二重多孔質 Si 層分離法では、種子基板に多孔質 Si 層を介して歪み印加半導体層としての Ge 濃度 20～30% の Si Ge 層 32 を形成し、貼り合せ及び種子基板分離後に熱酸化して Si O₂ 層 13a を形成し、表示領域の Si O₂ 層 13a を残して周辺回路領域の Si O₂ 層 13a を除去し、CVD 等の Si エピタキシャル成長により表示領域にポリ Si 層 14 を、周辺回路領域に歪み印加半導体層としての Si Ge 層 32 をシードに歪みチャネル層としての歪 Si 層 12b を形成してもよい。

また、種子基板に多孔質 Si 層を介して歪み印加半導体層としての Ge 濃度 20% の Si Ge 層 32 を形成し、貼り合せ及び種子基板分離後に表示領域の Si Ge 層 32 をエッチングして絶縁層の Si O₂ 層 36a を露出させ、CVD 等の半導体エピタキシャル成長により、表示領域にポリ Si 層 14 を、周辺回路領域歪み印加半導体層としての Si Ge 層 32 をシードに歪みチャネル層としての歪 Si 層 12b を形成してもよい。

更に、種子基板に多孔質 Si 層を介して歪み印加半導体層としての Ge 濃度 20% の Si Ge 層 32 を形成し、貼り合せ及び種子基板分離後に表示領域の Si Ge 層 32 をエッチングして絶縁層の Si O₂ 層 36a を露出させ、表示素子形成領域に遮光性金属層を形成し、その上に絶縁層を形成し、CVD 等の半導体エピタキシャル成長により、表示領域にポリ Si 層 14 を、周辺回路領域に歪み印加半導体層としての Si Ge 層 32 をシードに歪みチャネル層としての歪 Si 層 12b を形成してもよい。

これにより、従来の無歪みチャネル層の単結晶 Si 層に比べ約 1.76 倍の大幅な電子移動度の向上を達成した駆動能力の高い単結晶 Si MOSTFT 周辺回路が実現するので、従来に比べ高性能、高精細、高品質の超薄型の電気光学表示装置を得ることができる。

【0339】

(C) イオン注入層分離法

本実施形態においては、イオン注入層を使用したイオン注入層分離法による超薄型電気光学表示装置の製造方法について説明する。図27から図30は、本発明の実施の形態における水素イオン注入層分離法による超薄型のLCDの製造工程図である。

【0340】

(1) 単結晶Siからなる支持基板40を熱酸化してSiO₂層13aを形成し、表示領域のSiO₂層13aを残して周辺回路領域のSiO₂層13aをエッチングにより除去する。そして、CVDなどの半導体エピタキシャル成長により表示領域にポリSi層14を、周辺回路領域に単結晶Si層12bをそれぞれ形成する(図27参照)。このときの各条件は、(A)に準ずる。

このときに、支持基板40の表面にCVD等の半導体エピタキシャル成長により、歪み印加半導体層としてのGe濃度20~30%のSiGe層を形成し、熱酸化してSiO₂層13aを形成し、表示領域のSiO₂層13aを残して周辺回路領域のSiO₂層13aをエッチングにより除去し、CVDなどの半導体エピタキシャル成長により表示領域にポリSi層14を、周辺回路領域にSiGe層の歪み印加半導体層をシードに歪みチャンネル層の歪みSi層12bをそれぞれ形成するしてもよい。

【0341】

なお、必要に応じてフラッシュランプアニールまたは固相成長法またはレーザーアニール法または集光ランプアニール法などにより表示領域のポリSi層14の結晶粒径(電子・正孔移動度)を任意に制御する場合の各条件は、(A)に準ずる。

【0342】

なお、支持基板40としては、CZ(Czochralski)法、MCZ(Magnetic Field Applied Czochralski)法やFZ(Floating Zone)法などで作成された単結晶Si基板のみならず、基板表面が水素アニール処理された単結晶Si基板、あるいはエピタキシャル単結晶Si基板などを用いることができる。もちろん、単結晶Si基板に代えて単結晶SiGe基板、更にはSiC基板、GaAs基板やInP基板等の単結晶化合物半導体基板を用いることもできる。

【0343】

(2) 汎用技術によりポリSi層14に表示素子部としてのポリSiTFET部15a(図28(a)参照)、配線等を、単結晶Si層12bに周辺回路部としての単結晶SiTFET部15b(図28(b)参照)等の半導体素子および半導体集積回路のいずれかまたは両方をそれぞれ作製する。条件は、(A)に準ずる。

【0344】

なお、単結晶Si層12bは、Si基板同様の高い電子・正孔移動度を有するので、周辺駆動回路のみならず映像信号処理回路、画質補正回路、メモリ回路、CPU(Central Processing Unit)回路やDSP(Digital Signal Processor)回路などを取り込んでもよい。条件は、(A)に準ずる。なお、ダイオード、抵抗、キャパシタ、コイルや配線等については図示を省略している。

【0345】

(3) 全面に水素イオン注入層41を形成する。なお、水素イオンは、約1000keV、 $5 \times 10^{16} \sim 1 \times 10^{17}$ atoms/cm²のドーズ量で、深さ約10μmに注入する。

この時に、単結晶Si基板内の高濃度の水素イオン注入層41を均一化する為に、且つ高濃度の水素イオン離脱防止のために、500℃以上のプロセス工程以降に高濃度の水素イオン注入層41を形成する。

また、電極、配線などは水素イオン注入深さバラツキの原因となりので、これらは水素イオン注入工程以降の剥離アニール前または後に形成するのが好ましい。

【0346】

(4) 剥離用アニール処理を行う。

剥離用アニールは、400~600℃、10~20分間の熱処理、または急加熱急冷却

のRTA (Rapid Thermal Anneal; ラピッドサーマルアニール、例えばハロゲンランプ800℃数秒、Xeフラッシュランプアニール1000℃数ミリ秒、炭酸ガス等のレーザーアブレーションなどの熱処理により行う。

これにより、イオン注入した水素が膨張し、微小気泡内の圧力作用および結晶再配列作用により水素イオン注入層41に歪み層41a (図29参照)が発生する。このとき、支持基板40上には酸化シリコン膜、窒化シリコン膜等のデバイス構成膜が存在するが、これらを貫通して絶縁膜下に水素イオン注入層を形成し、熱処理により歪みを発生させる。

但し、剥離アニール前の電極及び配線形成の場合は、流体冷却した支持治具によりUVテープを介して超薄型TFT基板層側を冷却しながら、支持基板(単結晶Si基板40)の裏面より急加熱急冷却のRTAでの剥離アニールするのが好ましい。

あるいは、剥離アニール無しで、流体冷却した支持治具によりUVテープを介して超薄型TFT基板層側を冷却しながらの水素イオン注入層41のレーザー加工剥離法またはレーザーウオータージェット加工剥離法が好ましい。

【0347】

また、この段階で、後に各超薄型電気光学表示装置の1パネルに分割する際の分割線、すなわちスクライブライン内の分割境界線に沿って、単結晶Si層14から少なくとも水素イオン注入層の歪部41aまで溝62を形成しておくことが好ましい。溝62を形成しておくことによって、後述の超薄型TFT基板層が予めスクライブライン内で分割されるため、支持(Si)基板40からの分離を容易に行うことが可能であるとともに、後述するの工程での分割を容易に行うことが可能となる。

溝62は、ドライエッチング(SF₆、CF₄、Cl+O₂、HBr+O₂などでのプラズマエッチング、逆スパッタエッチングなど)、ウエットエッチング(HF+H₂O₂+H₂O混合液、HF+HNO₃+CH₃COOH混合液などのフッ酸系エッチャント、アルカリ系エッチャントなど)や機械的加工(ブレードダイシング、ダイヤモンドカッター、超硬合金カッター、超音波カッターなどによる切り溝)等により、少なくとも水素イオン注入層の歪部41aまで形成するのがよい。

そして、画素開口部に埋め込む透明樹脂16が溝内にも埋め込まれ、分離時の絶縁層及び単結晶Si層12b等のチッピング、クラック、割れ等を低減することができる。

【0348】

(5) 表示領域の画素開口部のポリSi層14をエッチングにより除去する。条件は(A)に準ずる。

【0349】

(6) CVD、スパッタリング、蒸着法などにより、50~200nm厚の透明絶縁膜(例えばSiO₂層13b、SiN_x及びSiO₂積層膜、SiO₂、SiN_x及びSiO₂積層膜、SiONなど)および100~300nm厚の低反射の金属膜17をそれぞれ順に形成し、ポリSi層14上のポリSiTFT部15aの接続部(ドレイン、ソース、ゲートなど)および画素開口部底の金属膜17をエッチングし、画素開口部内に透明樹脂16などを埋め込み、CMPなどにより表面平坦化する。条件は、(A)に準ずる。

【0350】

(7) 表示領域のポリSiTFT部15aドレイン上の透明樹脂16に窓開けを行い、ITO、IZOなどの画素電極としての透明電極18aなどを形成することにより超薄型TFT基板層を形成する(図29参照)。条件は、(A)に準ずる。同時に、超薄型電気光学表示素子基板層の周辺回路内の配線及び外部取り出し電極(半田バンプ含む)を形成するが、LCDパネル形成後に異方性導電膜接合や超音波接合、半田付けなどでフレキシブル基板との接合やPCBへのマウントを行うのが好ましい。

【0351】

(8) 支持基板40および対向基板21にそれぞれ配向膜20a, 20bを形成して配向処理し、いずれか一方にシール剤及びコモン剤(図示せず)塗布し、所定の液晶ギャップ例えば2μmで重ね合わせてシールする。(図30参照)。条件は(A)に準ずる。

【0352】

(9) 支持基板 40 と対向基板 21 上を少なくとも糊残りのない帯電防止の UV テープ 23 などで覆い、引張り剥離などにより、水素イオン注入層 41 の歪み層 41a から支持基板 40 を分離する (図 30 参照)。条件は、(A) に準ずる。

なお、上記では剥離アニール後に引張り剥離したが、支持基板 40 と対向基板 21 の重ね合わせてシールした後、高圧流体ジェット噴射剥離してもよい。

更に、レーザー加工剥離法あるいはレーザーウオータージェット加工剥離法によって水素イオン注入層 41 を局部的加熱し、歪発生させて剥離してもよい。条件は (A) に準ずる。

つまり、必要に応じて流体冷却した支持治具により UV テープを介して対向基板 21 側を冷却しながら、レーザー加工剥離法の局部的加熱によりイオン注入した高濃度水素を熱膨張させ、微小気泡内の圧力作用および結晶再配列作用により水素イオン注入層 41 に歪み層 41a を発生させることにより支持基板を分離してもよい。

尚、レーザーウオータージェット加工剥離法では冷却作用の水をレーザーと同時に照射するので、必ずしも流体冷却した支持治具は必要ではない。

【0353】

(10) 分離した面の水素イオン注入層 (単結晶 Si 層) 41 をエッチングし、SiO₂ 層 13a、SiO₂ 層 13b を介して表示領域の画素開口部に埋め込まれた透明樹脂 16 を露出させる。条件は (A) に準ずる。

【0354】

これ以降の工程については、(A) に準ずる。

【0355】

なお、反射型 LCD、半透過型 LCD、下面発光型有機 EL および上面発光型有機 EL を製造する場合、(1) ~ (4) までの工程 (図 27, 図 28) については透過型 LCD と同じであり、その後の工程については、それぞれ (A-2)、(A-3)、(A-4) および (A-5) と同様である。

【0356】

なお、本実施形態においては、分離用に水素イオンを注入しているが、これ以外に窒素、ヘリウムなどの希ガスなどを用いることも可能である。

尚、例えば水素イオン注入の場合は、水素イオンビームを質量分離、走査するイオン注入装置 (従来のボロン、燐などの不純物を Si 基板に注入するイオン注入装置と同じ) 以外に、プラズマ生成手段によって水素を含むプラズマ発生させ、このプラズマから水素負イオンビームを引き出し、この水素負イオンを所定の深さに注入する水素負イオンビーム注入装置でもよい。

【0357】

以上のように、本実施形態におけるイオン注入層分離法では、単結晶 Si からなる支持基板 40 の表面を熱酸化して SiO₂ 層 13a を形成し、表示領域の SiO₂ 層 13a を残して周辺回路領域の SiO₂ 層 13a を除去し、Si エピタキシャル成長により、表示領域にポリ Si 層 14 を、周辺回路領域に単結晶 Si 層 12b をそれぞれ形成し、必要に応じて固相成長法、フラッシュランプアニール法、レーザーアニール法、集光ランプアニール法などにより任意の結晶粒径 (電子・正孔移動度) に制御した表示領域のポリ Si 層 14 に表示素子部としてのポリ Si TFT 部 15a を、周辺回路領域の単結晶 Si 層 13a に周辺回路部としての単結晶 Si TFT 部 15b をそれぞれ形成するので、任意に制御した低い電子・正孔移動度で低リーク電流特性のポリ Si TFT 表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶 Si TFT 周辺回路とを同一支持基板 40 上の超薄型 TFT 基板層内に形成して、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型の電気光学表示装置を得ることができる。

【0358】

更に、表示領域のポリ Si 層 14 に、必要に応じて Ge、Sn、Pb 等の四族元素の少なくとも 1 種をイオン注入またはイオンドーピングあるいは CVD 等での成膜中に適量 (合計が例えば $10^{17} \sim 10^{22}$ atom/cc、好ましくは $10^{18} \sim 10^{20}$ atom/cc) 含有

させ、且つこの状態で固相成長法、フラッシュランプアニール法、パルス状または連続波レーザーアニール法、集光ランプアニール法などで任意の結晶粒径（電子・正孔移動度）に制御したポリSi膜のポリSiTF T表示素子とすると、ポリSi膜の結晶粒界に存在する不整を低減し、その膜ストレスを低減して高キャリア移動度、高品質のポリSiTF Tの表示部が得られ易くなる。そして任意に制御された電子・正孔移動度で低リーク電流特性のポリSiTF T表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶SiTF T周辺回路とを同一Si基板40上の超薄型TF T基板層内に形成して、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型の電気光学表示装置を得ることができる。

【0359】

更に、Si基板10の単結晶Si層12aの上に、プラズマCVD、熱CVD、スパッタリング、蒸着などにより絶縁層SiO₂層13aとアモルファスSi層またはアモルファス及びポリ混在Si層またはポリSi層14を形成し、表示領域のSiO₂層13aとアモルファスSi層またはアモルファス及びポリ混在Si層またはポリSi層14を残し、少なくとも周辺回路領域のアモルファスSi層またはアモルファス及びポリ混在Si層またはポリSi層14を除去し、表示領域に表示素子部としてのアモルファスSiTF Tまたはアモルファス及びポリ混在SiTF TまたはポリSiTF T部15aを、周辺回路領域の単結晶Si層12bに周辺回路部としての単結晶SiTF T部15bをそれぞれ形成するので、比較的低い電子・正孔移動度で低リーク電流特性のアモルファスSiTF Tまたはアモルファス及びポリ混在SiTF TまたはポリSiTF T表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶SiTF T周辺回路とを同一Si基板40上の超薄型TF T基板層内に形成して、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型の電気光学表示装置を得ることができる。

【0360】

以上の表示領域のアモルファスSi層あるいはアモルファス及びポリ混在Si層あるいはポリSi層14に、必要に応じてGe、Sn、Pb等の四族元素の少なくとも1種をイオン注入またはイオンドーピングあるいはCVD等での成膜中に適量（合計が例えば $10^{17} \sim 10^{22}$ atom/cc、好ましくは $10^{18} \sim 10^{20}$ atom/cc）含有させ、且つこの状態で固相成長法、フラッシュランプアニール法、パルス状または連続波レーザーアニール法、集光ランプアニール法などで再結晶化させたポリSi膜のポリSiTF T表示素子とすると、例えばポリSi膜の結晶粒界に存在する不整を低減し、その膜ストレスを低減して高キャリア移動度、高品質のポリSiTF Tの表示部が得られ易くなる。

そして、比較的低い電子・正孔移動度で低リーク電流特性のポリSiTF T表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶SiTF T周辺回路とを同一Si基板40上の超薄型TF T基板層内に形成して、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型の電気光学表示装置を得ることができる。

【0361】

ところで、上記の本実施形態におけるイオン注入層分離法では、単結晶Siからなる支持基板40の表面に、歪み印加半導体層としてのGe濃度20～30%のSiGe層を形成し、熱酸化してSiO₂層13aを形成し、表示領域のSiO₂層13aを残して周辺回路領域のSiO₂層13aを除去し、CVD等のSiエピタキシャル成長により表示領域にポリSi層14を、周辺回路領域にSiGe層の歪み印加半導体層をシードに歪みチャンネル層としての歪みSi層12bを形成してもよい。

これにより、歪みチャンネル半導体層に歪みをかけるとそのバンド構造が変化し、その結果、縮退が解けて電子散乱が抑制され、更に電子移動度を高めることが出来るので、例えば無歪みチャンネル層の単結晶Si層に比べ約1.76倍の大幅な高い電子移動度が実現し、高い電子・正孔移動度で高い駆動能力を有するMOSTF Tの表示部及び周辺回路からなる高性能、高精細、高品質の超薄型電気光学表示装置が可能となる。

【0362】

(D) 二重イオン注入層分離法

本実施形態においては、イオン注入層を使用した二重イオン注入層分離法（種子用半導体基板に形成したイオン注入層から種子用半導体基板を分離し、支持用半導体基板に形成したイオン注入層から支持用半導体基板を分離する）による超薄型電気光学表示装置の製造方法について説明する。図31から図36は、本発明の実施の形態における二重水素イオン注入層剥離法による超薄型のLCDの製造工程図である。

【0363】

(1) 単結晶Siからなる例えば12インチφ、1.2mm厚の種子基板43に水素イオンを高濃度注入し、水素イオン注入層44を形成する。なお、水素イオンは、約300keV、 $5 \times 10^{16} \sim 1 \times 10^{17}$ atoms/cm²のドーズ量で、深さ約3μmに注入する（図31参照）。

【0364】

このときに、剥離した水素イオン注入層（単結晶Si層）44が歪み印加半導体層となるように、単結晶Si基板43の表面にCVDなどのSiエピタキシャル成長により歪み印加半導体層としてGe濃度20～30%のSiGe層の単結晶Si層44を形成してもよい。そして、この厚み（深さ）に前記の水素イオンを高濃度注入し、水素イオン注入層44としてもよい。

【0365】

このとき、SiGe層中の水素イオン注入層の歪み層44aでGe濃度が所望濃度となる傾斜組成とすることで、種子基板分離後の歪み印加半導体層である単結晶Si層44表面のGe濃度が所望濃度となるように設定し、この傾斜組成のSiGe層の歪み印加半導体層である単結晶Si層44をシードにSiエピタキシャル成長により歪みチャンネル層としての歪みSi層12bを形成することが好ましい。

つまり、歪み印加半導体層のSiGe層44は絶縁層42に接した部分から傾斜組成してGe濃度が徐々に増加して表面濃度が例えばGe濃度20～30%となるようにすることが好ましい。

あるいは、単結晶Si基板そのものをGe濃度20～30%のSiGeからなる単結晶Si基板43としてもよい。

【0366】

(2) 単結晶Siからなる例えば12インチφ、1.2mm厚の支持基板40を熱酸化してSiO₂層またはSiO₂、Si₃N₄及びSiO₂積層膜からなる絶縁層42を形成する（図31参照）。

絶縁膜42は熱酸化の酸化シリコン膜SiO₂以外に、減圧熱CVDで単結晶Si層40上に窒化シリコン膜または窒化シリコン膜及び酸化シリコン膜を形成して熱酸化することで、酸化シリコン膜及び窒化シリコン膜の積層膜、または酸化シリコン膜、窒化シリコン膜及び酸化シリコン膜の積層膜（例えばSiO₂；200nm、Si₃N₄；50nm及びSiO₂；200nm）としてもよい。

さらに、酸窒化シリコン膜（SiON）としてもよい。なお、プラズマCVD法、スパッタリング法、MBE法、蒸着法などにより、上記単層膜や多層膜の絶縁膜を形成してもよい。

【0367】

(3) 種子基板43と支持基板40を貼り合わせる。

支持基板40と種子基板43を洗浄後、室温で種子基板43の水素イオン注入層44と支持基板40の絶縁層42の表面同士を接触させ、ファンデルワールス力により結合させる。この後、400℃、30分間の熱処理を行って共有結合させ、貼り合わせを強固なものにする。この時の熱処理は水素イオン離脱温度以下の処理温度および処理時間に設定することが必要であり、熱処理は処理温度および処理時間を除いて、(B)で説明したのと同様である。

また、接合面を接合に先立って室温の真空中でアルゴンなどの不活性ガスイオンビームまたは不活性ガス高速原子ビームで照射してスパッタエッチングにより、表面の塵や汚れ

付着等を除去して表面に接合するための結合力を付与して表面平滑度を高めて貼り合せを強固にしてもよい。

【0368】

(4) 剥離用アニールにより、イオン注入した高濃度水素を熱膨張させ、微小気泡内の圧力小および結晶再配列作用により水素イオン注入層44に歪み層44aを発生させ、種子基板43および支持基板40の両基板にUVテープ23を貼り合わせ、引っ張り剥離或いは高圧流体ジェット噴射剥離する(図32参照)。剥離用アニールは、(C)に準ずる。

その後、UV照射硬化して、支持基板40および種子基板43からUVテープ23を剥離する。あるいは剥離用アニールせずに、水素イオン注入層44をレーザー加工剥離あるいはレーザーウオータージェット加工剥離することで分離してもよい。

【0369】

この後に、図42(b)のように種子基板分離した後に、単結晶Si層(水素イオン注入層)44、熱酸化膜SiO₂42及び支持基板表面の周辺部をC面取り化することで、周辺部の超薄型SOI層などの欠け、クラック、割れを防止するので、歩留、品質が向上してコストダウンが実現する。更に、必要に応じてSiダストやマイクロクラックを除去する為に、フッ酸系エッチャントでライトエッチングしてもよい。

【0370】

なお、分離した種子基板43の単結晶Si基板は、必要に応じて表面再研磨、エッチング、水素を含む雰囲気下での熱処理等を行い、再使用することができる。

【0371】

(5) 剥離した水素イオン注入層(単結晶Si層)44の表面を必要に応じてフッ酸系エッチャントで単結晶Si層44表面の一部をエッチングし、更に水素アニール処理によりエッチングし、所望の厚みと高平坦性の、例えば1μmの単結晶Si層44の超薄型SOI構造を形成する。水素アニールは、1050℃で0.0013nm/min、1100℃で0.0022nm/minのエッチング速度で行う。

【0372】

(6) 単結晶Si層44を熱酸化して100~200nm厚のSiO₂層13aを形成し、表示領域のSiO₂層13aを残して周辺回路領域のSiO₂層13aをエッチングにより除去する。そして、CVDなどのSiエピタキシャル成長により表示領域に50~100nmのポリSi層14を、周辺回路領域に50~100nmの単結晶Si層12bをそれぞれ形成する(図33参照)。このときの各条件は(A)に準ずる。

【0373】

このときに、歪み印加半導体層のSiGe層としての単結晶Si層44を形成し、この歪み印加半導体層のSiGe層をシードにCVDなどのSiエピタキシャル成長により歪みチャンネル層としての歪みSi層12bを形成すると、従来の無歪みチャンネル層の単結晶Si層12bに比べ約1.76倍の大幅な電子移動度の向上を達成した単結晶SiTFET周辺回路が実現する。

【0374】

必要に応じて固相成長法、フラッシュランプアニール法、レーザーアニール法または集光ランプアニール法などにより表示領域のポリSi層14の結晶粒径(電子・正孔移動度)を任意に制御する場合の各条件は、(A)に準ずる。

【0375】

このとき、(B)の図21(b)と同様に、液晶ギャップ幅以下の膜厚の単結晶Si層44の表示領域をエッチングして絶縁層のSiO₂層13aを露出させ、周辺回路領域の単結晶Si層44は残す。そして、CVDなどのSiエピタキシャル成長により表示領域の絶縁層上に50~100nmのポリSi層14を、周辺回路領域上の単結晶Si層44上に50~100nmの単結晶Si層12bをそれぞれ形成してもよい。

【0376】

このときも、歪み印加半導体層のSiGe層としての単結晶Si層44を形成し、この歪み印加半導体層のSiGe層をシードにCVDなどのSiエピタキシャル成長により歪

みチャンネル層としての歪みSi層12bを形成すると、従来の無歪みチャンネル層の単結晶Si層12bに比べ約1.76倍の大幅な電子移動度の向上を達成した単結晶SiTFT周辺回路が実現する。

【0377】

そして、必要に応じて固相成長法、フラッシュランプアニール法、レーザーアニール法あるいは集光ランプアニール法などにより表示領域のポリSi層14の結晶粒径（電子・正孔移動度）を任意に制御する場合の各条件は、(A)に準ずる。

【0378】

あるいは、(B)の図21(c)と同様に、必要に応じて液晶ギャップ幅以下の膜厚の単結晶Si層44の表示領域をエッチングして絶縁層のSiO₂層13aを露出させ、表示領域内の画素表示用ポリSiTFT領域に、CVDとエッチングによりWSi₂（タングステンシリサイド）、TiSi₂（チタンシリサイド）、MoSi₂（モリブデンシリサイド）などの遷移金属シリサイドなどの遮光性金属層37を形成し、その上を絶縁層で覆い、周辺回路領域の単結晶Si層44表面の絶縁層は除去する。

【0379】

そして、CVDなどのSiエピタキシャル成長により表示領域の絶縁層のSiO₂層13a上に50～100nm厚のポリSi層14を、周辺回路領域上の単結晶Si層44に50～100nm厚の単結晶Si層12bをそれぞれ形成してもよい。そして、必要に応じて固相成長法、フラッシュランプアニール法、レーザーアニール法あるいは集光ランプアニール法などにより表示領域のポリSi層14の結晶粒径（電子・正孔移動度）を任意に制御する場合の各条件は、(A)に準ずる。

【0380】

このときも、歪み印加半導体層のSiGe層としての単結晶Si層44を形成し、この歪み印加半導体層のSiGe層をシードにCVDなどのSiエピタキシャル成長により歪みチャンネル層としての歪みSi層12bを形成すると、従来の無歪みチャンネル層の単結晶Si層12bに比べ約1.76倍の大幅な電子移動度の向上を達成した単結晶SiTFT周辺回路が実現する。

【0381】

(7) 汎用技術によりポリSi層14に表示素子部としてのポリSiTFT部15a（図34(a)参照）、配線等を、単結晶Si層12bに周辺回路部としての単結晶SiTFT部15b（図34(b)参照）、ダイオード、抵抗、キャパシタ、コイルや配線等の半導体素子および半導体集積回路のいずれかまたは両方をそれぞれ作製する。条件は、(A)に準ずる。なお、ダイオード、抵抗、キャパシタ、コイルや配線等については図示を省略している。

【0382】

なお、単結晶Si層12bは、単結晶Si基板同様の高い電子・正孔移動度を有するので、周辺駆動回路のみならず映像信号処理回路、画質補正回路、メモリ回路、CPU（Central Processing Unit）回路やDSP（Digital Signal Processor）回路などを取り込んでもよい。条件は、(A)に準ずる。

【0383】

(8) 表面から深さ3～5μmに高濃度の水素イオンを注入して水素イオン注入層45を形成し、剥離用アニール処理して歪み層45a（図34(a), (b)参照）を発生させる。水素イオン注入は、300～500keV、 $5 \times 10^{16} \sim 1 \times 10^{17}$ atoms/cm²で行う。剥離用アニールは、上記(4)に準ずる。

この時に、上記(C)同様に単結晶Si基板内の高濃度の水素イオン注入層45を均一化する為に、且つ高濃度の水素イオン離脱防止のために、500℃以上のプロセス工程以降に高濃度の水素イオン注入層45aを形成する。

また、電極、配線などは水素イオン注入深さバラツキの原因となりので、これらは水素イオン注入工程以降の剥離アニール前または後に形成するのが好ましい。

但し、剥離アニール前の電極及び配線形成の場合は、流体冷却した支持治具によりUV

テープを介して超薄型 TFT 基板層側を冷却しながら、支持基板（単結晶 Si 基板 40）の裏面より急加熱急冷却の RTA での剥離アニールが好ましい。

【0384】

このとき、支持基板 40 上には SiO₂ 層 13a、ポリ Si 層 14 等の Si 系デバイス構成層が存在するが、これらを貫通して絶縁層 42 下に水素イオン注入層 45 を形成し、熱処理により歪み 45a を発生させる。また、剥離用アニールは急加熱急冷却の RTA が好ましいが、特に Xe フラッシュランプアニール法の極めて短時間（例えば 700℃ 10 ミリ秒）により行えば、デバイス特性などに悪影響を与えることなく歪みを発生させることができる。

【0385】

なお、剥離用アニールせずに、流体冷却した支持治具により UV テープを介して超薄型 TFT 基板層側を冷却しながら、水素イオン注入層 45 をレーザー加工剥離あるいはレーザーウオータージェット加工剥離することで分離してもよい。

【0386】

また、この段階で、後に各超薄型電気光学表示装置の 1 パネルに分割する際の分割線、すなわちスクライブライン内の分割境界線に沿って、単結晶 Si 層 12b から少なくとも水素イオン注入層の歪部 45a まで溝 62 を形成しておくことが好ましい。溝 62 を形成しておくことによって、後述の超薄型 TFT 基板層が予めスクライブライン内で分割されるため、支持（Si）基板 40 からの分離を容易に行うことが可能であるとともに、後述するの工程での分割を容易に行うことが可能となる。

溝 62 は、ドライエッチング（SF₆、CF₄、Cl+O₂、HBr+O₂ などでのプラズマエッチング、逆スパッタエッチングなど）、ウエットエッチング（HF+H₂O₂+H₂O 混合液、HF+HNO₃+CH₃COOH 混合液などのフッ酸系エッチャント、アルカリ系エッチャントなど）や機械的加工（ブレードダイシング、ダイヤモンドカッター、超硬合金カッター、超音波カッターなどによる切り溝）等により、少なくとも水素イオン注入層の歪部 45a まで形成するのがよい。

そして、画素開口部に埋め込む透明樹脂 16 が溝内にも埋め込まれ、分離時の絶縁層及び単結晶 Si 層 12b 等のチップング、クラック、割れ等を低減することができる。

【0387】

(9) 表示領域の画素開口部のポリ Si 層 14 をエッチングにより除去する（図 35 参照）。条件は、(A) に準ずる。

【0388】

(10) CVD、スパッタリング、蒸着法などにより、50～200 nm 厚の透明絶縁膜（例えば SiO₂ 層 13b、SiN_x 及び SiO₂ 積層膜、SiO₂、SiN_x 及び SiO₂ 積層膜、SiON など）および 100～300 nm 厚の低反射の金属膜 17 をそれぞれ順に形成し、ポリ Si 層 14 上のポリ Si TFT 部 15a の接続部（ドレイン、ソース、ゲートなど）および画素開口部底の金属膜 17 をエッチングし、画素開口部内に透明樹脂 16 などを埋め込み、CMP などにより表面平坦化する。条件は、(A) に準ずる。

【0389】

(11) 表示領域のポリ Si TFT 部 15a ドレイン上の透明樹脂 16 に窓開けを行い、ITO、IZO などの画素電極としての透明電極 18a などを形成することにより超薄型 TFT 基板層を形成する（図 36 参照）。条件は、(A) に準ずる。同時に、超薄型の電気光学表示素子基板層の周辺回路内の配線及び外部取り出し電極（半田バンプ含む）を形成するが、LCD パネル形成後に異方性導電膜接合や超音波接合、半田付けなどでフレキシブル基板との接合や PCB へのマウントを行うのが好ましい。

【0390】

これ以降の工程については、(C) に準ずる。

【0391】

なお、超薄型の反射型 LCD、超薄型の半透過型 LCD、超薄型の下面発光型有機 EL および超薄型の上面発光型有機 EL を製造する場合、(1)～(4) までの工程（図 31

～図34)については超薄型の透過型LCDと同じであり、その後の工程については、それぞれ(A-2)、(A-3)、(A-4)および(A-5)と同様である。

【0392】

なお、本実施形態においては、高濃度に注入するイオンとして水素イオンを用いた例について説明しているが、注入するイオンはこれに限定されるものではなく、窒素、ヘリウムなどの希ガス等のイオンを用いることも可能である。

尚、例えば水素イオン注入は(C)と同様に、水素イオンビームを質量分離、走査するイオン注入装置(従来のボロン、燐などの不純物をSi基板に注入するイオン注入装置と同じ)以外に、プラズマ生成手段によって水素を含むプラズマ発生させ、このプラズマから水素負イオンビームを引き出し、この水素負イオンを所定の深さに注入する水素負イオンビーム注入装置でもよい。

【0393】

以上のように、本実施形態における二重イオン注入層分離法では、支持基板40の単結晶Si層44を熱酸化してSiO₂層13aを形成し、表示領域のSiO₂層13aを残して周辺回路領域のSiO₂層13aを除去し、CVDなどのSiエピタキシャル成長により表示領域にポリSi層14を、周辺回路領域に単結晶Si層12bをそれぞれ形成し、必要に応じてフラッシュランプアニール法または固相成長法またはレーザーアニール法あるいは集光ランプアニール法などにより任意の結晶粒径(電子・正孔移動度)の制御を行った表示領域のポリSi層14に表示素子部としてのポリSiTFT部15aを、周辺回路領域の単結晶Si層12bに周辺回路部としての単結晶SiTFT部15b等の半導体素子および半導体集積回路のいずれか一方または両方をそれぞれ形成するので、任意に制御した比較的低い電子・正孔移動度で低リーク電流特性のポリSiTFT表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶SiTFT周辺回路とを同一支持基板40上の超薄型TFT基板層内に形成して、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置を得ることができる。

【0394】

あるいは、本実施形態における別の二重イオン注入層分離法では、支持基板40の単結晶Si層44の表示領域をエッチングしてSiO₂層42の絶縁層を露出させ、CVD等のSiエピタキシャル成長により表示領域にポリSi層14を、周辺回路領域に単結晶Si層12bをそれぞれ形成し、必要に応じてフラッシュランプアニール法または固相成長法またはレーザーアニール法あるいは集光ランプアニール法などにより任意の結晶粒径(電子・正孔移動度)の制御を行った表示領域のポリSi層14に表示素子部としてのポリSiTFT部15aを、単結晶Si層12bに周辺回路部としての単結晶SiTFT部15b等の半導体素子および半導体集積回路のいずれか一方または両方をそれぞれ形成するので、任意に制御した比較的低い電子・正孔移動度で低リーク電流特性のポリSiTFT表示素子と高い電子・正孔移動度で駆動能力の高い単結晶SiTFT周辺回路とを同一支持基板40上の超薄型TFT基板層内に形成して、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置を得ることができる。

【0395】

あるいは、本実施形態におけるさらに別の二重イオン注入層分離法では、支持基板40の単結晶Si層44の表示領域をエッチングしてSiO₂層42の絶縁層を露出させ、表示領域のSiO₂層42のポリSiTFT形成領域にCVDとエッチングにより遮光性金属層を形成し、その上に絶縁層を形成し、CVD等のSiエピタキシャル成長により表示領域に絶縁層を介してポリSi層14を、周辺回路領域に単結晶Si層12bをそれぞれ形成し、必要に応じてフラッシュランプアニール法または固相成長法またはレーザーアニール法あるいは集光ランプアニール法などにより任意の結晶粒径(電子・正孔移動度)の制御を行った表示領域のポリSi層14に表示素子部としてのポリSiTFT部15aを、単結晶Si層12bに周辺回路部としての単結晶SiTFT部15b等の半導体素子および半導体集積回路のいずれか一方または両方をそれぞれ形成するので、遮光用金属層で

裏面反射光が遮光され、かつ任意に制御した比較的低い電子・正孔移動度で低リーク電流特性のポリ Si T F T 表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶 Si T F T 周辺回路とを同一支持基板 40 上の超薄型 T F T 基板層内に形成して、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置を得ることができる。

【0396】

以上の表示領域のポリ Si 層 14 に Ge、Sn、Pb 等の四族元素の少なくとも 1 種をイオン注入またはイオンドーピングあるいは CVD 等での成膜中に適量（合計が例えば $10^{17} \sim 10^{22}$ atom/cc、好ましくは $10^{18} \sim 10^{20}$ atom/cc）含有させ、この状態で前記の固相成長法、フラッシュランプアニール法、パルス状または連続波レーザーアニール法、集光ランプアニール法などで再結晶化させたポリ Si 膜のポリ Si T F T 表示素子とすると、例えばポリ Si 膜の結晶粒界に存在する不整を低減し、その膜ストレスを低減して高キャリア移動度、高品質のポリ Si T F T の表示部が得られ易くなる。

【0397】

あるいは、本実施形態におけるさらに別の二重イオン注入層分離法では、支持基板 40 の単結晶 Si 層 44 を熱酸化して Si O₂ 層 13 a を形成し、全面にプラズマ CVD、熱 CVD、スパッタリング、蒸着などによりアモルファス Si 層あるいはアモルファス及びポリ混在 Si 層あるいはポリ Si 層を形成し、周辺回路領域のアモルファス Si 層あるいはアモルファス及びポリ混在 Si 層あるいはポリ Si 層と Si O₂ 層 13 a をエッチングして単結晶 Si 膜 12 b を露出させ、表示領域のアモルファス Si 層あるいはアモルファス及びポリ混在 Si 層あるいはポリ Si 層 14 に表示素子部としてのアモルファス Si T F T あるいはアモルファス及びポリ混在 Si T F T あるいはポリ Si T F T 部 15 a を、周辺回路領域の単結晶 Si 層 12 b に周辺回路部としての単結晶 Si T F T 部 15 b 等の半導体素子および半導体集積回路のいずれか一方または両方をそれぞれ形成するので、任意に制御した比較的低い電子・正孔移動度で低リーク電流特性のアモルファス Si T F T あるいはアモルファス Si 及びポリ混在 Si T F T あるいはポリ Si T F T 表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶 Si T F T 周辺回路とを同一支持基板 40 上の超薄型 T F T 基板層内に形成して、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置を得ることができる。

【0398】

あるいは、本実施形態における更に別の二重イオン注入層分離法では、支持基板 40 の単結晶 Si 層 44 の表示領域をエッチングして Si O₂ 層 42 の絶縁層を露出させ、全面にプラズマ CVD、熱 CVD、スパッタリング、蒸着などにより絶縁層の Si O₂ 層 13 a とアモルファス Si 層あるいはアモルファス及びポリ混在 Si 層あるいはポリ Si 層 14 を形成し、表示領域に表示素子部としてのアモルファス Si T F T あるいはアモルファス Si 及びポリ混在 Si T F T あるいはポリ Si T F T 部 15 a を、アモルファス Si 層あるいはアモルファス Si 及びポリ混在 Si 層あるいはポリ Si 層 14 と絶縁層の Si O₂ 層 13 a をエッチングした単結晶 Si 層 12 b に周辺回路部としての単結晶 Si T F T 部 15 b 等の半導体素子および半導体集積回路のいずれか一方または両方をそれぞれ形成するので、任意に制御した比較的低い電子・正孔移動度で低リーク電流特性のアモルファス Si T F T あるいはアモルファス及びポリ混在 Si T F T あるいはポリ Si T F T 表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶 Si T F T 周辺回路とを同一支持基板 40 上の超薄型 T F T 基板層内に形成して、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置を得ることができる。

【0399】

あるいは、本実施形態におけるさらに別の二重イオン注入層分離法では、支持基板 40 の単結晶 Si 層 44 の表示領域をエッチングして Si O₂ 層 42 の絶縁層を露出させ、表示領域の Si O₂ 層 42 の表示素子形成領域に CVD 等とエッチングにより遮光用金属層 37 を形成し、全面にプラズマ CVD、熱 CVD、スパッタリング、蒸着などにより絶縁

層のSiO₂層13aとアモルファスSi層あるいはアモルファス及びポリ混在Si層あるいはポリSi層14を形成し、表示領域に表示素子部としてのアモルファスSiTFTあるいはアモルファス及びポリ混在SiTFTあるいはポリSiTFT部15aを、アモルファスSi層あるいはアモルファス及びポリ混在Si層あるいはポリSi層14と絶縁層のSiO₂層13aをエッチングした単結晶Si層12bに周辺回路部としての単結晶SiTFT部15b等の半導体素子および半導体集積回路のいずれか一方または両方をそれぞれ形成するので、遮光用金属層37で裏面反射光が遮光され、かつ任意に制御した比較的低い電子・正孔移動度で低リーク電流特性のアモルファスSiTFTあるいはアモルファス及びポリ混在SiTFTあるいはポリSiTFT表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶SiTFT周辺回路とを同一支持基板40上の超薄型TFT基板層内に形成して、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置を得ることができる。

【0400】

以上の表示領域のアモルファスSi層あるいはアモルファス及びポリ混在Si層あるいはポリSi層14に、必要に応じてGe、Sn、Pb等の四族元素の少なくとも1種をイオン注入またはイオンドーピングあるいはCVD等での成膜中に適量（合計が例えば $10^{17} \sim 10^{22}$ atom/cc、好ましくは $10^{18} \sim 10^{20}$ atom/cc）含有させ、この状態で固相成長法、フラッシュランプアニール法、パルス状または連続波レーザーアニール法、集光ランプアニール法などで再結晶化させたポリSi膜のポリSiTFT表示素子とすると、例えばポリSi膜の結晶粒界に存在する不整を低減し、その膜ストレスを低減して高キャリア移動度、高品質のポリSiTFTの表示部が得られ易くなる。

【0401】

ところで、上記の本実施形態における二重イオン注入層分離法では、支持基板40に絶縁層42を介して歪み印加半導体層としてのGe濃度20～30%のSiGe層44を形成し、熱酸化してSiO₂層13aを形成し、表示領域のSiO₂層13aを残して周辺回路領域のSiO₂層13aを除去し、CVD等のSiエピタキシャル成長により表示領域にポリSi層14を、周辺回路領域に歪み印加半導体層のSiGe層44をシードに歪みチャンネル層としての歪みSi層12bを形成してもよい。

【0402】

また、支持基板40に絶縁層42を介して歪み印加半導体層としてのGe濃度20～30%のSiGe層44を形成し、表示領域のSiGe層44をエッチングして絶縁層のSiO₂層42を露出させ、CVD等のSiエピタキシャル成長により表示領域にポリSi層14を、周辺回路領域に歪み印加半導体層のSiGe層44をシードに歪みチャンネル層としての歪みSi層12bを形成してもよい。

【0403】

更に、支持基板40に絶縁層42を介して歪み印加半導体層としてのGe濃度20～30%のSiGe層44を形成し、表示領域のGeSi層44をエッチングして絶縁層のSiO₂層42を露出させ、表示素子形成領域に遮光性金属層37を形成し、その上に絶縁層を形成し、CVD等のSiエピタキシャル成長により表示領域にポリSi層14を、周辺回路領域に歪み印加半導体層のSiGe層44をシードに歪みチャンネル層としての歪みSi層12bを形成してもよい。

【0404】

これにより、従来の無歪みチャンネル層の単結晶Si層に比べ、約1.76倍の大幅な電子移動度の向上を達成した駆動能力の高い単結晶SiTFT周辺回路が実現するので、従来に比べ高性能、高精細、高機能、高品質の超薄型電気光学表示装置を得ることができる。

【0405】

(E) 多孔質半導体層・イオン注入層分離法

本実施形態においては、多孔質半導体層とイオン注入層を組み合わせた多孔質半導体層・イオン注入層分離法（種子用半導体基板に形成したイオン注入層から種子用半導体基板

を分離し、支持用半導体基板に形成した多孔質半導体層から支持用半導体基板を分離する)による超薄型液晶表示装置の製造方法について説明する。図37から図39は、本発明の実施の形態における多孔質Si層・水素イオン注入層分離法による超薄型のLCDの製造工程図である。

【0406】

(1) 単結晶Siからなる例えば12インチφ、1.2mm厚の種子基板50に高濃度に水素イオンを注入し、水素イオン注入層51を形成する(図37参照)。

なお、水素イオンは、約100keV、 $5 \times 10^{16} \sim 1 \times 10^{17}$ atoms/cm²のドーズ量で、深さ約1μmに注入する。

【0407】

このときに(D)と同じく、剥離した水素イオン注入層(単結晶Si層)51が歪み印加半導体層となるように、種子基板の単結晶Si基板50の表面にCVD等のSiエピタキシャル成長により歪み印加半導体層としてのGe濃度20~30%のSiGe層51を形成し、種子基板分離後のSiGe層51をシードにSiエピタキシャル成長で歪みチャンネル層の歪みSi層を形成してもよい。

そして、この厚み(深さ)となるように予め前記の水素イオンを高濃度注入し、水素イオン注入層(SiGe層)51としてもよい。

【0408】

このとき、SiGe層中の水素イオン注入層の歪み層でGe濃度が所望濃度となる傾斜組成とすることで、種子基板分離後の歪み印加半導体層であるSiGe層58表面のGe濃度が所望濃度となるように設定し、この傾斜組成の歪み印加半導体層であるSiGe層58をシードにSiエピタキシャル成長により歪みチャンネル層としての歪みSi層を形成することが好ましい。

つまり、歪み印加半導体層のSiGe層51は絶縁層57に接した部分から傾斜組成してGe濃度が徐々に増加して表面濃度が例えばGe濃度20~30%となるようにすることが好ましい。

あるいは、単結晶Si基板そのものをGe濃度20~30%のSiGeからなる単結晶Si基板50としてもよい。

【0409】

(2) 単結晶Siからなる例えば12インチφ、1.2mm厚の支持基板52に陽極化成法で低多孔質Si層53、高多孔質Si層54および低多孔質Si層55を形成し、半導体エピタキシャル成長の単結晶Si層56を形成し、さらにSiO₂層またはSiO₂、Si₃N₄及びSiO₂積層膜からなる絶縁層57を形成する(図37参照)。形成方法は(A)に準ずる。

【0410】

(3) 種子基板50と支持基板52を貼り合わせる(図38参照)。

室温で種子基板50の水素イオン注入層51と支持基板52の絶縁層57の表面同士を接触させ、ファンデワールス力により結合させる。この後、400℃30分間の熱処理を行って共有結合させ、貼り合せを強固にする。この時の熱処理は水素イオン離脱温度以下の処理温度および処理時間に設定することが必要であり、熱処理方法は(B)に準ずる。

また、接合面を接合に先立って室温の真空中でアルゴンなどの不活性ガスイオンビームまたは不活性ガス高速原子ビームで照射してスパッタエッチングにより、表面の塵や汚れ付着等を除去して表面に接合するための結合力を付与して表面平滑度を高めて貼り合せを強固にしてもよい。

【0411】

(4) 剥離用アニール処理によりイオン注入した高濃度水素を熱膨張させ、微小気泡内の圧力作用および結晶再配列作用により水素イオン注入層51に歪みを発生させ、種子基板50および支持基板52の両基板にUVテープ23を貼り合せ、引っ張り剥離する(図39参照)。

剥離用アニールは、(C)に準ずるが、このとき、高多孔質Si層54から剥離しない

ように、多孔質Si層54の多孔率および厚みを調整することが重要である。なお、必要に応じて歪発生した水素イオン注入層51に高圧流体ジェット噴射して剥離させるか、あるいは剥離用アニールしない水素イオン注入層51をレーザー加工剥離あるいはレーザーウオータージェット加工剥離することで、支持基板に形成する高多孔質Si層54の多孔率および厚み条件を緩和することができる。

【0412】

このとき、図42(C)のように、種子基板分離した後に、単結晶Si層（水素イオン注入層）51、絶縁層57、単結晶Si層56、低多孔質Si層55、高多孔質Si層54、低多孔質Si層53及び支持基板52表面の周辺部をC面取り化することで、周辺部の超薄型SOI層などの欠け、クラック、割れを防止するので、歩留、品質が向上してコストダウンが実現する。更に、必要に応じてSiダストやマイクロクラックを除去する為に、フッ酸系エッチャントでライトエッチングしてもよい。

【0413】

つまり、必要に応じて流体冷却した支持治具によりUVテープを介して対向基板21側を冷却しながら、レーザー加工剥離法の局部的加熱によりイオン注入した高濃度水素を熱膨張させ、微小気泡内の圧力作用および結晶再配列作用により水素イオン注入層51に歪み層59を発生させることにより支持基板（単結晶Si基板）52を分離してもよい。

尚、レーザーウオータージェット加工剥離法では冷却作用の水をレーザーと同時に照射するので、必ずしも流体冷却した支持治具は必要ではない。

【0414】

(5) 必要に応じてフッ酸系エッチャントで剥離した単結晶Si層58表面の一部をエッチングし、更に水素アニール処理によりエッチングして所望の厚みと高平坦性の、例えば1 μ mの単結晶Si層58を形成する。

水素アニールは、1050℃で0.0013nm/min、1100℃で0.0022nm/minのエッチング速度で行う。

【0415】

これ以降の処理については、(B)に準ずる。

【0416】

なお、単結晶Si層58を熱酸化してSiO₂層13aを形成し、表示領域のSiO₂層13aを残して周辺回路領域のSiO₂層13aをエッチングにより除去する。そして、CVD法のSiエピタキシャル成長により表示領域に50～100nmのポリSi層14を、周辺回路領域に50～100nmの単結晶Si層12bをそれぞれ形成する。

【0417】

このときに、前記(D)のように剥離した水素イオン注入層（単結晶Si層）58が歪み印加半導体層となるように、単結晶Si基板50の表面にCVD等のSiエピタキシャル成長によりGe濃度20～30%のSiGe層51を形成した場合は、歪み印加半導体層としてのSiGe層58をシードにSiエピタキシャル成長により歪みチャンネル層の歪みSi層12bを積層してもよい。

これにより、従来の無歪みチャンネル層の単結晶Si層に比べ約1.76倍の大幅な電子移動度の向上を達成したMOSTFTの周辺回路が実現するので、高性能、高精細、高品質の超薄型電気光学表示装置が実現する。

【0418】

そして、必要に応じて固相成長法、フラッシュランプアニール法、レーザーアニール法または集光ランプアニール法などにより表示領域のポリSi層14の結晶粒径（電子・正孔移動度）を任意に制御する場合の各条件は、(A)に準ずる。

【0419】

あるいは、液晶ギャップ幅以下の膜厚の単結晶Si層58の表示領域をエッチングして絶縁層57を露出させ、周辺回路領域の単結晶Si層58は残して、CVD法の半導体エピタキシャル成長により表示領域の絶縁層上に50～100nmのポリSi層14を、周辺回路領域上に50～100nmの単結晶Si層58に単結晶Si層12bをそれぞれ形

成してもよい。

【0420】

そして、必要に応じてフラッシュランプアニール法、固相成長法、レーザーアニール法あるいは集光ランプアニール法などにより表示領域のポリSi層14の結晶粒径（電子・正孔移動度）を任意に制御する場合の各条件は、（A）に準ずる。

【0421】

あるいは、必要に応じて表示領域のポリSi層14のTF T部下に遮光金属膜37を形成し、フラッシュランプアニール法、固相成長法、レーザーアニール法または集光ランプアニール法などにより表示領域のポリSi層14の結晶粒径（電子・正孔移動度）を任意に制御する場合の各条件は、（A）に準ずる。

【0422】

このとき、液晶ギャップ幅以下の膜厚の単結晶Si層58の表示領域をエッチングして絶縁層57を露出させ、表示領域内の画素表示用ポリSiTF T領域に、CVDとエッチングによりWSi₂（タングステンシリサイド）、TiSi₂（チタンシリサイド）MoSi₂（モリブデンシリサイド）などの遷移金属シリサイドなどの遮光性金属層37を形成し、その上を絶縁層で覆い、周辺回路領域の単結晶Si層58表面の絶縁層は除去する。

【0423】

そして、CVD法の半導体エピタキシャル成長により表示領域の絶縁層上に50～100nm厚のポリSi層14を、周辺回路領域上の単結晶Si層58に50～100nm厚の単結晶Si層12bをそれぞれ形成してもよい。

【0424】

さらに、超薄型のTF T基板層の周辺回路に接続する半田バンプなどの外部取り出し電極を形成するが、LCDパネル形成後に異方性導電膜接合や超音波接合、半田付けなどでフレキシブル基板との接合やPCBへのマウントを行うのが好ましい。

【0425】

このようにして、この支持基板上の超薄型TF T基板層の表示領域の画素開口部のポリSi層或いはアモルファスSi層を除去して透光性材料を埋め込み表面平坦化し、その上に画素表示素子に接続した画素電極を形成し、さらに支持基板上の超薄型TF T基板層（超薄型SOI層）と対向基板を重ね合わせてシールした後に、多孔質Si層から支持基板を分離し、必要に応じて剥離残りの多孔質Si層などをエッチングして分離した面の透光性材料を露出させて透明支持基板に透明接着剤で貼り付けることにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型の透過型LCDが得られる。

【0426】

なお、超薄型の反射型LCD、超薄型の半透過型LCD、超薄型の下面発光型有機ELおよび超薄型の上面発光型有機ELを製造する場合、（1）～（4）までの工程（図37～図39）については超薄型の透過型LCDと同じであり、その後の工程については、それぞれ（A-2）、（A-3）、（A-4）および（A-5）と同様である。

【0427】

なお、本実施形態においては、高濃度に注入するイオンとして水素イオンを用いた例について説明しているが、注入するイオンはこれに限定されるものではなく、窒素、ヘリウムなどの希ガス等のイオンを用いることも可能である。

尚、例えば水素イオン注入は（C）と同様に、水素イオンビームを質量分離、走査するイオン注入装置（従来のボロン、燐などの不純物をSi基板に注入するイオン注入装置と同じ）以外に、プラズマ生成手段によって水素を含むプラズマ発生させ、このプラズマから水素負イオンビームを引き出し、この水素負イオンを所定の深さに注入する水素負イオンビーム注入装置でもよい。

【0428】

すなわち、本実施形態における多孔質Si層・水素イオン注入層分離法では、分離後の支持基板52上の単結晶Si層58を熱酸化してSiO₂層を形成し、表示領域のSiO₂

層を残して周辺回路領域のSiO₂層を除去し、CVD等のSiエピタキシャル成長により表示領域にポリSi層14を、周辺回路領域に単結晶Si層12bをそれぞれ形成し、必要に応じて固相成長法またはフラッシュランプアニール法またはレーザーアニール法または集光ランプアニール法などにより結晶粒径（電子・正孔移動度）を任意に制御した表示領域のポリSi層14に表示部を、周辺回路領域の単結晶Si層12bに周辺回路部をそれぞれ形成するので、任意に制御した比較的低い電子・正孔移動度で低リーク電流特性のポリSiTFET表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶SiTFET周辺回路とを同一支持基板52上の超薄型SOI層の超薄型TFET基板層内に形成して、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置を得ることができる。

【0429】

あるいは、本実施形態における別の多孔質Si層・水素イオン注入層分離法では、分離後の支持基板52上の単結晶Si層58の表示領域をエッチングして絶縁層57を露出させ、周辺回路領域を残し、CVD等のSiエピタキシャル成長により表示領域にポリSi層14を、周辺回路領域に単結晶Si層12bをそれぞれ形成し、必要に応じて固相成長法またはフラッシュランプアニール法またはレーザーアニール法または集光ランプアニール法などにより結晶粒径（電子・正孔移動度）を任意に制御した表示領域のポリSi層14に表示部を、周辺回路領域の単結晶Si層12bに周辺回路部をそれぞれ形成するので、任意に制御した比較的低い電子・正孔移動度で低リーク電流特性のポリSiTFET表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶SiTFET周辺回路とを同一支持基板52上の超薄型SOI層の超薄型TFET基板層内に形成して、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置を得ることができる。

【0430】

あるいは、本実施形態におけるさらに別の多孔質Si層・水素イオン注入層分離法では、分離後の支持基板52上の単結晶Si層58の表示領域をエッチングして絶縁層57を露出させ、表示領域内の画素表示用ポリSiTFET領域に遷移金属シリサイドなどの遮光性金属層37を形成し、その上を絶縁層で覆い、周辺回路領域の単結晶Si層58表面の絶縁層は除去し、CVD等のSiエピタキシャル成長により表示領域の絶縁層上にポリSi層14を、周辺回路領域上に単結晶Si層12bをそれぞれ形成し、必要に応じて固相成長法またはフラッシュランプアニール法またはレーザーアニール法または集光ランプアニール法などにより結晶粒径（電子・正孔移動度）を任意に制御した表示領域のポリSi層14に表示部を、周辺回路領域の単結晶Si層12bに周辺回路部をそれぞれ形成するので、任意に制御した比較的低い電子・正孔移動度で低リーク電流特性のポリSiTFET表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶SiTFET周辺回路とを同一支持基板52上の超薄型SOI層の超薄型TFET基板層内に形成して、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置を得ることができる。

【0431】

又、本実施形態における多孔質Si層・水素イオン注入層分離法では、分離後の支持基板上の単結晶Si層58を、例えば熱酸化してSiO₂層を形成し、全面にプラズマCVD、熱CVD、スパッタリング、蒸着などによりアモルファスSi層またはアモルファス及びポリ混在Si層またはポリSi層14を形成し、周辺回路領域のアモルファスSi層またはアモルファス及びポリ混在Si層またはポリSi層14とSiO₂層をエッチングして単結晶Si層58を露出させ、表示領域のアモルファスSi層またはアモルファス及びポリ混在Si層またはポリSi層14に表示素子部としてのアモルファスSiTFETまたはアモルファス及びポリ混在SiTFETまたはポリSiTFET部を、周辺回路領域の単結晶Si層58に周辺回路部としての単結晶SiTFET部等の半導体素子および半導体集積回路のいずれか一方または両方をそれぞれ形成するので、任意に制御した比較的低い電子・正孔移動度で低リーク電流特性のアモルファスSiTFETまたはアモルファス及びポ

リ混在 Si TFT またはポリ Si TFT 表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶 Si TFT 周辺回路とを同一支持基板上の超薄型 SOI 層の超薄型 TFT 基板層に形成して、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置を得ることができる。

【0432】

あるいは、本実施形態における別の多孔質 Si 層・水素イオン注入層分離法では、分離した支持基板の単結晶 Si 層 58 の表示領域をエッチングしての絶縁層を露出させ、全面にプラズマ CVD、熱 CVD、スパッタリング、蒸着などにより SiO₂ 層の絶縁層とアモルファス Si 層またはアモルファス及びポリ混在 Si 層またはポリ Si 層 14 を形成し、周辺回路領域のアモルファス Si 層またはアモルファス及びポリ混在 Si 層またはポリ Si 層 14 と SiO₂ 層をエッチングして単結晶 Si 層 58 を露出させ、表示領域のアモルファス Si 層またはアモルファス及びポリ混在 Si 層またはポリ Si 層 14 に表示素子部としてのアモルファス Si TFT またはアモルファス及びポリ混在 Si TFT またはポリ Si TFT 部を、周辺回路領域の単結晶 Si 層 58 に周辺回路部としての単結晶 Si TFT 部等の半導体素子および半導体集積回路のいずれか一方または両方をそれぞれ形成するので、任意に制御した比較的低い電子・正孔移動度で低リーク電流特性のアモルファス Si TFT またはアモルファス及びポリ混在 Si TFT またはポリ Si TFT 表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶 Si TFT 周辺回路とを同一支持基板上の超薄型 SOI 層内の超薄型 TFT 基板層内に形成して、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置を得ることができる。

【0433】

あるいは、本実施形態におけるさらに別の多孔質 Si 層・水素イオン注入層分離法では、分離した支持基板の単結晶 Si 層 58 の表示領域をエッチングして絶縁層 57 を露出させ、表示領域の絶縁層上の画素表示素子形成領域に CVD とエッチングにより遮光性金属層を形成し、全面にプラズマ CVD、熱 CVD、スパッタリング、蒸着などにより SiO₂ 層の絶縁層とアモルファス Si 層またはアモルファス及びポリ混在 Si 層またはポリ Si 層 14 を形成し、周辺回路領域のアモルファス Si 層またはアモルファス及びポリ混在 Si 層またはポリ Si 層 14 と SiO₂ 層をエッチングして単結晶 Si 層 58 を露出させ、表示領域のアモルファス Si 層またはアモルファス及びポリ混在 Si 層またはポリ Si 層 14 に表示素子部としてのアモルファス Si TFT またはアモルファス及びポリ混在 Si TFT またはポリ Si TFT 部を、周辺回路領域の単結晶 Si 層 58 に周辺回路部としての単結晶 Si TFT 部等の半導体素子および半導体集積回路のいずれか一方または両方をそれぞれ形成するので、遮光用金属層で裏面反射光が遮光され、かつ任意に制御した比較的低い電子・正孔移動度で低リーク電流特性のアモルファス Si TFT またはアモルファス及びポリ混在 Si TFT またはポリ Si TFT 表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶 Si TFT 周辺回路とを同一支持基板上の超薄型 SOI 層内の超薄型 TFT 基板層内に形成して、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置を得ることができる。

【0434】

以上のアモルファス Si 層またはアモルファス及びポリ混在 Si 層またはポリ Si 層 14 に、必要に応じて Ge、Sn、Pb 等の四族元素の少なくとも 1 種をイオン注入またはイオンドーピングあるいは CVD 等での成膜中に適量（合計が例えば $10^{17} \sim 10^{22}$ atom/cc、好ましくは $10^{18} \sim 10^{20}$ atom/cc）含有させ、この後に選択的に固相成長法、フラッシュランプアニール法、パルス状または連続波レーザーアニール法、集光ランプアニール法などで再結晶化させたポリ Si 膜のポリ Si TFT 表示素子とすると、例えばポリ Si 膜の結晶粒界に存在する不整を低減し、その膜ストレスを低減して高キャリア移動度、高品質のポリ Si TFT の表示部が得られ易くなる。

【0435】

ところで、上記の本実施形態における多孔質層・イオン注入層分離法では、種子基板 50

表面に歪み印加半導体層としてのGe濃度20～30%のSiGe層51（水素イオン注入層）を形成し、種子基板分離後の支持基板上の単結晶Si層58（SiGe層の歪み印加半導体層）を熱酸化してSiO₂層13aを形成し、表示領域のSiO₂層13aを残して周辺回路領域のSiO₂層13aを除去し、CVD等のSiエピタキシャル成長により表示領域にポリSi層14を、周辺回路領域に歪み印加半導体層のSiGe層58をシードに歪みチャンネル層としての歪Si層12bを形成してもよい。

【0436】

また、種子基板50表面に歪み印加半導体層としてGe濃度20～30%のSiGe層51（水素イオン注入層）を形成し、種子基板分離後の支持基板上の単結晶Si層58（SiGe層の歪み印加半導体層）の表示領域をエッチングして絶縁層のSiO₂層42を露出させ、CVD等のSiエピタキシャル成長により表示領域にポリSi層14を、周辺回路領域に歪み印加半導体層のSiGe層58をシードに歪みチャンネル層としての歪Si層12bを形成してもよい。

【0437】

更に、種子基板50表面に歪み印加半導体層としてGe濃度20～30%のSiGe層51（水素イオン注入層）を形成し、種子基板分離後の支持基板上の単結晶Si層58（SiGe層の歪み印加半導体層）の表示領域をエッチングして絶縁層のSiO₂層42を露出させ、表示素子形成領域に遮光性金属層を形成し、その上に絶縁層を形成し、CVD等のSiエピタキシャル成長により表示領域にポリSi層14を、周辺回路領域に歪み印加半導体層のSiGe層58をシードに歪みチャンネル層としての歪Si層12bを形成してもよい。

【0438】

これにより、従来の無歪みチャンネル層の単結晶Si層に比べ、約1.76倍の大幅な電子移動度の向上を達成した駆動能力の高い歪みチャンネル層の単結晶SiTFT周辺回路が実現するので、従来に比べ高性能、高精細、高品質の超薄型電気光学表示装置を得ることができる。

【0439】

(F) 上記(A)～(E)では、基板同士の重ね合わせを、それぞれ基板状態(面)のまま行う、いわゆる面組立により行う例について主に説明したが、この基板同士の重ね合わせを予めチップ状態(単個)として行う、いわゆる面単組立により行うことも可能である。以下、上記(A)～(E)の各方法により形成した電気光学表示素子基板から、それぞれ反射型LCD、透過型LCD、半透過型LCD、上面発光型有機ELおよび下面発光型有機ELを組み立てる際の代表的な各方法について説明する。

【0440】

(反射型LCD)

上記(A)～(E)により、ポリSiTFTまたはアモルファスSiTFTの表示部と単結晶SiTFTの周辺回路を形成して配向膜形成および配向処理した超薄型電気光学表示素子基板層と、透明電極形成して配向膜形成および配向処理した対向基板と所定の液晶ギャップを介して重ね合わせてシールした後、多孔質層またはイオン注入層の歪部などの分離層から支持基板を分離して超薄型電気光学表示素子基板を形成する。その後、接着剤で支持体を貼り合わせ、各超薄型電気光学表示装置に切断分割後に液晶注入封止する。または、分離後の超薄型電気光学表示素子基板内の良品チップに支持体の良品チップを接着剤で貼り合わせ、切断分割後に液晶注入封止する。

この時に、重ね合わせてシールして液晶注入封止した後に、多孔質層またはイオン注入層の歪部などの分離層から支持基板を分離してもよい。

【0441】

あるいは、上記(A)～(E)により、ポリSiTFTまたはアモルファスSiTFTの表示部と単結晶SiTFTの周辺回路部の超薄型電気光学表示素子基板層を形成し、表面をUVテープで保護し、分離層から支持基板を分離し、支持体を接着剤で貼り付けて電気光学表示素子基板を形成する。その後、面組立方式の場合は、この電気光学表示素子

基板に配向膜形成および配向処理し、透明電極形成して配向膜形成および配向処理した対向基板と、所定の液晶ギャップで重ね合わせてシールし、切断分割後に液晶注入封止する。

【0442】

また、面単組立方式の場合は、透明電極形成して配向膜形成および配向処理して切断した対向基板の良品チップを、配向膜形成および配向処理した超薄型電気光学表示素子基板内の良品チップと、所定の液晶ギャップで重ね合わせてシールし、液晶注入封止した後に、分離層から支持基板を分離して支持体を接着剤で貼り付けて電気光学表示素子基板を形成し、切断分割する。または、別の面単組立方式の場合は、透明電極形成して配向膜形成および配向処理して切断した対向基板の良品チップを、配向膜形成および配向処理して切断した電気光学表示素子基板の良品チップと、所定の液晶ギャップで重ね合わせてシールした後に液晶注入封止する。その後に、分離層から支持基板を分離し、支持体を接着剤で貼り付ける。

【0443】

(透過型LCD)

上記(A)～(E)により、ポリSiTFTまたはアモルファスSiTFTの表示部と単結晶SiTFTの周辺回路の超薄型電気光学表示素子基板層を形成した後に、表示部の画素開口部をエッチングして透明材料で埋め込み平坦化し、そこにTFTのドレインに接続する透明電極を形成してこれに配向膜形成および配向処理し、透明電極形成して配向膜形成および配向処理した対向基板と所定の液晶ギャップで重ね合わせてシールした後に、分離層から支持基板を分離して超薄型電気光学表示素子基板を形成する。その後、透明接着剤で透明な支持体を貼り合わせ、切断分割後に液晶注入封止する。または、分離後の超薄型電気光学表示素子基板内の良品チップに透明な支持体の良品チップを透明接着剤で貼り合わせ、切断分割後に液晶注入封止する。

【0444】

あるいは、上記(A)～(E)により、ポリSiTFTまたはアモルファスSiTFTの表示部と単結晶SiTFT部の周辺回路の超薄型電気光学表示素子基板層を形成し、表面をUVテープで保護し、分離層から支持基板を分離し、超薄型電気光学表示素子基板を形成し、透明な支持体を透明接着剤で貼り付けて電気光学表示素子基板を形成する。その後、面単組立方式の場合は、この電気光学表示素子基板の表示部の画素開口部をエッチングして透明材料で埋め込み表面平坦化し、TFTのドレインに接続する透明電極を形成した後に配向膜形成および配向処理し、透明電極形成して配向膜形成および配向処理した対向基板と、所定の液晶ギャップで重ね合わせてシールし、切断分割後に液晶注入封止する。

【0445】

また、面単組立方式の場合は、透明電極形成して配向膜形成および配向処理して切断した対向基板の良品チップを、表示部の画素開口部をエッチングして透明材料で埋め込み平坦化し、そこにTFTのドレインに接続する透明電極を形成した後に配向膜形成および配向処理した電気光学表示素子基板内の良品チップと、所定の液晶ギャップで重ね合わせてシールした後に液晶注入封止し、切断分割する。または、透明電極形成して配向膜形成および配向処理して切断した対向基板の良品チップを、表示部の画素開口部をエッチングして透明材料で埋め込み平坦化し、そこにTFTのドレインに接続する透明電極を形成した後に配向膜形成および配向処理して切断した電気光学表示素子基板の良品チップと、所定の液晶ギャップで重ね合わせてシールした後に液晶注入封止する。

【0446】

(半透過型LCD)

上記(A)～(E)により、ポリSiTFTまたはアモルファスSiTFTの表示部と単結晶SiTFTの周辺回路の超薄型電気光学表示素子基板層を形成した後に、表示部の画素開口部をエッチングして透明材料で埋め込み平坦化し、そこにTFTのドレインに接続する反射及び透明電極を形成してこれに配向膜形成および配向処理し、透明電極形成し

て配向膜形成および配向処理した対向基板と所定の液晶ギャップで重ね合わせてシールした後に、分離層から支持基板を分離して超薄型電気光学表示素子基板を形成する。その後、透明接着剤で透明な支持体を貼り合わせ、切断分割後に液晶注入封止する。または、分離後の電気光学表示素子基板内の良品チップに透明な支持体チップを透明接着剤で貼り合わせ、切断分割後に液晶注入封止する。

【0447】

あるいは、上記(A)～(E)により、ポリSiTFTまたはアモルファスSiTFTの表示部と単結晶SiTFT部の周辺回路の超薄型電気光学表示素子基板層を形成した後に、表面をUVテープで保護し、分離層から支持基板を分離して超薄型電気光学表示素子基板を形成し、透明な支持体を透明接着剤で貼り付けて電気光学表示素子基板を形成する。その後、面組立方式の場合は、この電気光学表示素子基板の表示部の画素開口部をエッチングして透明材料で埋め込み平坦化し、TFTのドレインに接続する反射及び透明電極を形成した後に配向膜形成および配向処理し、透明電極形成して配向膜形成および配向処理した対向基板と、所定の液晶ギャップで重ね合わせてシールし、切断分割後に液晶注入封止する。

【0448】

また、面組立方式の場合は透明電極形成して配向膜形成および配向処理して切断した対向基板の良品チップを、表示部の画素開口部をエッチングして透明材料で埋め込み平坦化し、TFTのドレインに接続する反射及び透明電極を形成した後に配向膜形成および配向処理した電気光学表示素子基板内の良品チップと、所定の液晶ギャップで重ね合わせてシールした後に液晶注入封止し、切断分割する。または、透明電極形成して配向膜形成および配向処理して切断した対向基板の良品チップを、表示部の画素開口部をエッチングして透明材料で埋め込み平坦化し、TFTのドレインに接続する反射及び透明電極を形成した後に配向膜形成および配向処理して切断した電気光学表示素子基板の良品チップと、所定の液晶ギャップで重ね合わせてシールした後に液晶注入封止する。

【0449】

(上面発光型有機EL)

上記(A)～(E)により、ポリSiTFTまたはアモルファスSiTFTの表示部と単結晶SiTFTの周辺回路の超薄型電気光学表示素子基板層を形成する。ここで、表示部は各画素の電流駆動用MOSTFTのドレインに接続された陰極(Li-Al、Mg-Agなど)上に、画素毎に赤、青、緑などの有機EL発光層を被着し、その上部に陽極(ITO膜など)を形成し、必要に応じて全面に陽極を形成し、全面を耐湿性透明樹脂で覆った構造を形成する。そして、分離層より支持基板を分離して超薄型電気光学表示素子基板を形成する。その後、この超薄型電気光学表示素子基板に接着剤で支持基板を貼り合わせて切断分割する。または、超薄型電気光学表示素子基板内の良品チップに支持基板の良品チップを接着剤で貼り合わせて切断分割する。

【0450】

あるいは上記(A)～(E)により、ポリSiTFTまたはアモルファスSiTFTの表示部と単結晶SiTFTの周辺回路の超薄型電気光学表示素子基板層を形成し、表面をUVテープで保護し、分離層から支持基板を分離して超薄型電気光学表示素子基板を形成し、支持体を接着剤で貼り付けて電気光学表示素子基板を形成する。

ここで、表示部は各画素の電流駆動用TFTのドレインに接続された陰極(Li-Al、Mg-Agなど)上に、画素毎に赤、青、緑などの有機EL発光層を被着し、その上部に陽極(ITO膜など)を形成し、必要に応じて全面に陽極を形成し、全面を耐湿性透明樹脂で覆った構造を形成する。その後、切断分割する。

【0451】

(下面発光型有機EL)

上記(A)～(E)により、ポリSiTFTまたはアモルファスSiTFTの表示部と単結晶SiTFTの周辺回路の超薄型電気光学表示素子基板層を形成した後に、表示部の画素開口部をエッチングして透明材料で埋め込み表面平坦化する。この上に各画素の電流

駆動用MOS T F Tのソースに接続された陽極（ITO膜など）を形成し、さらに画素毎に赤、青、緑などの有機EL発光層を被着し、その上部に陰極（Li-Al, Mg-Agなど）を形成し、必要に応じて全面に陰極を形成し、さらに全面を耐湿性透明樹脂で覆っている構造を形成する。そして、分離層より支持基板を分離して超薄型電気光学表示素子基板を形成する。その後、透明接着剤で透明な支持基板を貼り合わせて切断分割する。または、電気光学表示素子基板内の良品チップに透明な支持体の良品チップを透明接着剤で貼り合わせて切断分割する。

【0452】

あるいは、上記（A）～（E）により、ポリSi T F TまたはアモルファスSi T F Tの表示部と単結晶Si T F Tの周辺回路の超薄型電気光学表示素子基板層を形成し、表面をUVテープで保護し、分離層から支持基板を分離して超薄型電気光学表示素子基板を形成し、透明な支持体を透明接着剤で貼り付けて電気光学表示素子基板を形成する。この電気光学表示素子基板の表示部の画素開口部をエッチングして透明材料で埋め込み表面平坦化する。この上に画素毎の電流駆動用T F Tのソースに接続された陽極（ITO膜など）を形成し、さらに画素毎に赤、青、緑などの有機EL発光層を被着し、その上部に陰極（Li-Al, Mg-Agなど）を形成し、必要に応じて全面に陰極を形成し、さらに全面を耐湿性透明樹脂で覆った構造を形成する。その後、切断分割する。

【0453】

以上の組立方法を（A）～（E）の分離法別にまとめてそれぞれ図48から図52に示す。図48は（A）の多孔質半導体層分離法によるLCDおよび有機ELの組立法、図49は（B）の二重多孔質半導体層分離法によるLCDおよび有機ELの組立法、図50は（C）のイオン注入層分離法によるLCDおよび有機ELの組立法、図51は（D）の二重イオン注入層分離法によるLCDおよび有機ELの組立法、図52は（E）の多孔質半導体層・イオン注入層分離法によるLCDおよび有機ELの組立法をそれぞれ示している。なお、ここでT F T基板層とは電気光学表示素子層のことである。ここでは、面液晶組立を面液晶組立、面単液晶組立を面単組立と省略して記載している。尚、上記の組立方法を応用展開して、別のいろいろな組立方法を実施できるのは言うまでもない。

【0454】

上記のLCD組立実施例は、基本的に単結晶半導体基板層の電気光学表示素子基板層と対向基板を重ね合わせてシールした後に分離層から支持基板を分離し、電気光学表示素子基板と支持体又は支持体チップと貼り合わせ、切断分割後に液晶注入封止する方法であるが、必要に応じて面単組立の場合は単結晶半導体基板層の電気光学表示素子基板層と対向基板を重ね合わせてシールし、液晶注入封止した後に分離層から支持基板を分離し、電気光学表示素子基板と支持体または支持体チップと貼り合わせた後に切断分割する方法でもよいことを示している。

【0455】

図43は対向基板および透明支持基板に高屈折率材料、例えば高屈折率透明樹脂によりマイクロレンズアレイを形成し、入射側の集光レンズとして機能するマイクロレンズ付き対向基板と出射側のフィールドレンズとして機能するマイクロレンズ付き透明支持基板で高精度の膜厚の超薄型電気光学表示素子基板を挟む構造、いわゆるデュアルマイクロレンズ（ダブルマイクロレンズとも言う）構造のプロジェクト用透過型LCDの実施例を示している。尚、マイクロレンズアレイは無機系高屈折率透明膜で形成してもよいことは言うまでもない。

【0456】

この実施の具体例として例えば図43のように、
[1]汎用リソグラフィ&エッチング法により、対向基板21の石英ガラス、ネオセラム基板等に所定の凹形状のマイクロレンズ部を複数作成する。
[2]複数のマイクロレンズ部に高屈折率透明樹脂85を充填し、石英ガラス、ネオセラム等の透明ガラス基板86を透明接着剤25aで貼り合わせる。この時に透明ガラス基板86を高屈折率透明樹脂85で対向基板21に貼り合せて、透明接着剤25aを使用しない

でもよい。

[3]片面研磨又は両面研磨により、約 $20\mu\text{m}$ の透明ガラス基板86（スタック基板）でカバーしたマイクロレンズアレイ付き対向基板を作成する。

この時に、エッチング法の場合は各マイクロレンズ周囲に相当する領域にアルミニウムなどのブラックマスク作用の反射膜形成した透明ガラス基板86の反射膜形成面側と、所定凹形状のマイクロレンズ内に高屈折率透明樹脂を充填させた対向基板とを透明接着剤で貼り合せて、片面研磨又は両面研磨により約 $20\mu\text{m}$ の透明ガラス基板86（スタック基板）でカバーした各マイクロレンズ周囲をブラックマスク作用の反射膜で遮光したマイクロレンズアレイ形成の対向基板を作成してもよい。

尚、約 $20\mu\text{m}$ の透明ガラス基板86（スタック基板）でカバーしたマイクロレンズアレイ対向基板を作成した後に、透明ガラス基板86（スタック基板）表面の各マイクロレンズ周囲に相当する領域にアルミニウム等のブラックマスク作用の反射膜形成してもよい。

つまり、各マイクロレンズ周囲に相当する透明ガラス基板86（スタック基板）の表面または裏面のいずれか一方にブラックマスク作用の反射膜形成してもよい。

この時に、スタンプ法で石英ガラス、ネオセラム等の対向基板21に所定の凹凸形状のマイクロレンズを複数作成してもよい。

これは、汎用リソグラフィ技術でフォトリソのマイクロレンズパターンを複数形成し、加熱リフローで所望の凸形状のマイクロレンズを複数形成する。

ついで、この凸形状の上に無電解メッキでニッケル等の金属膜を被着し、樹脂及び支持台で型を転写して凹形状のスタンプを作成する。そして、対向基板上に塗布された高屈折率透明樹脂へスタンプを転写して凸形状のマイクロレンズを複数形成し、マイクロレンズ間の凹部に低屈折率透明樹脂を充填して所定厚みの石英ガラス或いはネオセラム等の透明ガラス基板を貼り合せ、片面研磨又は両面研磨により、約 $20\mu\text{m}$ の透明ガラス基板86（スタック基板）でカバーしたマイクロレンズアレイ形成の対向基板を作成してもよい。

さらに、スタンプ法の場合はそれぞれのマイクロレンズ周囲に相当する対向基板の表面にアルミニウム等のブラックマスク作用の反射膜を形成し、対向基板上に塗布された高屈折率透明樹脂にスタンプを転写して凸形状のマイクロレンズを複数形成し、各マイクロレンズ間の凹部に低屈折率透明樹脂を充填して所定厚みの石英ガラス或いはネオセラム等の透明ガラス基板を貼り合せ、片面研磨又は両面研磨により、約 $20\mu\text{m}$ の透明ガラス基板86（スタック基板）でカバーしたマイクロレンズ周囲に反射膜形成したマイクロレンズアレイ形成の対向基板を作成してもよい。

尚、片面研磨または両面研磨による透明ガラス膜厚精度が問題となる場合には、所定凹形状のマイクロレンズ内に高屈折率透明樹脂を充填させた後に、スピニング等により所定膜厚の透明樹脂膜を形成し、この透明樹脂膜表面のマイクロレンズ周囲に相当する領域にブラックマスク作用のアルミニウム等の反射膜或いはクロムまたは酸化クロム等の低反射遮光膜を形成してもよい。

このように、超薄型電気光学表示素子基板の表示素子領域及び画素開口部に対応するマイクロレンズ周囲にブラックマスク作用のアルミニウムなどの反射膜を形成し、強い入射光の不要な部分を反射させ、且つ液晶への遮光作用をさせることで、コントラストを高めて画質向上させ、液晶温度上昇を低減させてLCDの高輝度化、長寿命化を図るのが好ましい。

[4]透明電極18bと配向膜20bを形成して配向処理したマイクロレンズアレイ付き対向基板と、表示部の画素開口部をエッチングして光透過性材料16を埋め込み表面平坦化し、表示素子に接続した透明電極18aと配向膜20aを形成して配向処理した超薄型電気光学表示素子基板層と重ね合わせてシールし、その後に液晶注入封止したシングルマイクロレンズ構造の透過型LCDを作成する。

[5]超薄型電気光学表示素子基板層下の多孔質層或いはイオン注入層の歪部より支持基板を分離し、必要に応じて剥離残りを化学的エッチングで除去し、 SiO_2 層13b、 SiO_2 層13aを介して光透過性材料16を露出させる。

[6]この超薄型電気光学表示素子基板層に前記3と同様に作製した、例えば各マイクロレンズ周囲に相当する透明ガラス基板86表面または裏面のいずれか一方にクロムまたは酸化クロムなどのブラックマスク作用の低反射遮光膜を形成した約 $20\mu\text{m}$ の透明ガラス基板86（スタック基板）でカバーした低反射遮光膜及びマイクロレンズアレイ付き透明支持基板を透明接着剤で貼り合せてデュアルマイクロレンズ構造の透過型LCDを得る。

【0457】

この時に、表示素子部のポリSi層等の上及び側面の遮光膜形成のみならず、この表示素子部に対応するマイクロレンズ周囲に相当する領域の透明ガラス基板の、入射側では反射膜、出射側では低反射遮光膜のブラックマスクを形成しておけば、プロジェクタなどの強い入射光漏れによるTFTリーク電流を防止出来て、コントラストが高まり、更なる高輝度化、画質向上及び長寿命化を図ることが出来る。

【0458】

従来は、マイクロレンズアレイ付き対向基板と重ね合わせた電気光学表示素子基板の裏面を光学研磨及び化学的エッチングして例えば約 $20\mu\text{m}$ の超薄型電気光学表示素子基板を作製し、これにマイクロレンズアレイ付き透明支持基板を透明接着剤で貼り合せてデュアルマイクロレンズ構造の透過型LCDを得ていたが、光学研磨加工の精度を得ることが難しく、設計通りの所望の高輝度化を得るのが難しかった。

【0459】

しかし、本発明の各分離法により、集光レンズとして機能するマイクロレンズアレイ形成の対向基板を重ね合わせた高精度な膜厚の超薄型電気光学表示素子基板層に、フィールドレンズとして機能するマイクロレンズアレイ形成の透明支持基板を貼り合わせることで、従来のデュアルマイクロレンズ構造よりも高精度な二重のマイクロレンズ機能で集光させて光源光の利用効率を高めることが出来るので、更なる高輝度、高精細、長寿命のデュアルマイクロレンズ構造のプロジェクタ用透過型LCDが実現できる。

【0460】

更に、集光レンズとして機能する各マイクロレンズ周囲に相当する領域にブラックマスク作用の反射膜形成の対向基板を重ね合わせた高精度な膜厚の超薄型電気光学表示素子基板層に、フィールドレンズとして機能する各マイクロレンズ周囲に相当する領域にブラックマスク作用の低反射遮光膜形成の透明支持基板を貼り合わせることで、高精度な二重のマイクロレンズ機能で集光させて光源光の光利用効率を高め、且つ不要な入射光及び反射光を除去するので、高輝度、高コントラスト、高精細、長寿命のデュアルマイクロレンズ構造のプロジェクタ用透過型LCDが実現できる。

そして、このデュアルマイクロレンズ構造は画素の実効開口率を最高度まで高めることができる。

【0461】

図44は、プロジェクタ用透過型LCD及び反射型LCDの実装例を示す。

図44(a)はプロジェクタ用透過型LCDの実装例であり、超薄型電気光学表示素子基板層と対向基板を重ね合わせてシールして液晶注入封止し、支持基板を分離した後に透明支持基板を透明接着剤で貼り合わせた超薄型電気光学表示素子基板からなるLCDパネルの外部取り出し電極65にフレキシ基板87を取り付ける。そして、入射側の対向基板に低反射膜付き防塵ガラス88を透明接着剤で貼り合わせ、出射側の透明支持基板にも低反射膜付き防塵ガラス88を透明接着剤で貼り合わせる。その後に、アルマイト黒化処理したアルミニウム製金属枠89に高熱伝導性モールド樹脂90で固着させる。その後に、入射側に見切り板91を取り付ける。

【0462】

図44(b)はプロジェクタ用反射型LCDの実装例であり、超薄型電気光学表示素子基板層と対向基板を重ね合わせてシールして液晶注入封止し、支持基板を分離した後に金属支持基板を高熱伝導性及び導電性接着剤で貼り合わせた超薄型電気光学表示素子基板からなるLCDパネルの外部取り出し電極65にフレキシ基板87を取り付ける。そして、入射側の対向基板に低反射膜付き防塵ガラス88を透明接着剤で貼り合わせ、アルマイト黒

化処理したアルミニウム製金属枠 89 に高熱伝導性モールド樹脂 90 で固着させる。その後、入射側に見切り板 91 を取り付ける。

【0463】

ところで、少なくとも入射側の防塵ガラスとして、例えば反射防止膜無しで直線透過率 80% 以上の光学特性を満足する $1\text{ (W/m}\cdot\text{K)}$ 以上の高熱伝導性ガラス例えば石英ガラス、透明結晶化ガラス（ネオセラム、クリアセラム、ゼロデュアなど）など、更に反射防止膜無しで直線透過率 80% 以上の光学特性を満足する $10\text{ (W/m}\cdot\text{K)}$ 以上の高い熱伝導性ガラス例えば高透光性セラミック多結晶体 {酸化物結晶体の電融及び焼結 MgO （マグネシア）、 Y_2O_3 （イットリア）、 CaO （カルシア）、 Al_2O_3 （サファイア）、 BeO （ベリリア）、多結晶サファイアなど、または複酸化物結晶体の単結晶または多結晶 YAG （Yttrium Aluminum Garnet）、単結晶または多結晶 MgAl_2O_4 （スピネル）、 $3\text{Al}_2\text{O}_3\cdot 2\text{SiO}_2$ 、 $\text{Al}_2\text{O}_3\cdot \text{SiO}_2$ など}、フッ化物単結晶体（フッ化カルシウム、フッ化マグネシウム、フッ化バリウムなど）、気相合成ダイヤモンド膜コートした高透光性セラミック多結晶体またはフッ化物単結晶体または透明結晶化ガラス、水晶などの透明基板を透明接着剤で貼り合せれば、熱冷却が促進されて高輝度化のプロジェクタ用透過型 LCD 及び反射型 LCD が実現する。

【0464】

例えば、入射側から反射防止膜形成した高熱伝導性ガラスの対向基板（マイクロレンズ基板、画素開口部以外に反射膜形成したブラックマスク基板などを含む）、液晶、超薄型電気光学表示素子基板及び出射側に反射防止膜形成した高熱伝導性ガラスの透明支持基板の材料構成、又は反射防止膜形成した高熱伝導性ガラスの防塵ガラス、高熱伝導性ガラスの対向基板（マイクロレンズ基板、画素開口部以外に反射膜形成したブラックマスク基板などを含む）、液晶、超薄型電気光学表示素子基板、高熱伝導性ガラスの透明支持基板及び出射側に反射防止膜形成した高熱伝導性ガラスの防塵ガラスの材料構成とすれば、熱冷却が促進されて高輝度化、高精細化のプロジェクタ用透過型 LCD が実現する。

更に、例えば入射側から反射防止膜形成した高熱伝導性ガラスの対向基板（ブラックマスク基板含む）、液晶、超薄型電気光学表示素子基板、金属支持基板の材料構成、又は反射防止膜形成した高熱伝導性ガラスの防塵ガラス、高熱伝導性ガラスの対向基板（ブラックマスク基板含む）、液晶、超薄型電気光学表示素子基板及び金属支持基板の材料構成とすれば、熱冷却が促進されて高輝度化、高精細化のプロジェクタ用反射型 LCD が実現する。

【0465】

図 4 5 及び図 4 6 に、本発明の直視用の超薄型電気光学表示装置を用いた実装例を示す。

（a）直視用の超薄型透過或いは半透過型 LCD の場合

バックライト内臓のバックライトモジュール 92 表面に光ムラ防止の光拡散板 93 を透明接着剤で貼り合せる。対向基板に直接偏光板 94 を透明接着剤で貼り合せ、且つ透明支持体裏面に直接偏光板 94 を透明接着剤で貼り合せた超薄型の透過或いは半透過型 LCD 100 を透明接着剤で光拡散板に貼り合わせてモールド樹脂 95 封止して透過或いは半透過型 LCD モジュールを作成する。そして、PCB（Printed Circuit Board）96 の所定位置にセットして、PCB の配線用バンパ電極 97 と超薄型の透過或いは半透過型 LCD の外部取り出し用バンパ電極 98 を接合させ、且つバックライト用配線 99 を PCB の配線用バンパ電極に接続した後にモールド樹脂固着する。

（b）直視用の超薄型反射型 LCD の場合

対向基板に直接偏光板 94 を透明接着剤で貼り合せた超薄型の反射型 LCD 101 を PCB 96 の所定位置にセットし、その外部取り出し用バンパ電極 98 と PCB の配線用バンパ電極 97 を接合させた後にモールド樹脂固着する。

（c）直視用の超薄型下面発光型有機 EL の場合

PCB の所定位置に超薄型の下面発光型有機 EL 102 の耐湿性樹脂側をセットし、その外部取り出し用バンパ電極 98 と PCB の配線用バンパ電極 97 を接合させた後にモ-

ルド樹脂固着する。

(d) 直視用の超薄型上面発光型有機ELの場合

PCBの所定位置に超薄型の上面発光型有機EL103の透明樹脂側をセットし、その外部取り出し用バンプ電極98とPCBの配線用バンプ電極97を接合させた後にモールド樹脂固着する。

【0466】

更に、図47のように、本発明を使用した超薄型エレクトロニクス製品の具体例を示す。

名刺或いはキャッシュカード型超薄型携帯電話（音声入力タイプ）の場合は、多層PCB104の表面に、本発明の超薄型電気光学表示装置105例えば直視用反射型LCD、本発明を応用した超薄型MOSLSI106（DSP回路、CPU回路、映像及び音声メモリ回路、映像信号処理回路、画質補正回路、音声信号処理回路、音声補正回路など）、本発明を応用した超薄型CCD107、超薄型マイク108、超薄型スピーカー109、アンテナ110などをマウントし、その裏面に電源回路内臓リチウムイオンポリマー電池パック111をマウントし、多層PCB間を適当な配線とスルーホールで接続する。

【図面の簡単な説明】

【0467】

【図1】多孔質Si層分離法による透過型LCDの製造工程を示す断面図である。

【図2】多孔質Si層分離法による透過型LCDの製造工程を示す断面図である。

【図3】多孔質Si層分離法による透過型LCDの製造工程を示す断面図であって、(a)は表示領域を示す図、(b)は周辺回路領域を示す図である。

【図4】多孔質Si層分離法による透過型LCDの製造工程を示す表示領域の断面図である。

【図5】多孔質Si層分離法による透過型LCDの製造工程を示す表示領域の断面図である。

【図6】多孔質Si層分離法による透過型LCDの製造工程を示す表示領域の断面図である。

【図7】多孔質Si層分離法による透過型LCDの製造工程を示す表示領域の断面図である。

【図8】多孔質Si層分離法による透過型LCDの製造工程を示す断面図であって、(a)は基板全体を示す図、(b)は表示領域を示す図である。

【図9】多孔質Si層分離法による透過型LCDの製造工程を示す断面図であって、(a)は基板全体を示す図、(b)は表示領域を示す図である。

【図10】多孔質Si層分離法によって作製した透過型LCDを示す断面図であって、(a)は遮光膜無しの場合の透過型LCDを示す図、(b)は遮光膜有りの場合の透過型LCDを示す図である。

【図11】多孔質Si層分離法による反射型LCDの製造工程を示す断面図であって、(a)は表示領域を示す図、(b)は周辺回路領域を示す図である。

【図12】多孔質Si層分離法による反射型LCDの製造工程を示す表示領域の断面図である。

【図13】多孔質Si層分離法によって作成した反射型LCDを示す断面図であって、(a)は表示領域を示す図、(b)は周辺回路領域を示す図である。

【図14】多孔質Si層分離法によって作成した半透過型LCDを示す断面図であって、(a)は透明電極上に凹凸形状の反射電極を形成した場合の半透過型LCDを示す図、(b)は凹凸形状の反射電極上に透明電極を形成した場合の半透過型LCDを示す図である。

【図15】多孔質Si層分離法によって作成した下面発光型有機ELを示す断面図である。

【図16】多孔質Si層分離法によって作成した上面発光型有機ELを示す断面図である。

【図 17】二重多孔質 Si 層分離法による透過型 LCD の製造工程を示す断面図である。

【図 18】二重多孔質 Si 層分離法による透過型 LCD の製造工程を示す断面図である。

【図 19】二重多孔質 Si 層分離法による透過型 LCD の製造工程を示す断面図である。

【図 20】二重多孔質 Si 層分離法による透過型 LCD の製造工程を示す断面図であって、(a) は絶縁層として SiO_2 を形成した場合の例を示す図、(b) は絶縁層として SiO_2 、 Si_3N_4 及び SiO_2 を形成した場合の例を示す図である。

【図 21】二重多孔質 Si 層分離法による透過型 LCD の製造工程を示す断面図である。

【図 22】二重多孔質 Si 層分離法による透過型 LCD の製造工程を示す断面図であって、(a) は表示領域を示す図、(b) は周辺周辺回路領域を示す図である。

【図 23】二重多孔質 Si 層分離法による透過型 LCD の製造工程を示す断面図であって、(a) は表示領域を示す図、(b) は周辺周辺回路領域を示す図である。

【図 24】二重多孔質 Si 層分離法による透過型 LCD の製造工程を示す断面図であって、(a) は表示領域を示す図、(b) は周辺周辺回路領域を示す図である。

【図 25】二重多孔質 Si 層分離法による透過型 LCD の製造工程を示す表示領域の断面図である。

【図 26】二重多孔質 Si 層分離法による反射型 LCD の製造工程を示す断面図であって、(a) は表示領域を示す図、(b) は周辺周辺回路領域を示す図である。

【図 27】水素イオン注入層分離法による透過型 LCD の製造工程を示す断面図である。

【図 28】水素イオン注入層分離法による透過型 LCD の製造工程を示す断面図であって、(a) は表示領域を示す図、(b) は周辺周辺回路領域を示す図である。

【図 29】水素イオン注入層分離法による透過型 LCD の製造工程を示す表示領域の断面図である。

【図 30】水素イオン注入層分離法による透過型 LCD の製造工程を示す表示領域の断面図である。

【図 31】二重水素イオン注入層分離法による透過型 LCD の製造工程を示す断面図である。

【図 32】二重水素イオン注入層分離法による透過型 LCD の製造工程を示す断面図である。

【図 33】二重水素イオン注入層分離法による透過型 LCD の製造工程を示す断面図である。

【図 34】二重水素イオン注入層分離法による透過型 LCD の製造工程を示す断面図であって、(a) は表示領域を示す図、(b) は周辺周辺回路領域を示す図である。

【図 35】二重水素イオン注入層分離法による透過型 LCD の製造工程を示す表示領域の断面図である。

【図 36】二重水素イオン注入層分離法による透過型 LCD の製造工程を示す表示領域の断面図である。

【図 37】多孔質 Si 層・水素イオン注入層分離法による透過型 LCD の製造工程を示す断面図である。

【図 38】多孔質 Si 層・水素イオン注入層分離法による透過型 LCD の製造工程を示す断面図である。

【図 39】多孔質 Si 層・水素イオン注入層分離法による透過型 LCD の製造工程を示す断面図である。

【図 40】本発明の実施の形態における高圧流体ジェット噴射剥離装置の概略断面図である。

【図 41】二重多孔質 Si 層分離法による電気光学表示装置の製造工程を示す断面図

である。

【図 4 2】種子基板分離後の支持基板表面周辺部の C 面取りを説明するための断面図である。

【図 4 3】デュアルマイクロレンズ（ダブルマイクロレンズ）構造のプロジェクト用透過型 LCD を示す断面図である。

【図 4 4】プロジェクト用透過型 LCD 及び反射型 LCD を示す断面図である。

【図 4 5】本発明の直視用の超薄型電気光学表示装置を用いた実装例を示す断面図（1）である。

【図 4 6】本発明の直視用の超薄型電気光学表示装置を用いた実装例を示す断面図（2）である。

【図 4 7】本発明を使用した超薄型エレクトロニクス製品の具体例を示す断面図である。

【図 4 8】（A）の多孔質半導体層分離法による LCD および有機 EL の組立法を示す図である。

【図 4 9】（B）の二重多孔質半導体層分離法による LCD および有機 EL の組立法を示す図である。

【図 5 0】（C）のイオン注入層分離法による LCD および有機 EL の組立法を示す図である。

【図 5 1】（D）の二重イオン注入層分離法による LCD および有機 EL の組立法を示す図である。

【図 5 2】（E）の多孔質半導体層・イオン注入層分離法による LCD および有機 EL の組立法を示す図である。

【符号の説明】

【0468】

10 Si 基板

11a, 11c, 31a, 31c, 34a, 34c, 53, 55 低多孔質 Si 層

11b, 31b, 34b, 54 高多孔質 Si 層

12a, 12b, 32, 35, 56, 58 単結晶 Si 層

13a, 13b SiO₂層

14 ポリ Si 層

15a ポリ Si TFT 部

15b 単結晶 Si TFT 部

16 透明樹脂

17 金属膜

18a, 18b 透明電極

19a 反射電極

20a, 20b 配向膜

21 対向基板

22 シール剤

23 UV テープ

24 透明支持基板

25a 透明接着剤

25b 接着剤

26a, 26c 低反射及び遮光膜

26b, 26d 反射膜

27 配線層 28 保護膜

29 金属支持基板

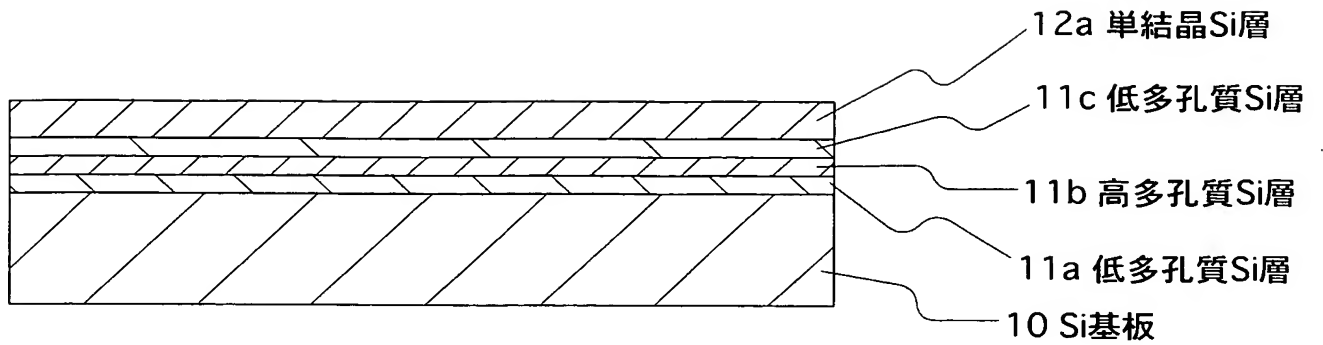
30, 43, 50 種子基板

33, 40, 52 支持基板

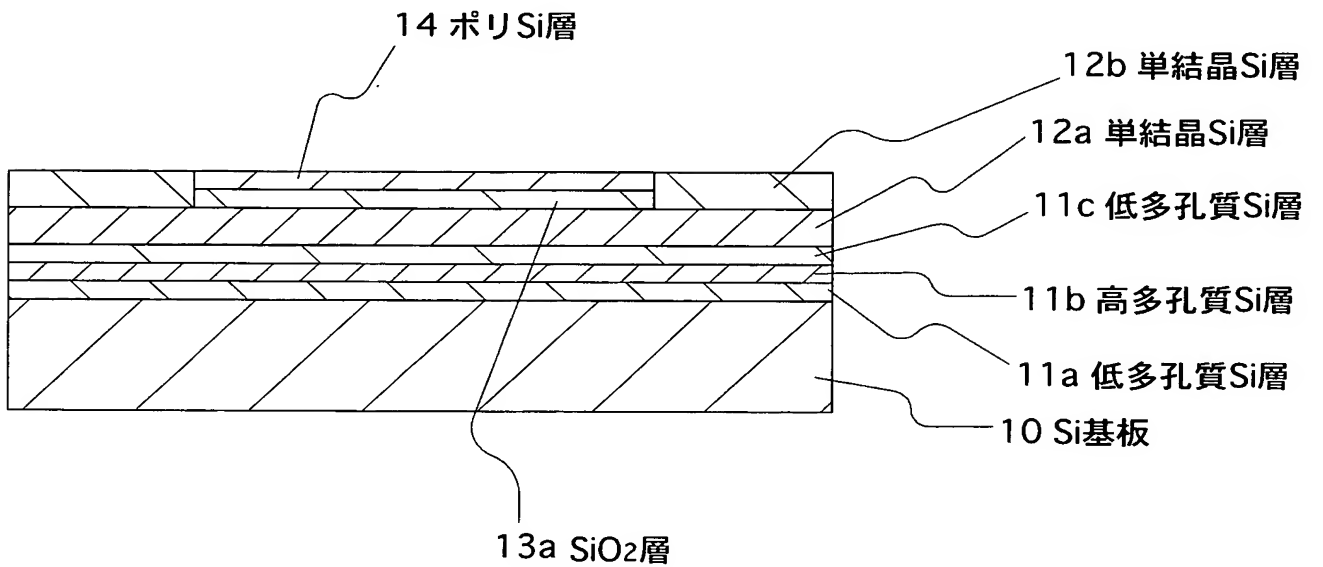
36, 42, 57 絶縁層

- 36a SiO₂層
- 36b Si₃N₄層
- 37 遮光用金属層
- 41 水素イオン注入層
- 41a, 44a, 45a, 59 歪み層
- 44, 45 水素イオン注入層 (単結晶Si層)
- 60a 金属電極
- 60b 有機EL発光層
- 60c 透明電極
- 61 耐湿性透明樹脂
- 62 溝
- 63 適度な凹凸形状の感光性樹脂膜
- 64 適度な凹凸形状の反射電極
- 65, 66 外部取り出し電極 (バンプ)
- 70 液晶
- 80 ガードリングストッパ
- 81a, 81b ホルダ
- 82 高圧流体ジェット
- 83 微細ノズル
- 84 スリット孔
- 85 高屈折率透明樹脂
- 86 透明ガラス基板
- 87 フレキ基板
- 88 低反射膜付き防塵ガラス
- 89 金属枠
- 90 高熱伝導性モールド樹脂
- 91 見切り版
- 92 バックライトモジュール
- 93 光拡散板
- 94 偏光板
- 95 モールド樹脂
- 96 PCB
- 97 PCBの配線用バンプ電極
- 98 外部取り出し用バンプ電極
- 99 バックライト用配線
- 100 超薄型の透過／半透過型LCD
- 101 超薄型の反射型LCD
- 102 超薄型の下面発光型有機EL
- 103 超薄型の上面発光型有機EL
- 104 多層PCB
- 105 本発明の超薄型電気光学表示装置
- 106 本発明を応用した超薄型MOSLSI
- 107 本発明を応用した超薄型CCD
- 108 超薄型マイク
- 109 超薄型スピーカー
- 110 アンテナ
- 111 電源回路内臓リチウムイオンポリマー電池パック

【書類名】 図面
【図 1】

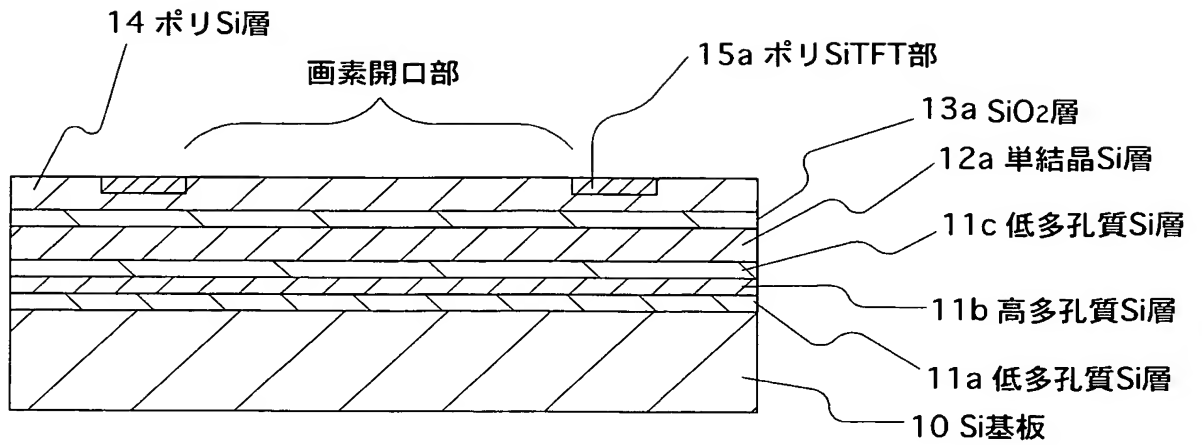


【図 2】

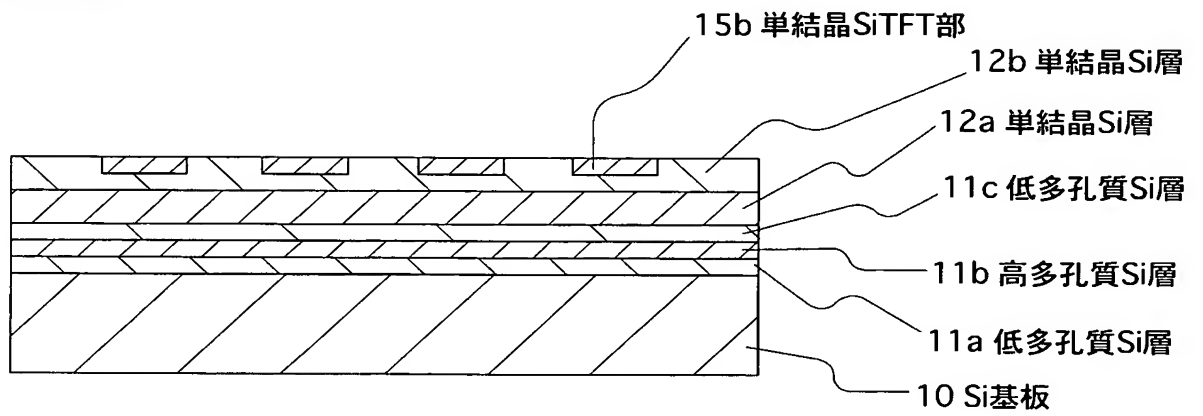


【図 3】

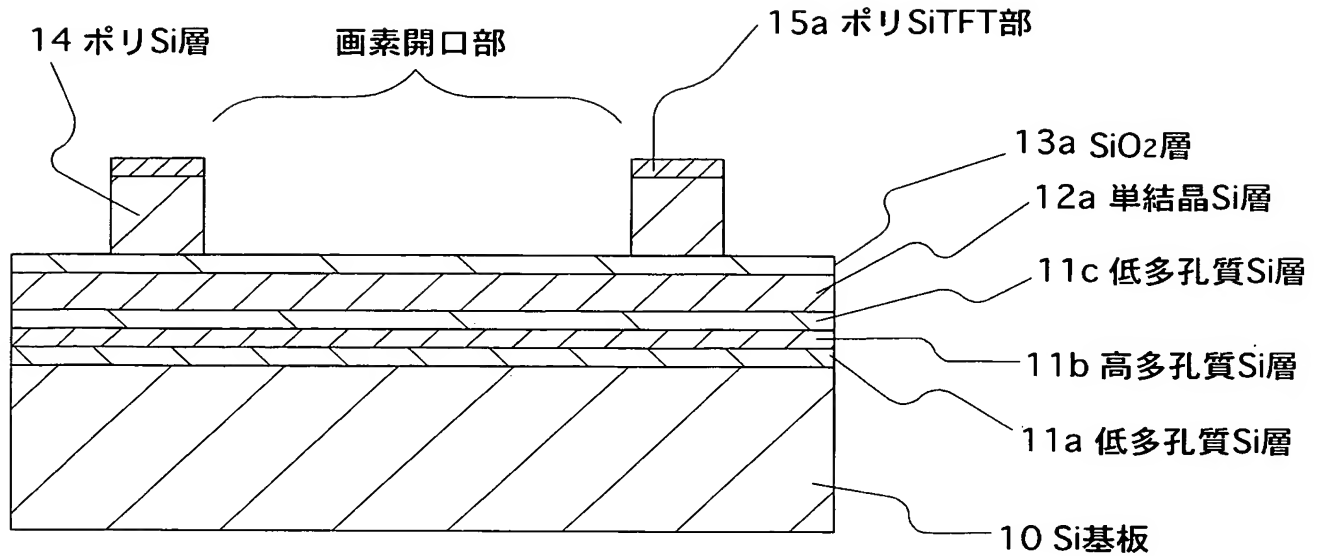
(a)表示領域



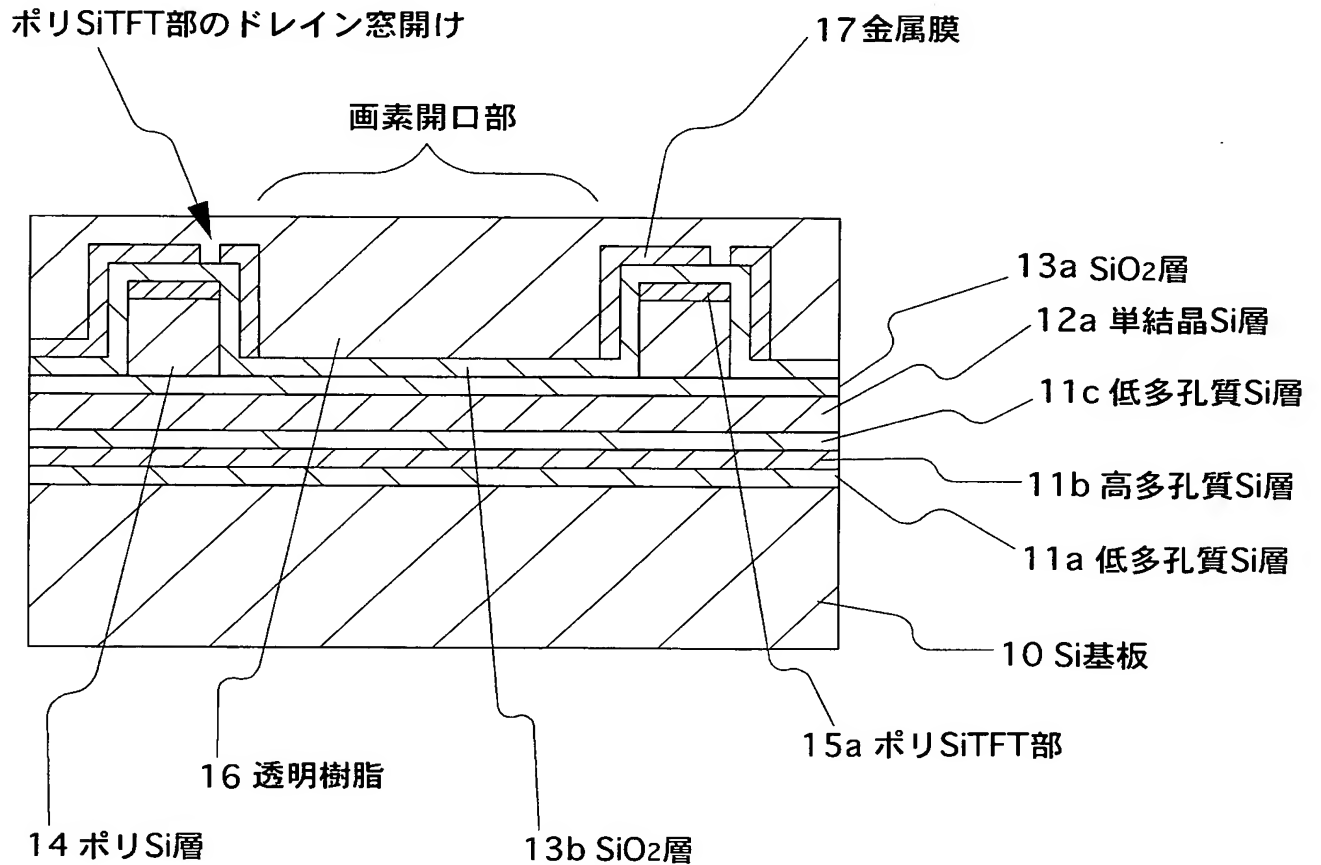
(b)周辺回路領域



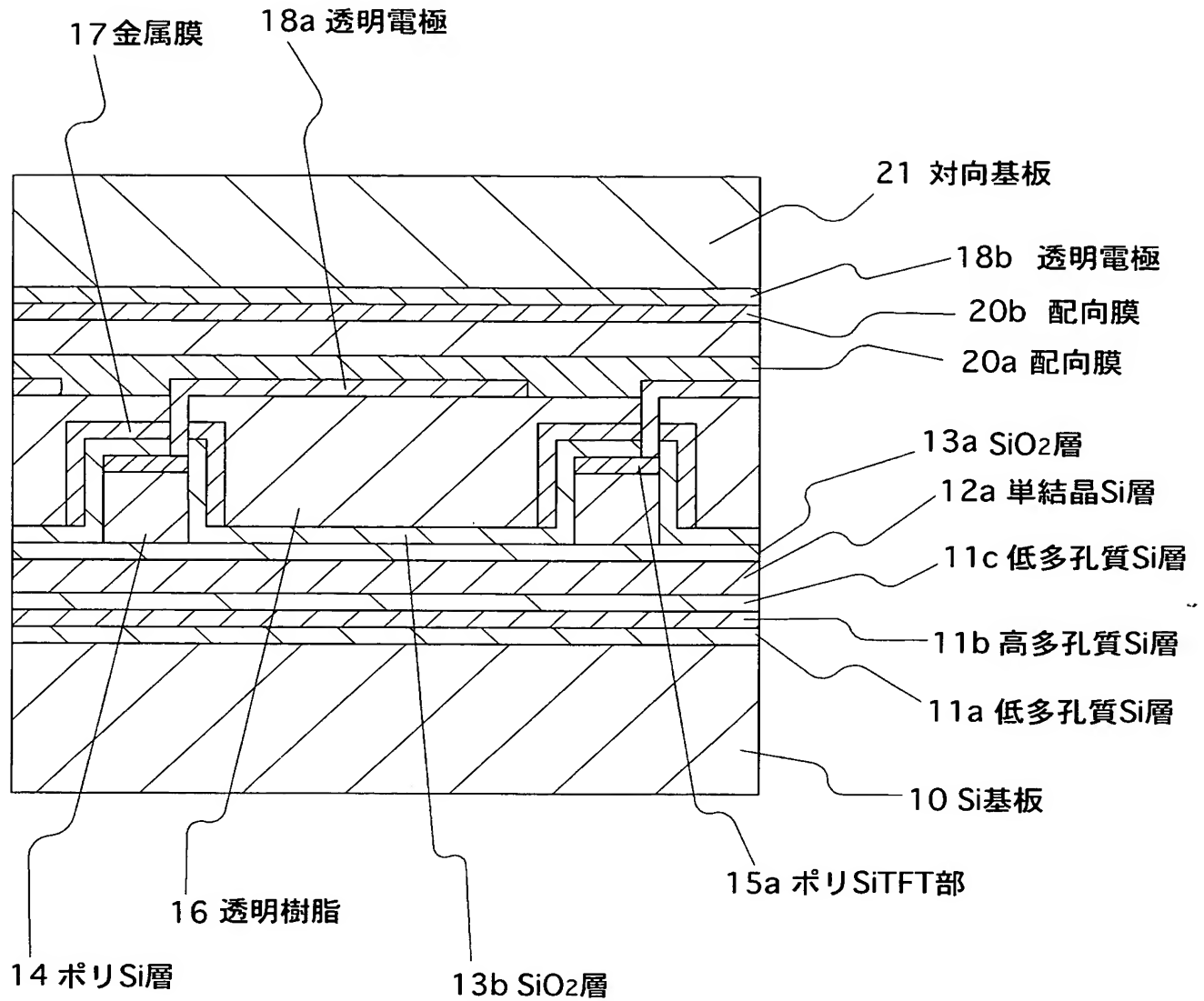
【図 4】



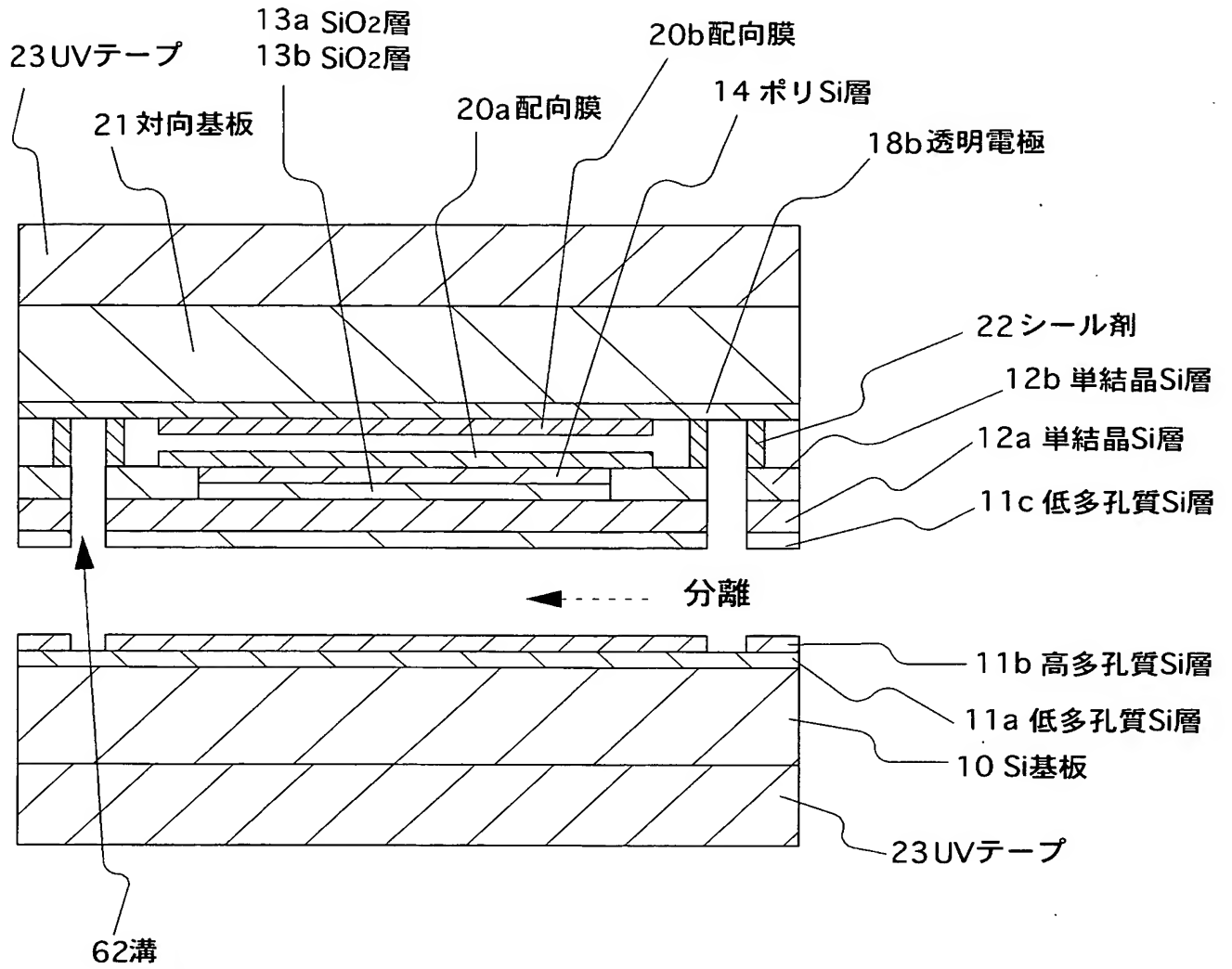
【図 5】



【図 6】

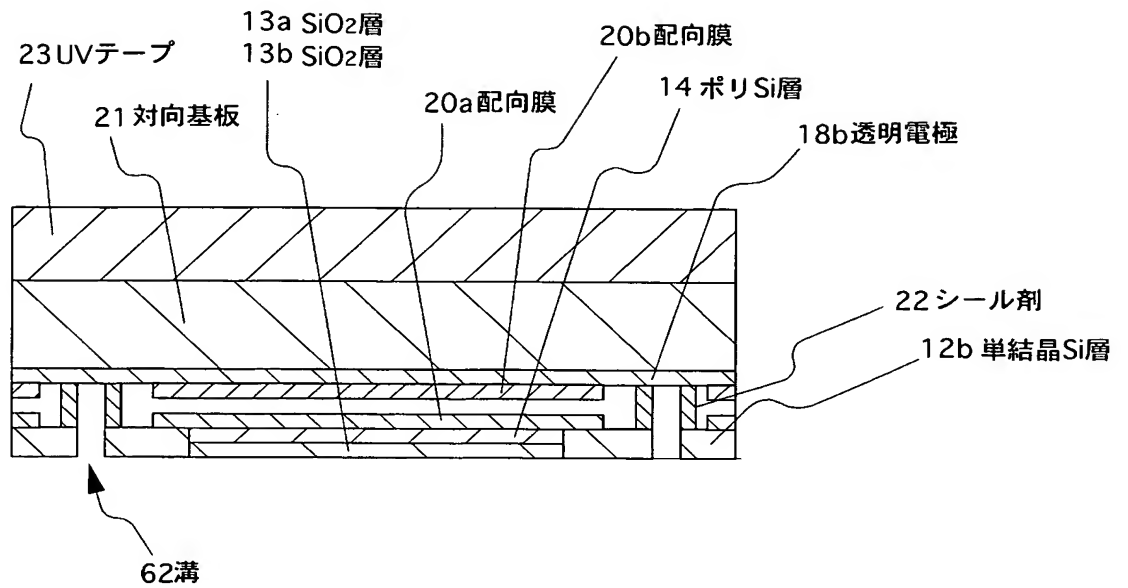


【図 7】

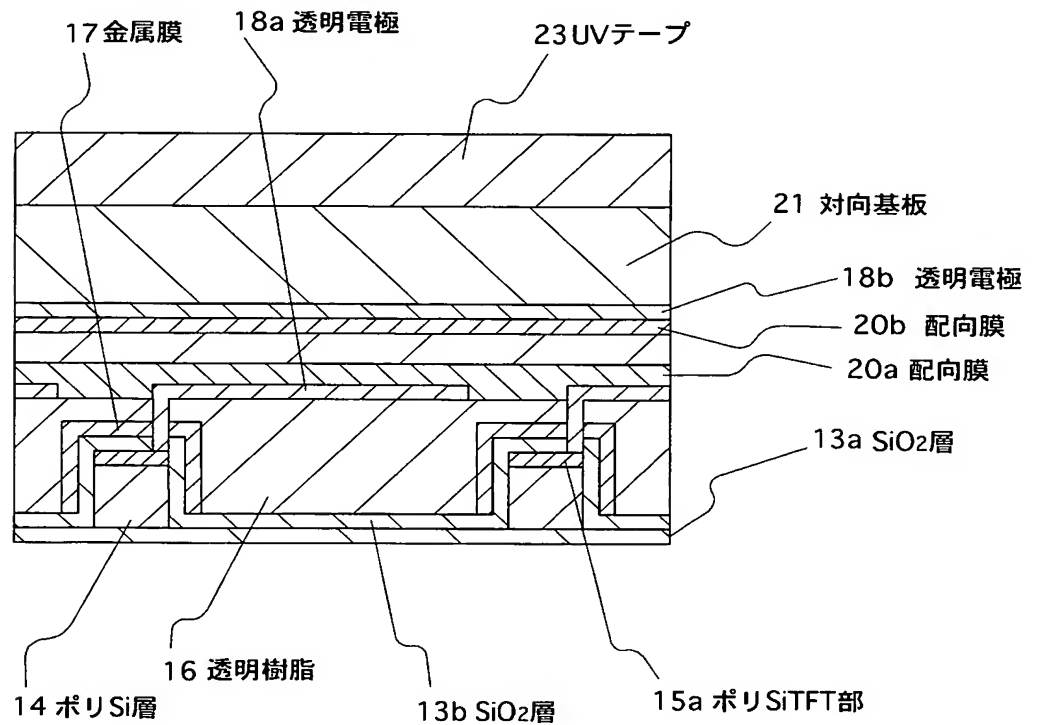


【図 8】

(a) 基板全体

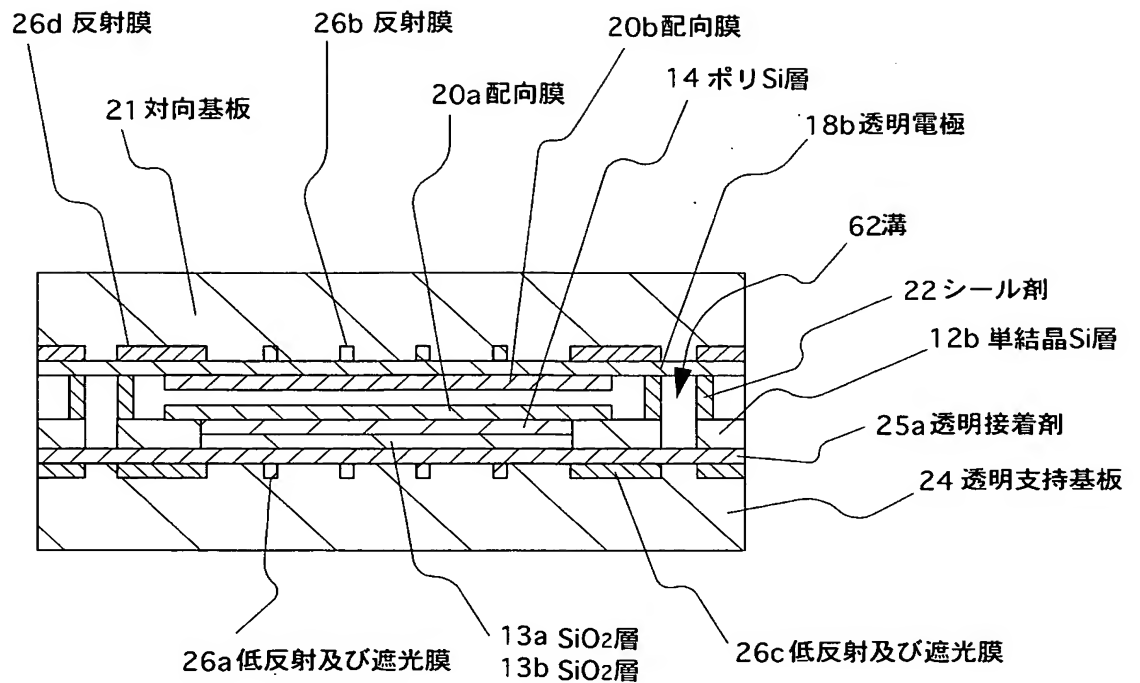


(b) 表示領域

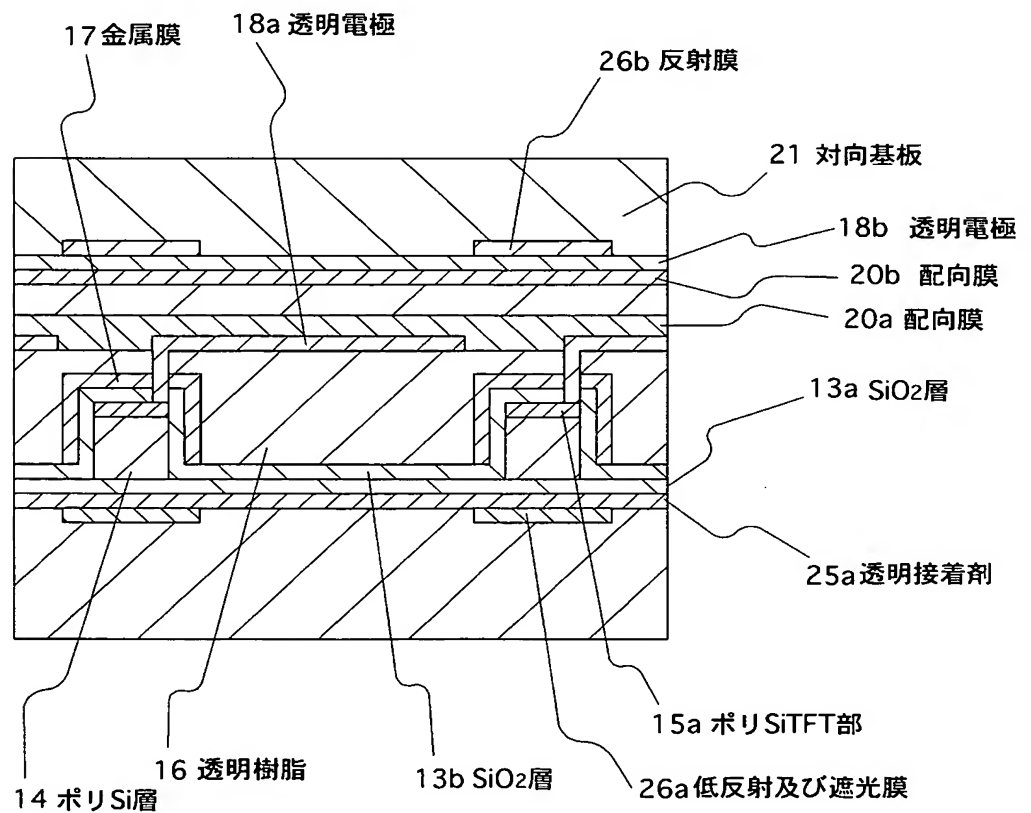


【図 9】

(a) 基板全体

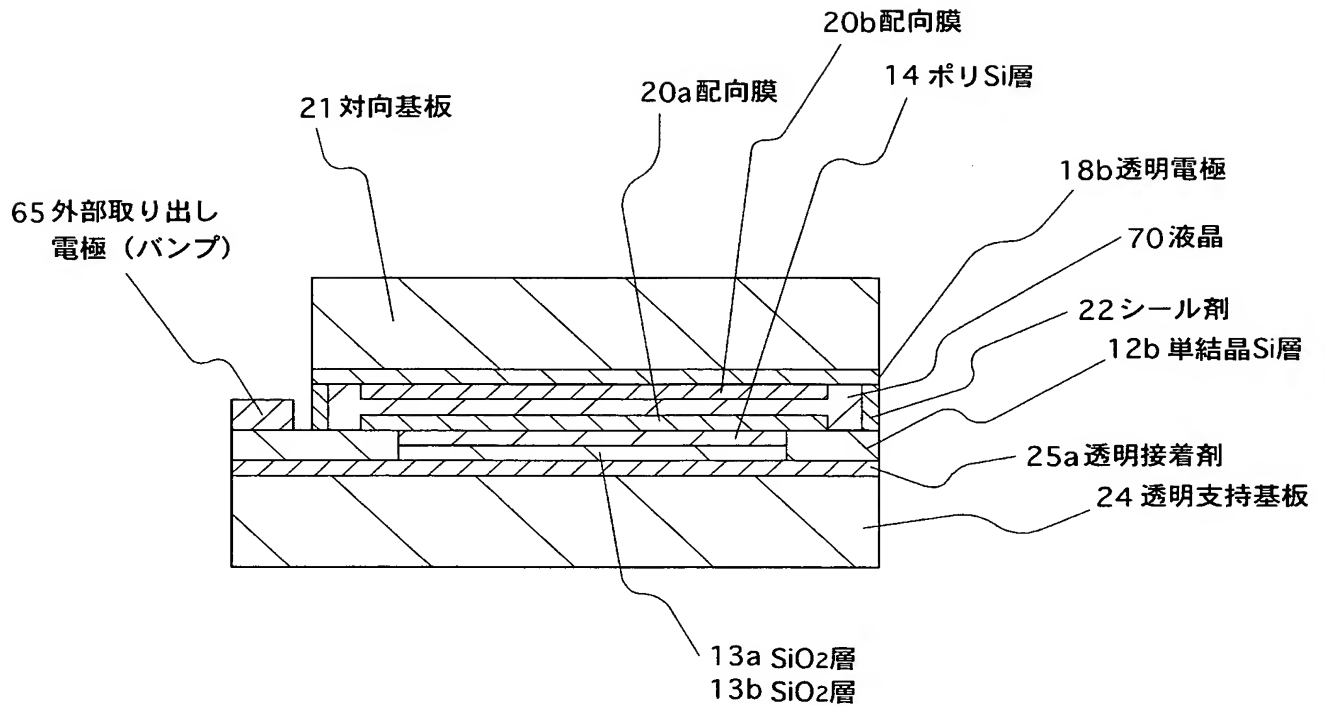


(b) 表示領域

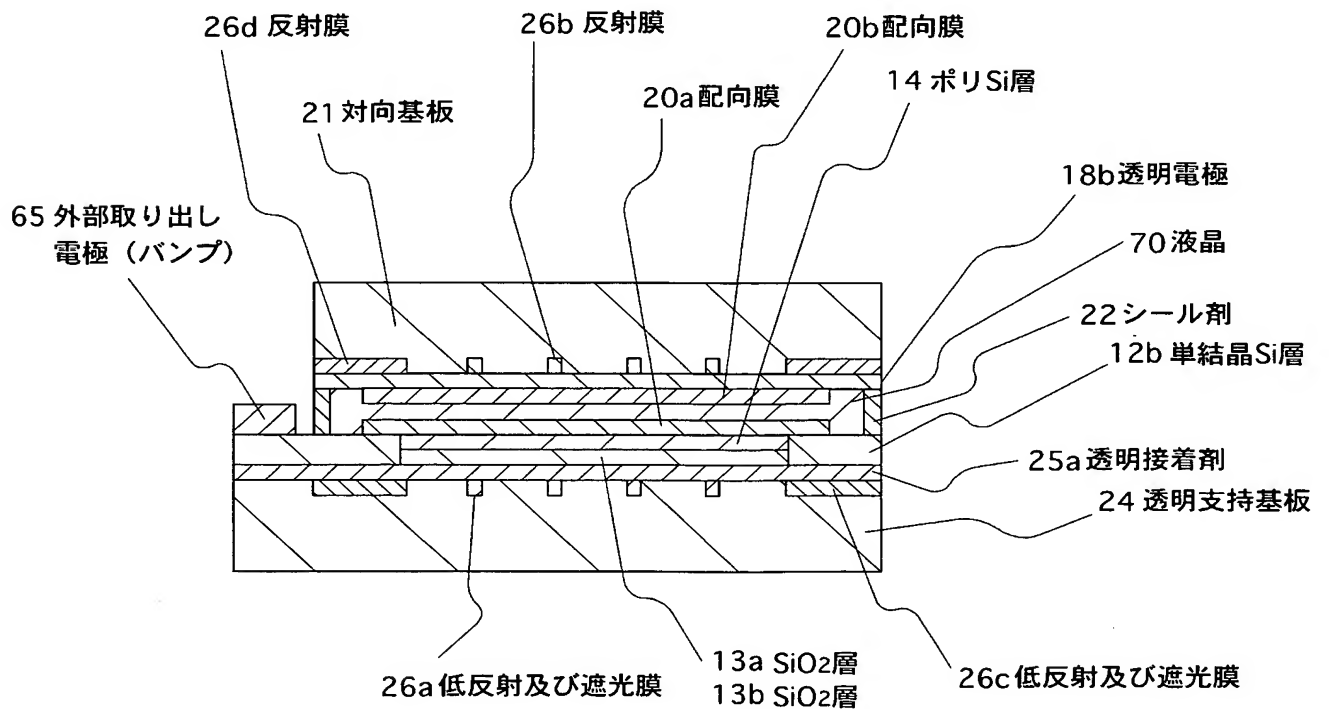


【図 10】

(a) 遮光膜無しの場合

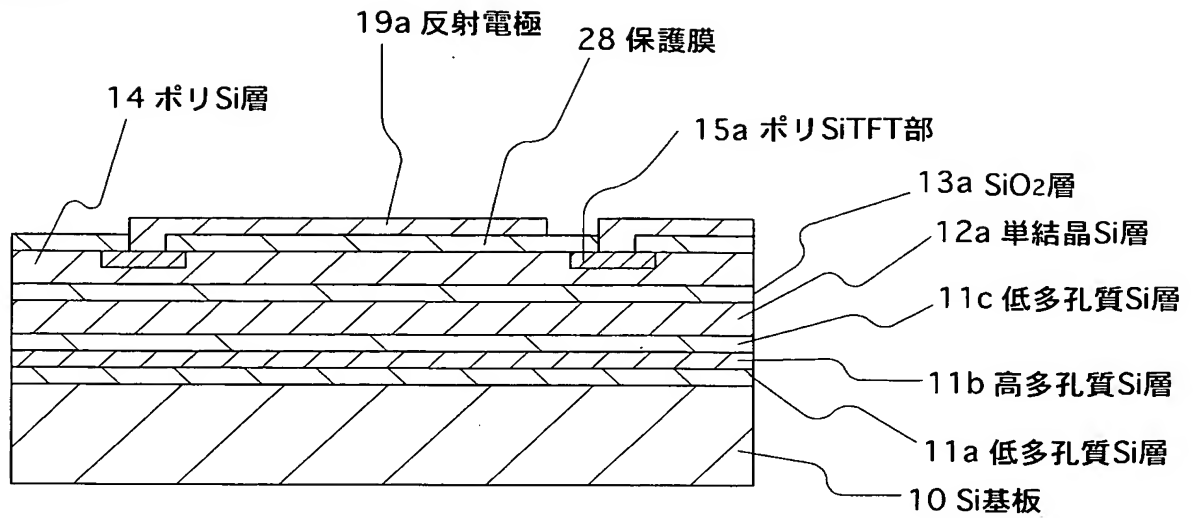


(a) 遮光膜有りの場合

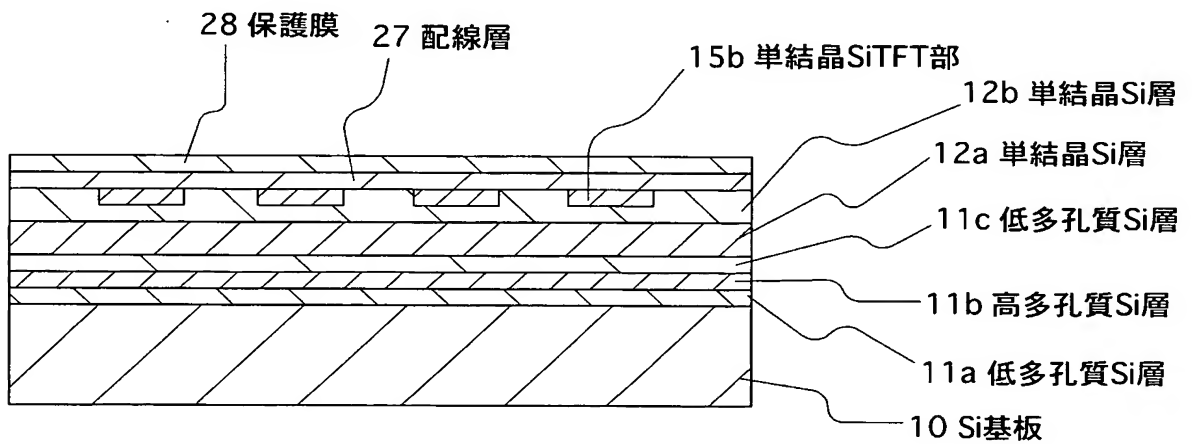


【図 11】

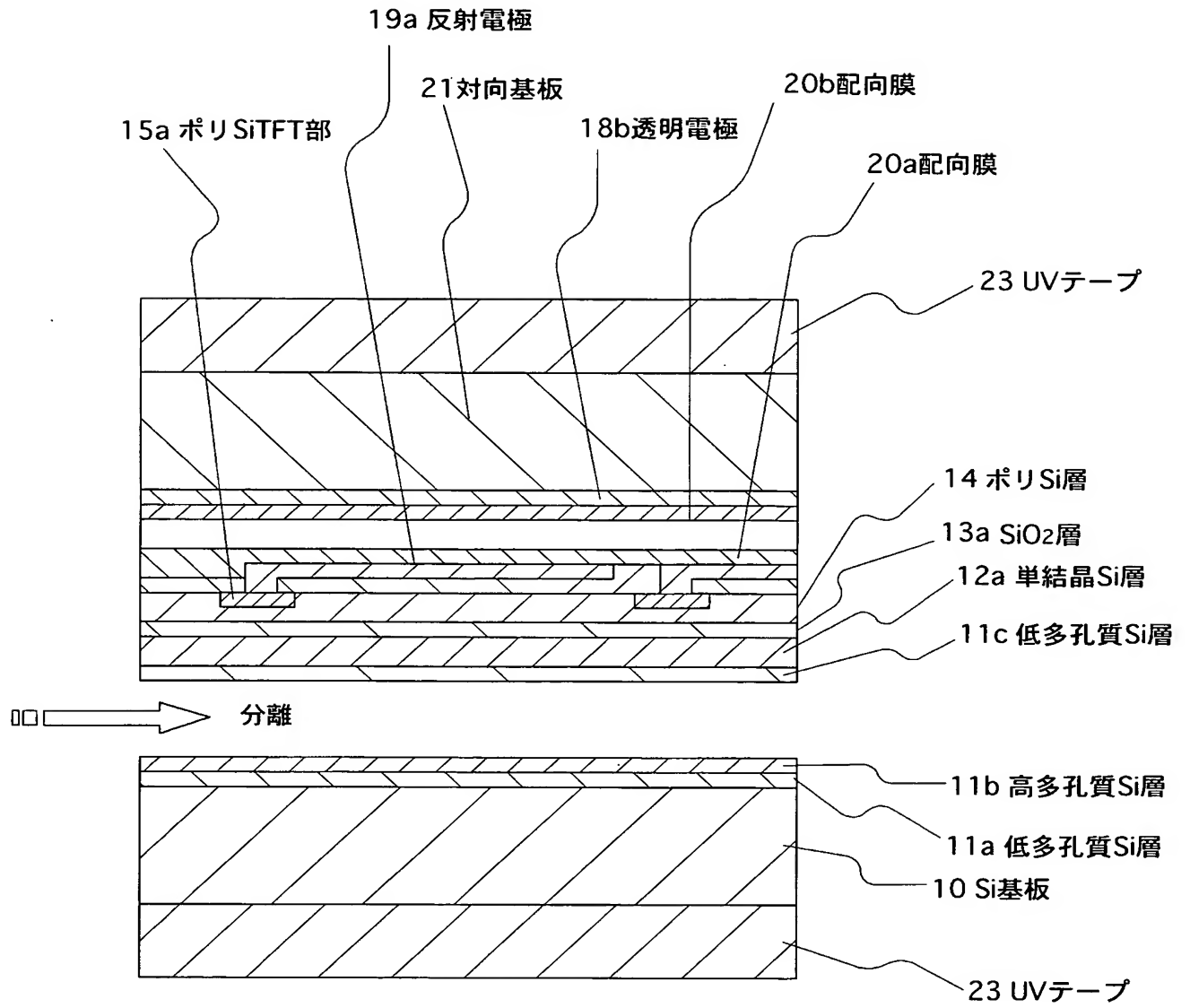
(a) 表示領域



(b) 周辺回路領域

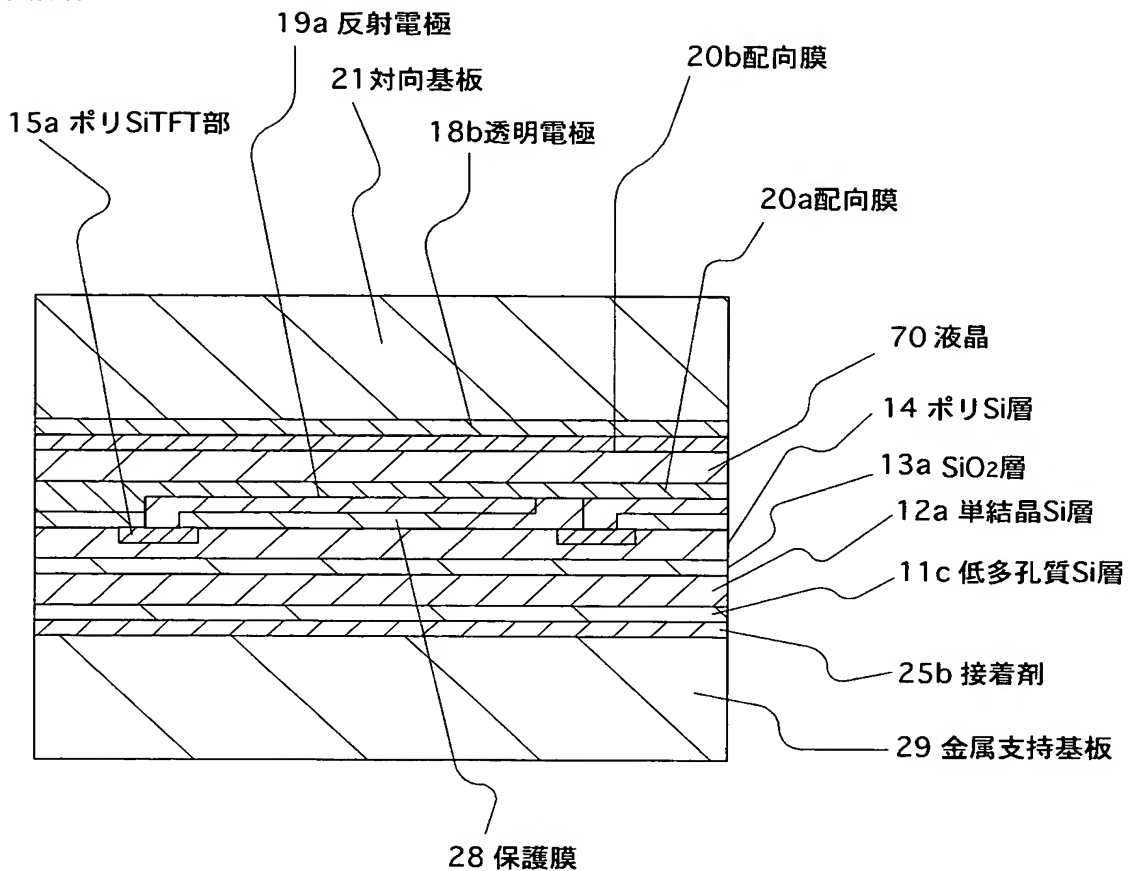


【図 12】

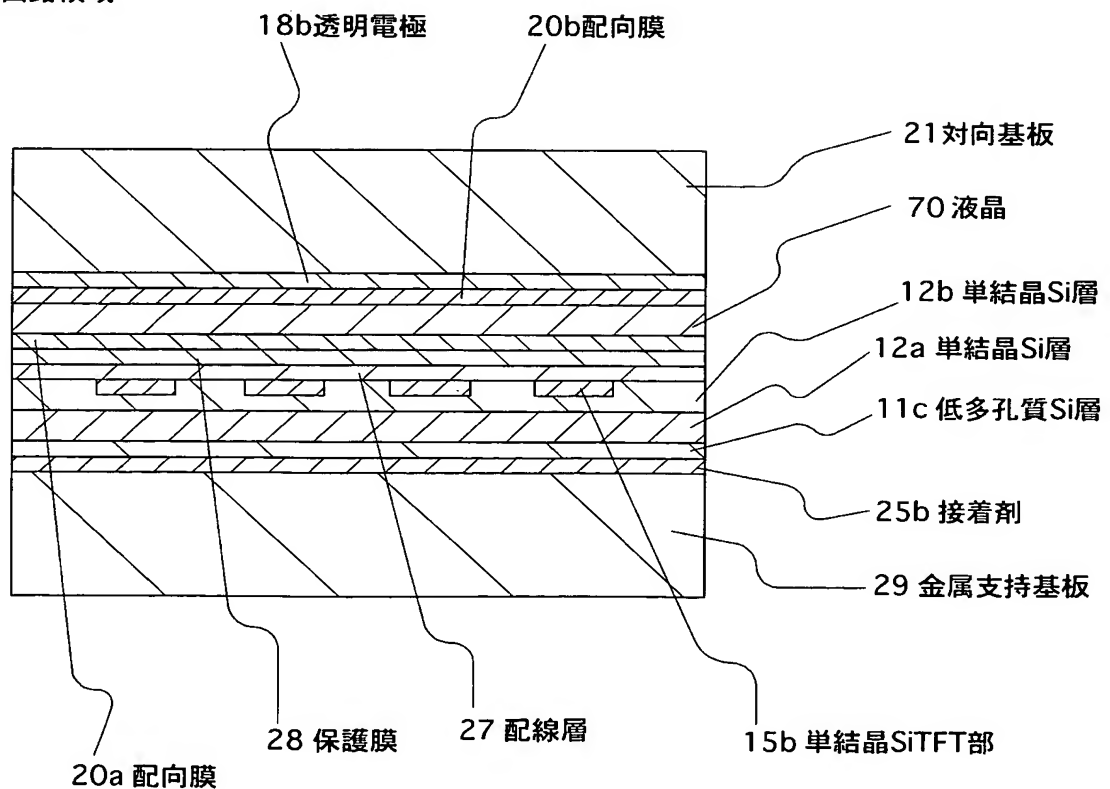


【図 13】

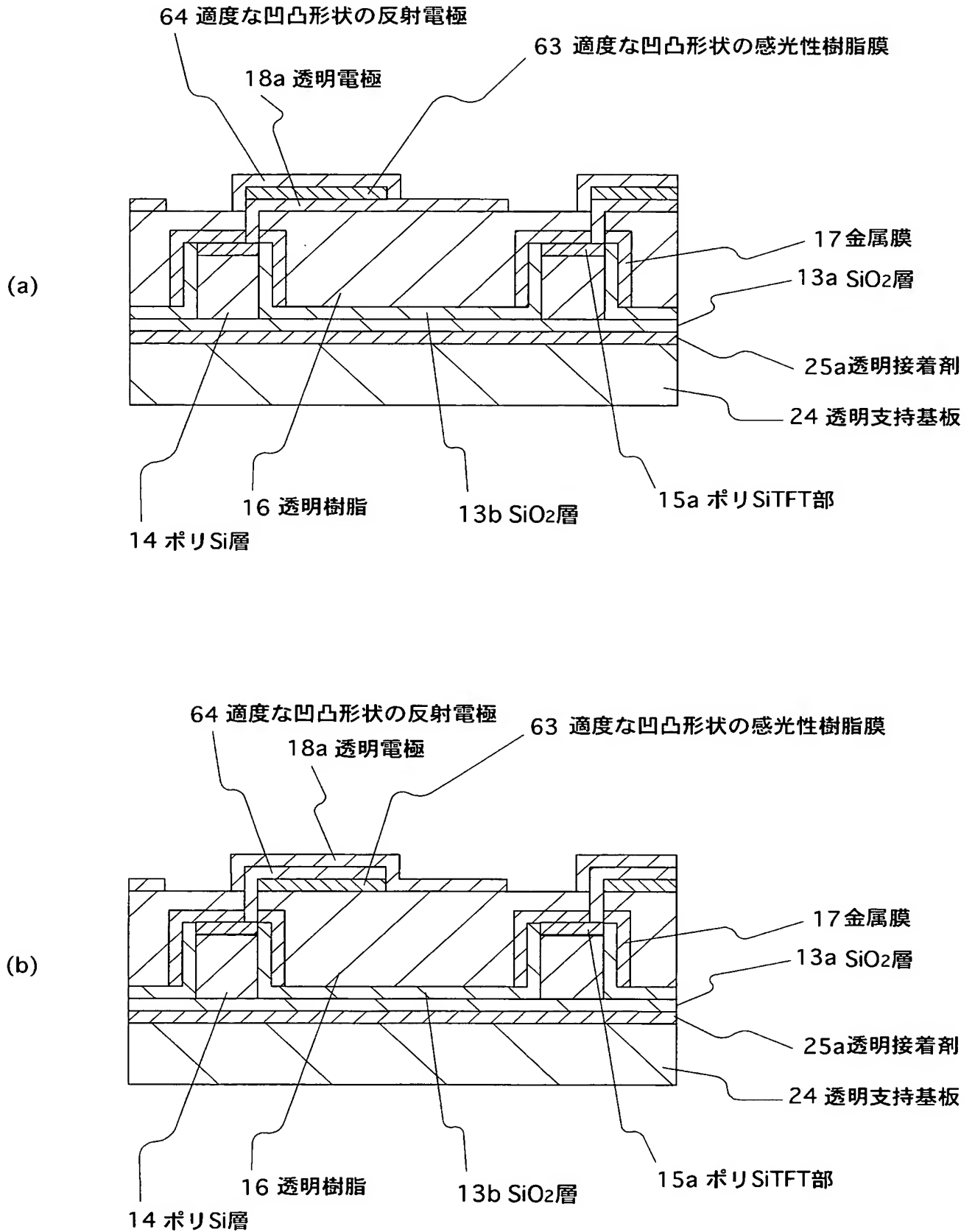
(a) 表示領域



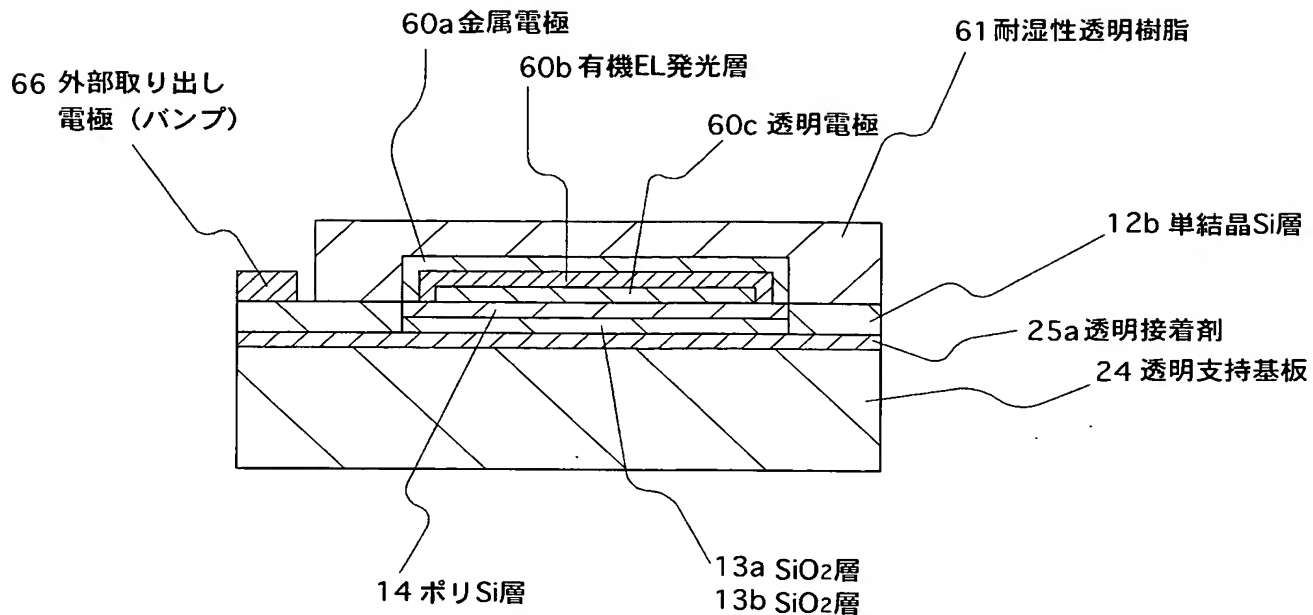
(b) 周辺回路領域



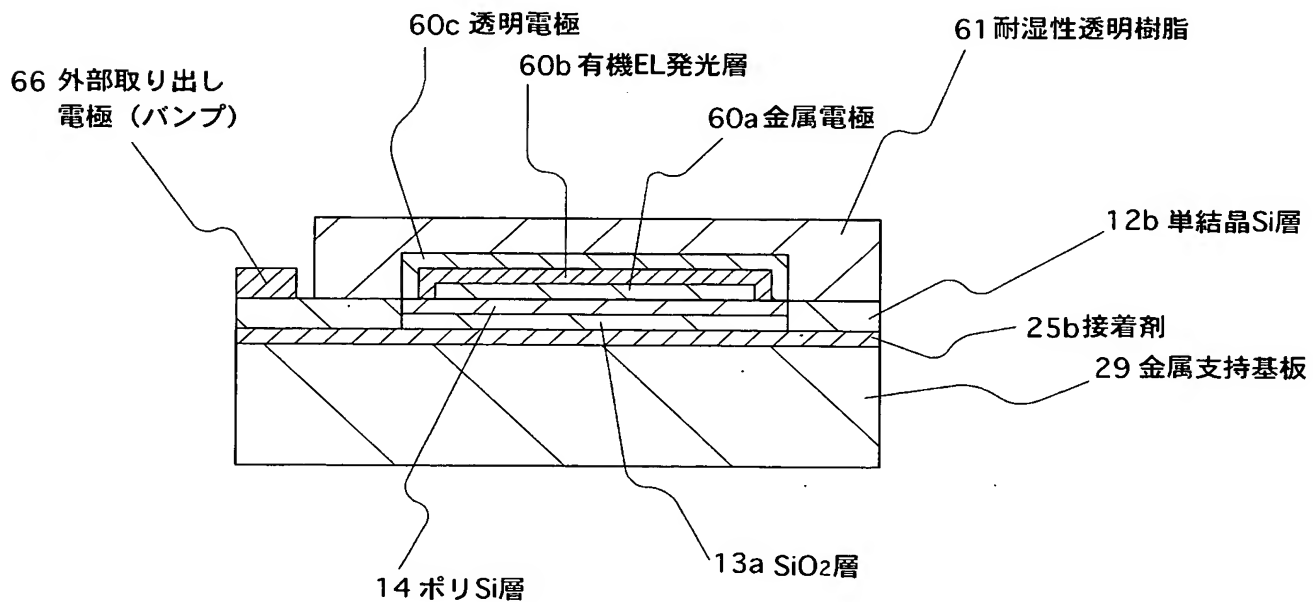
【図 14】



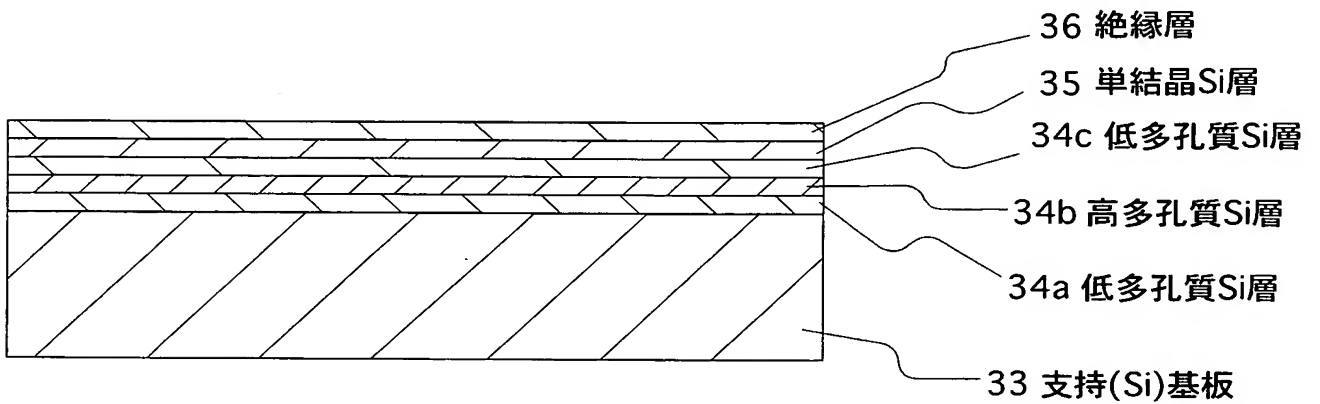
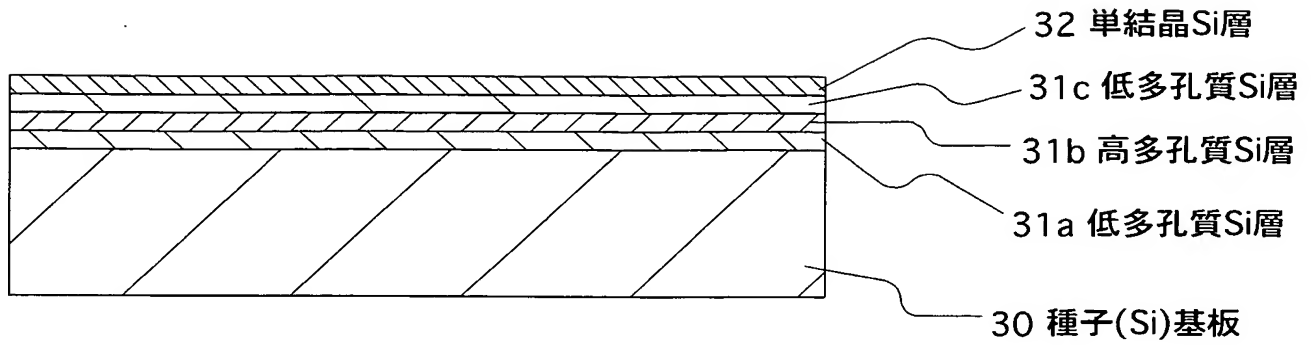
【図 15】



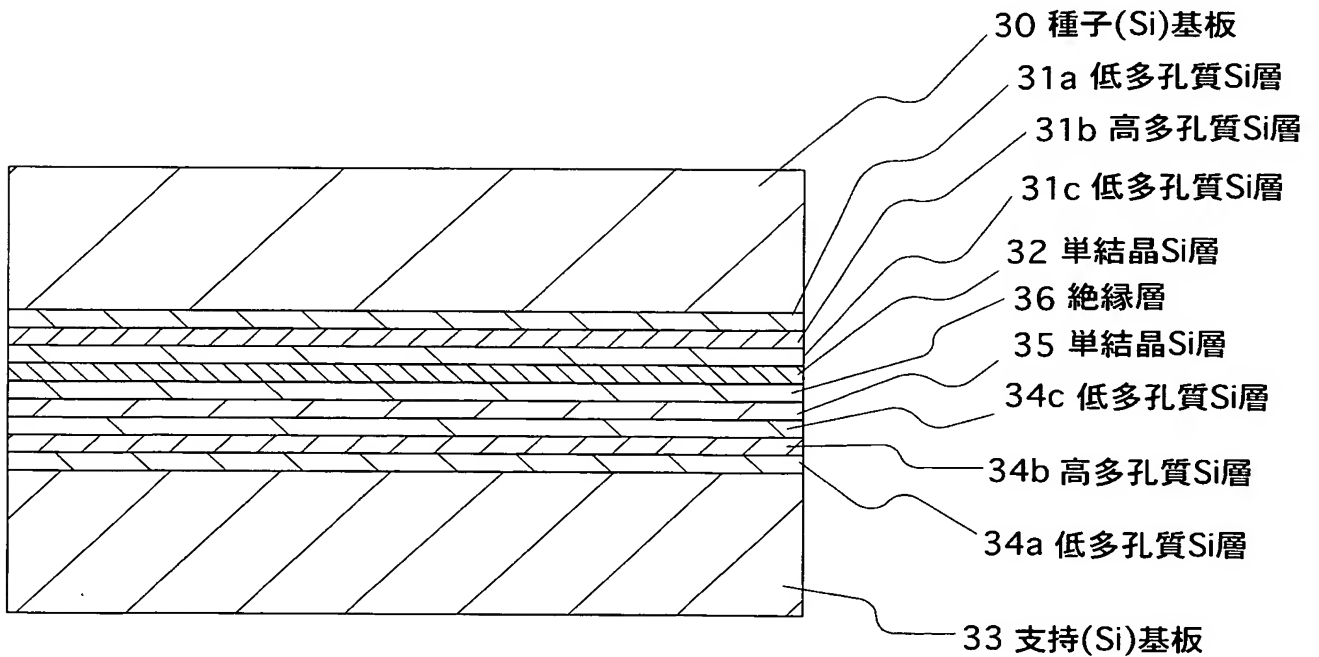
【図 16】



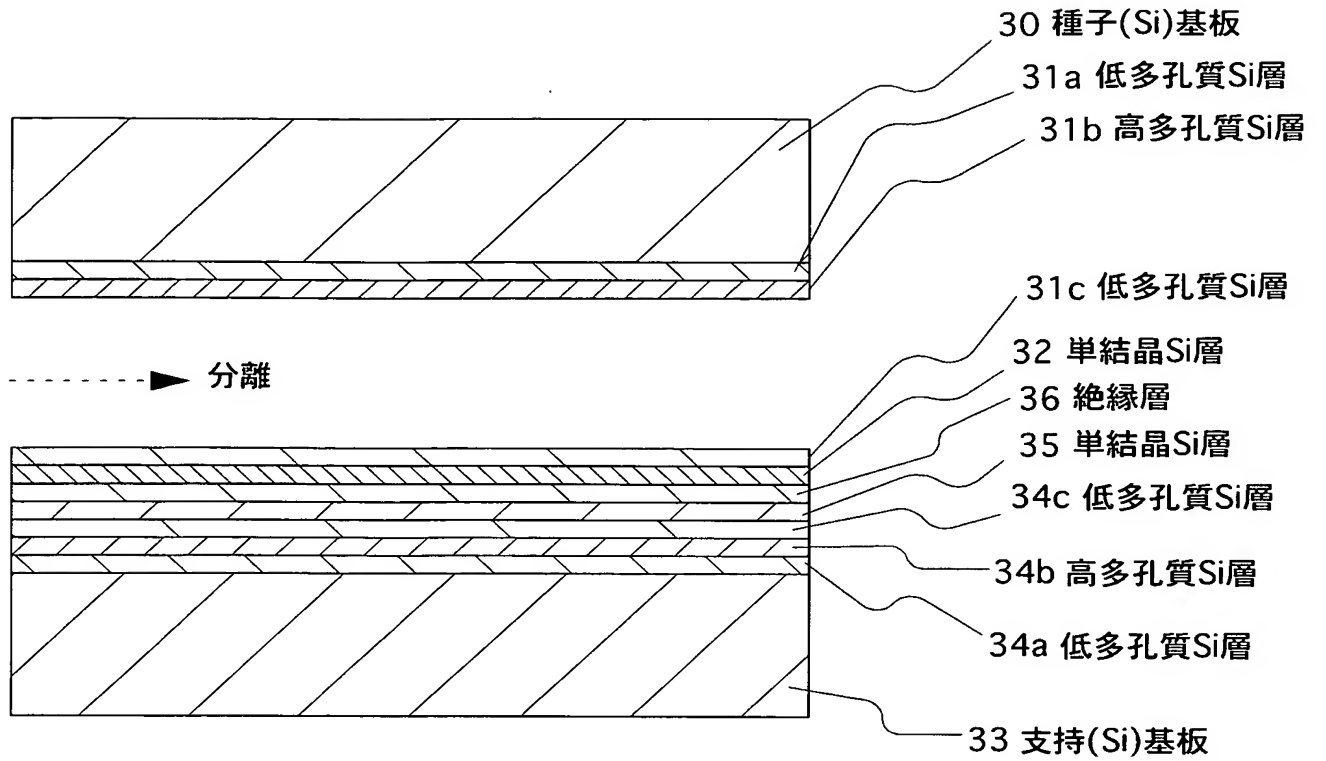
【図 17】



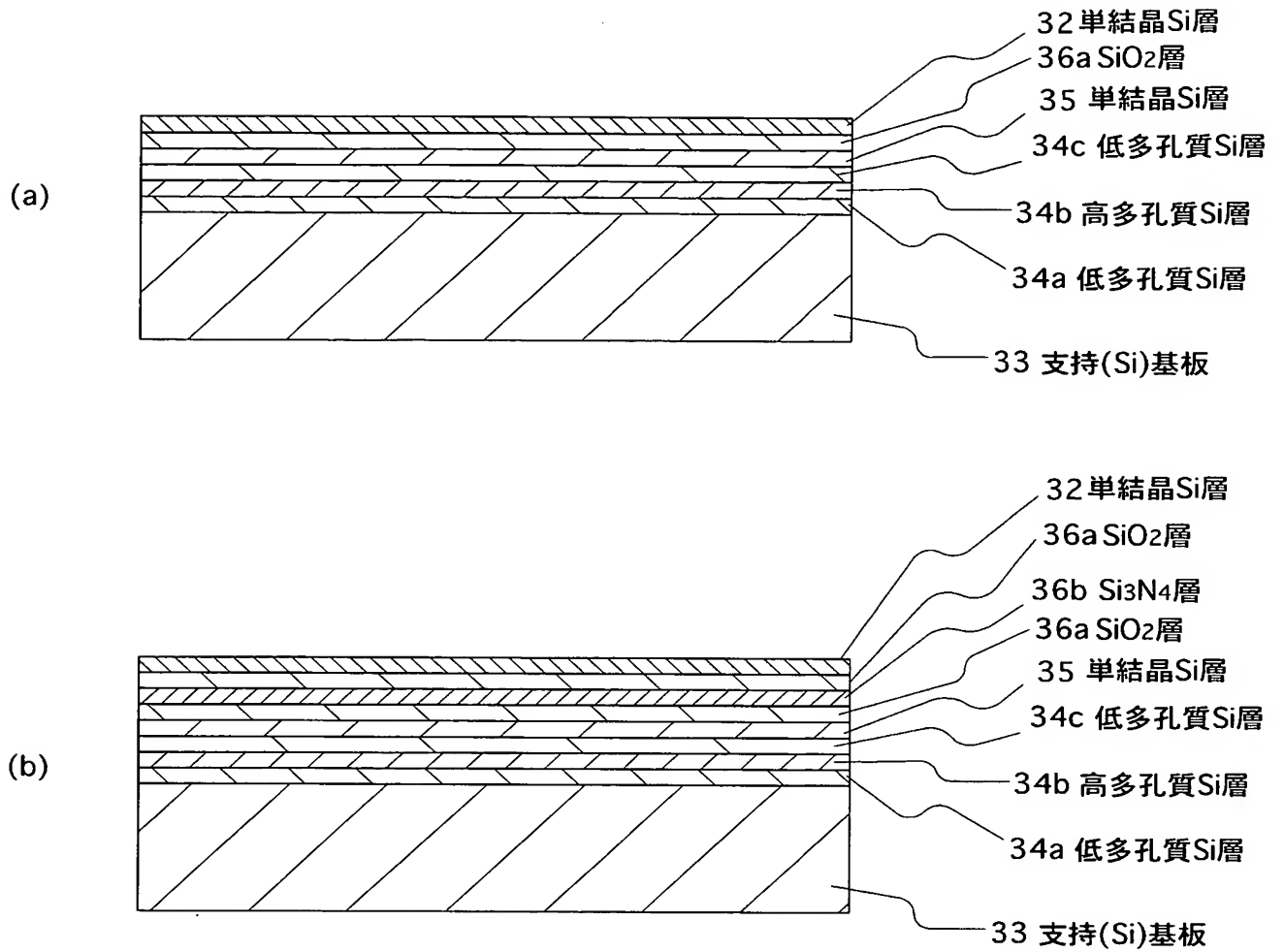
【図 18】



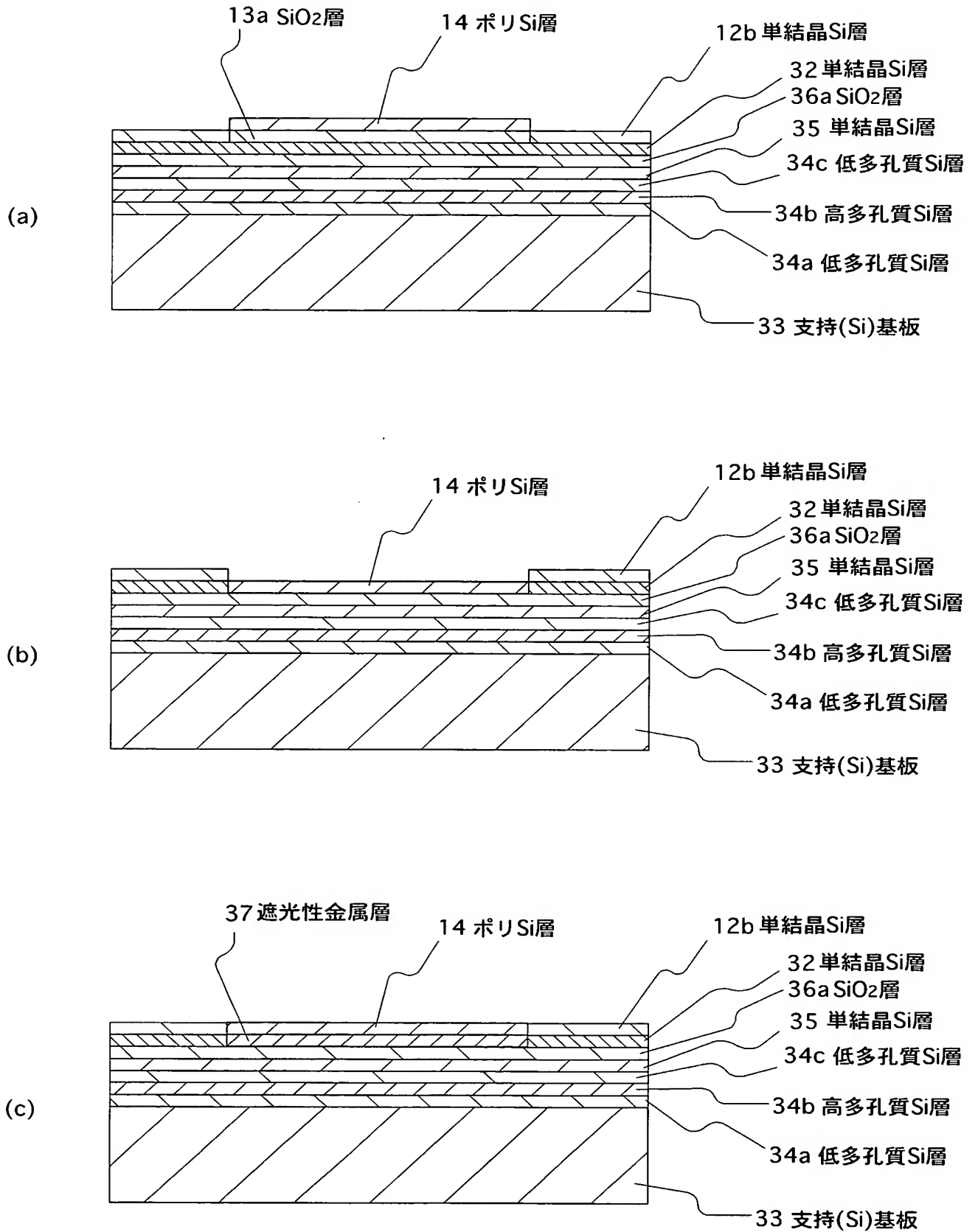
【図 19】



【図 20】

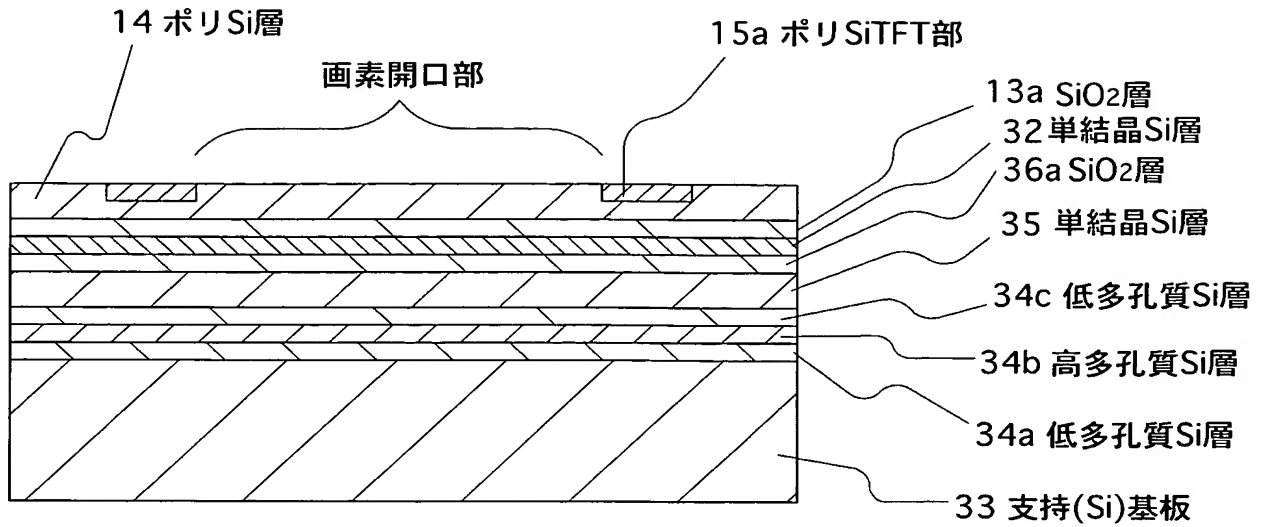


【図 21】

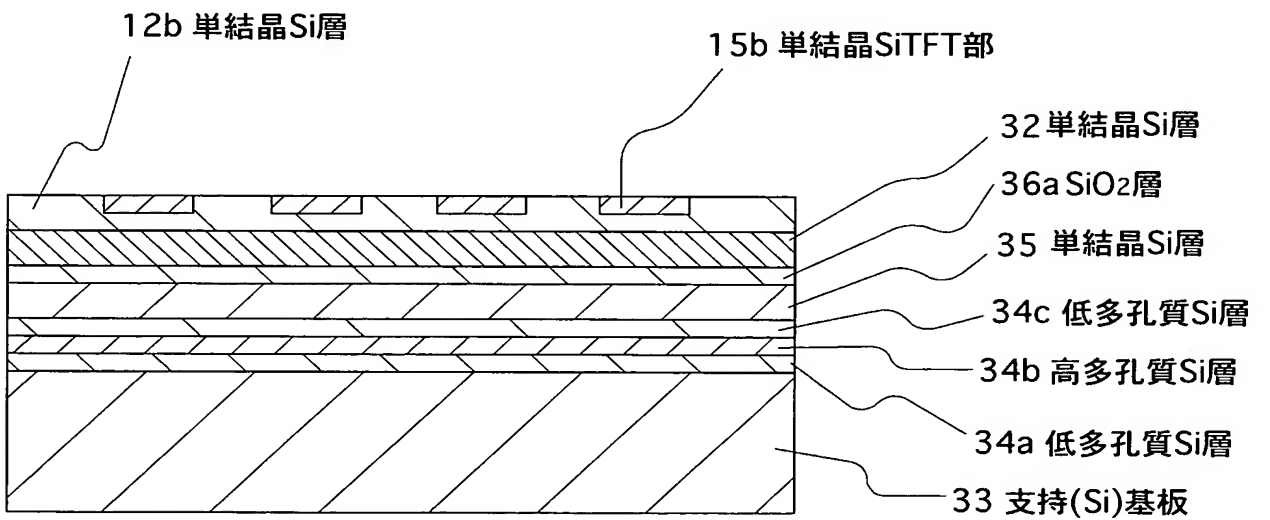


【図 22】

(a) 表示領域

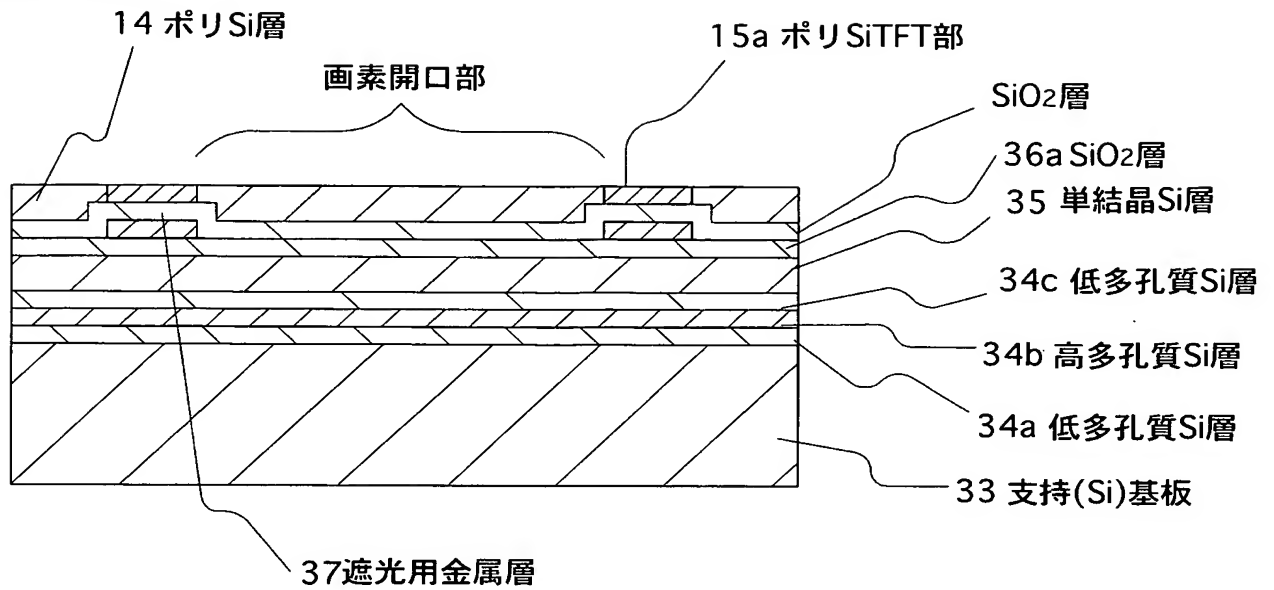


(b) 周辺回路領域

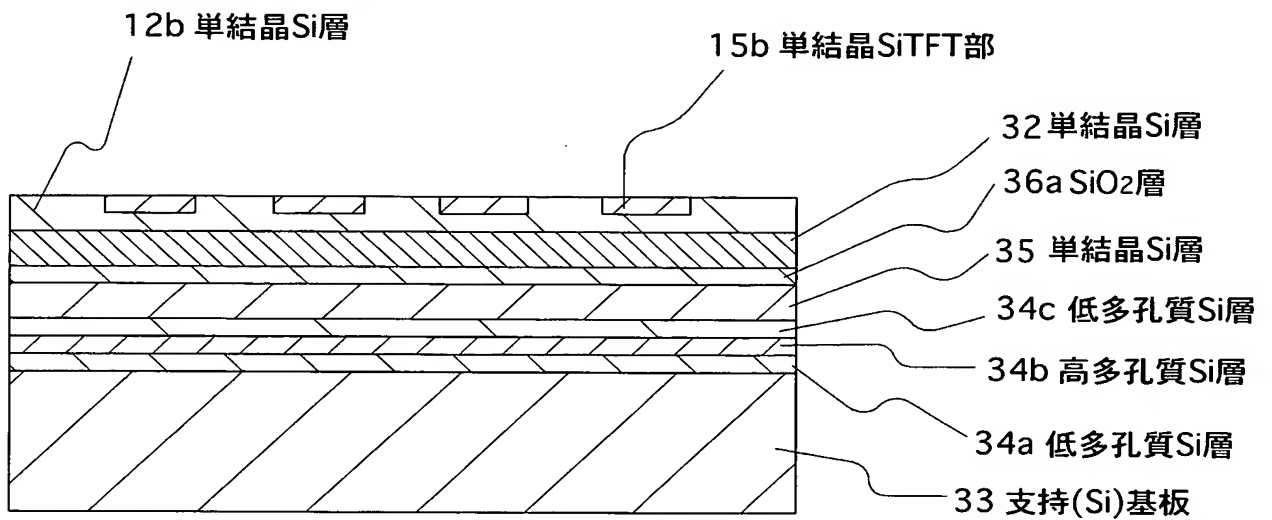


【図 23】

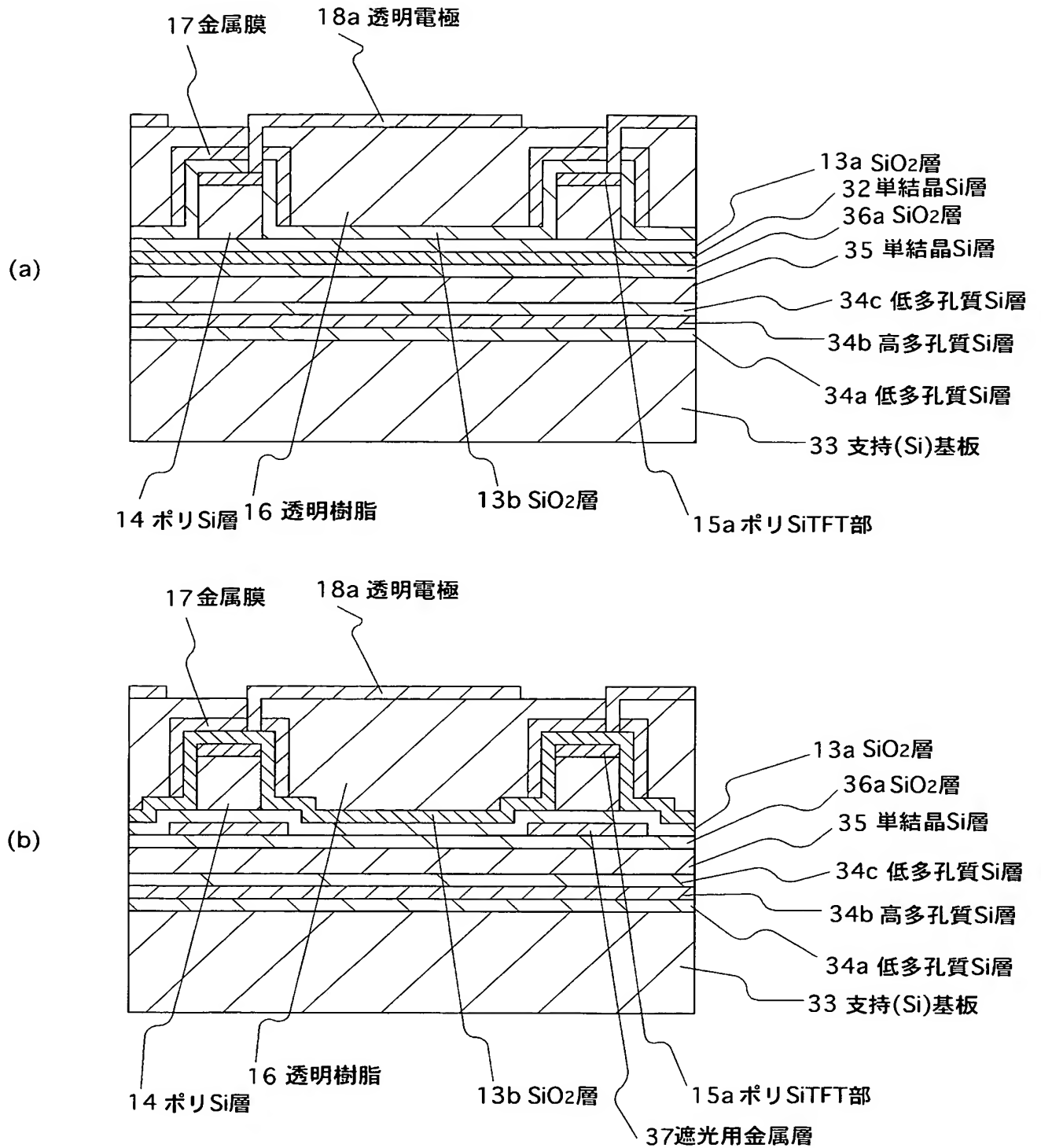
(a)表示領域



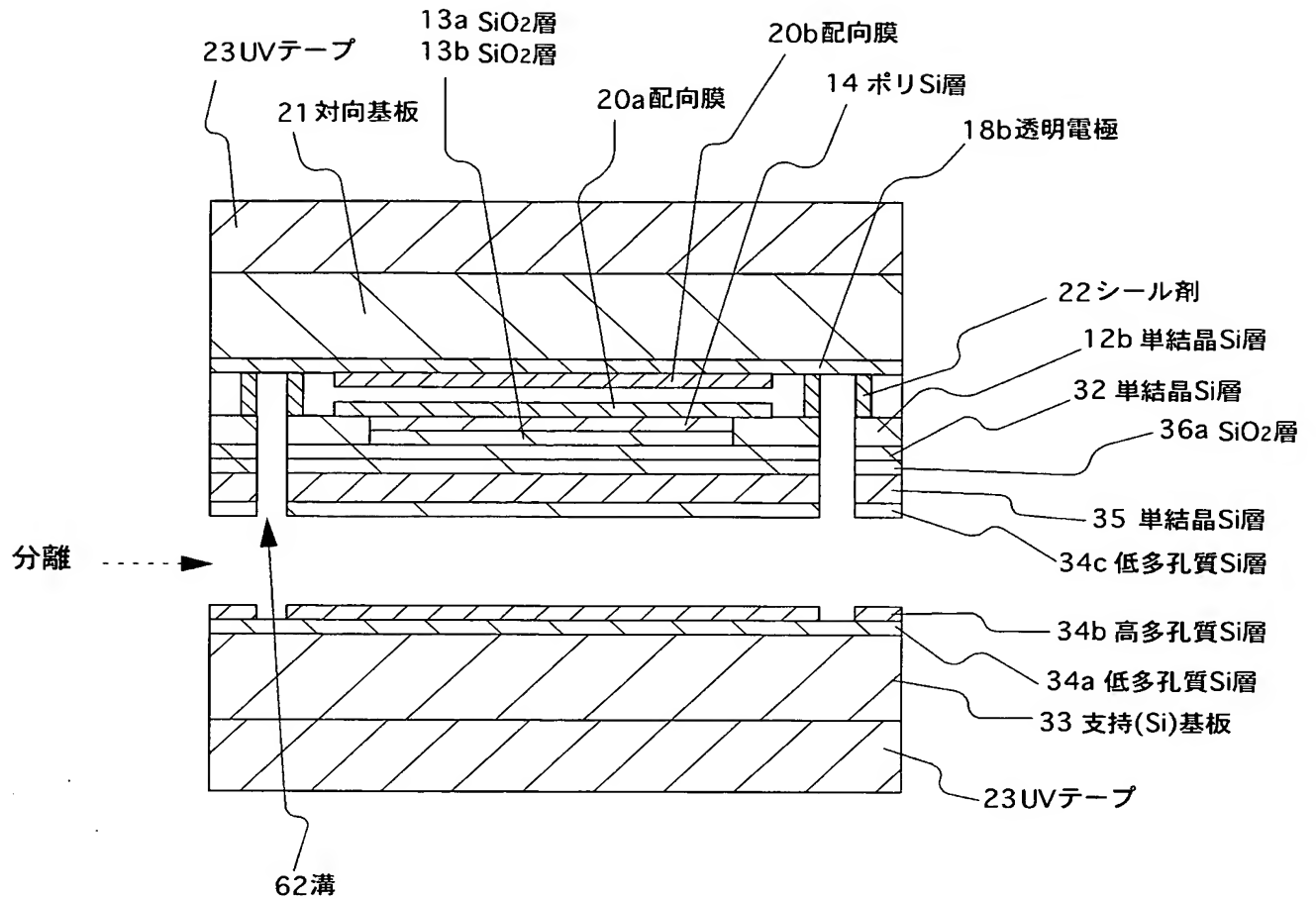
(b)周辺回路領域



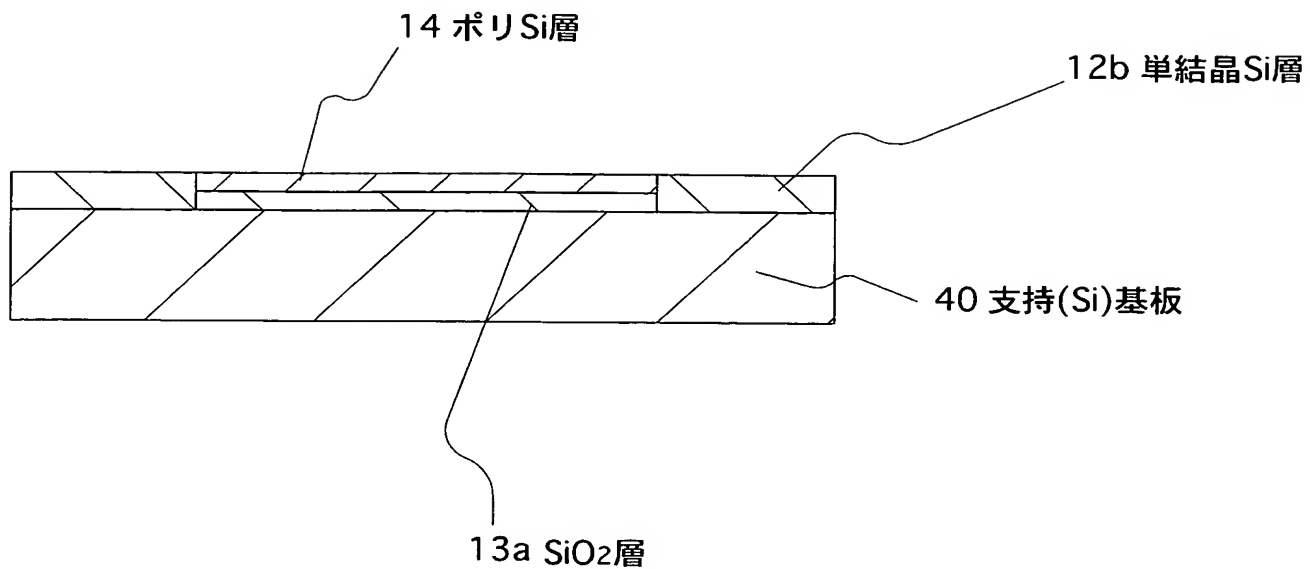
【図 24】



【図 25】

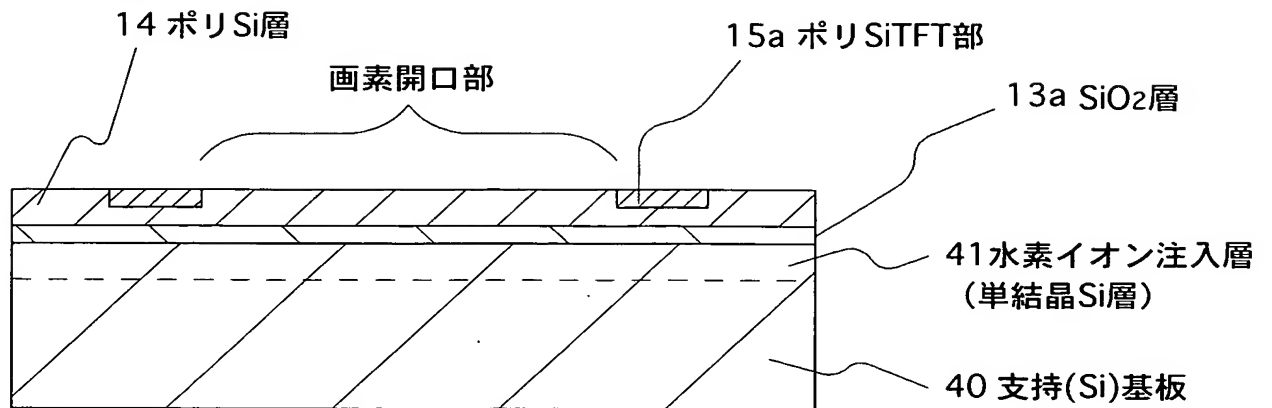


【図 27】

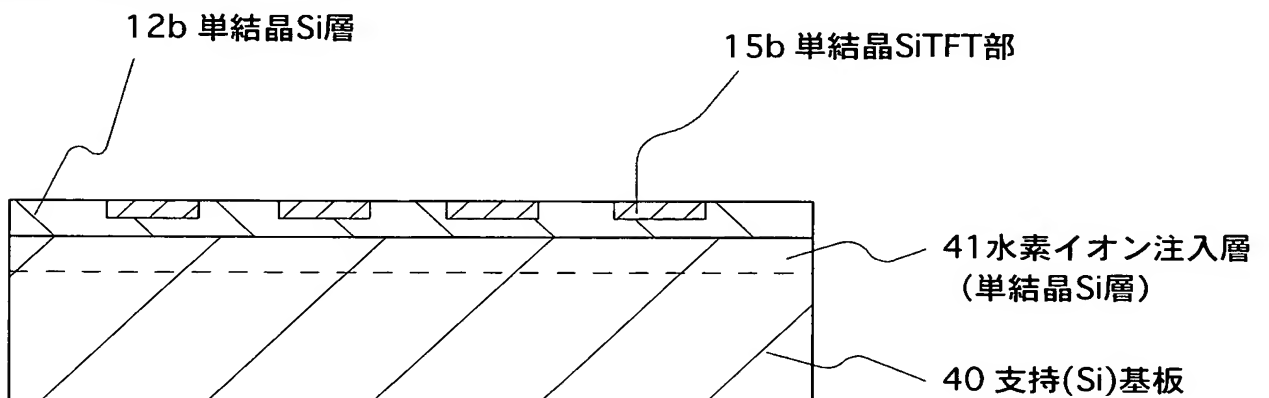


【図 28】

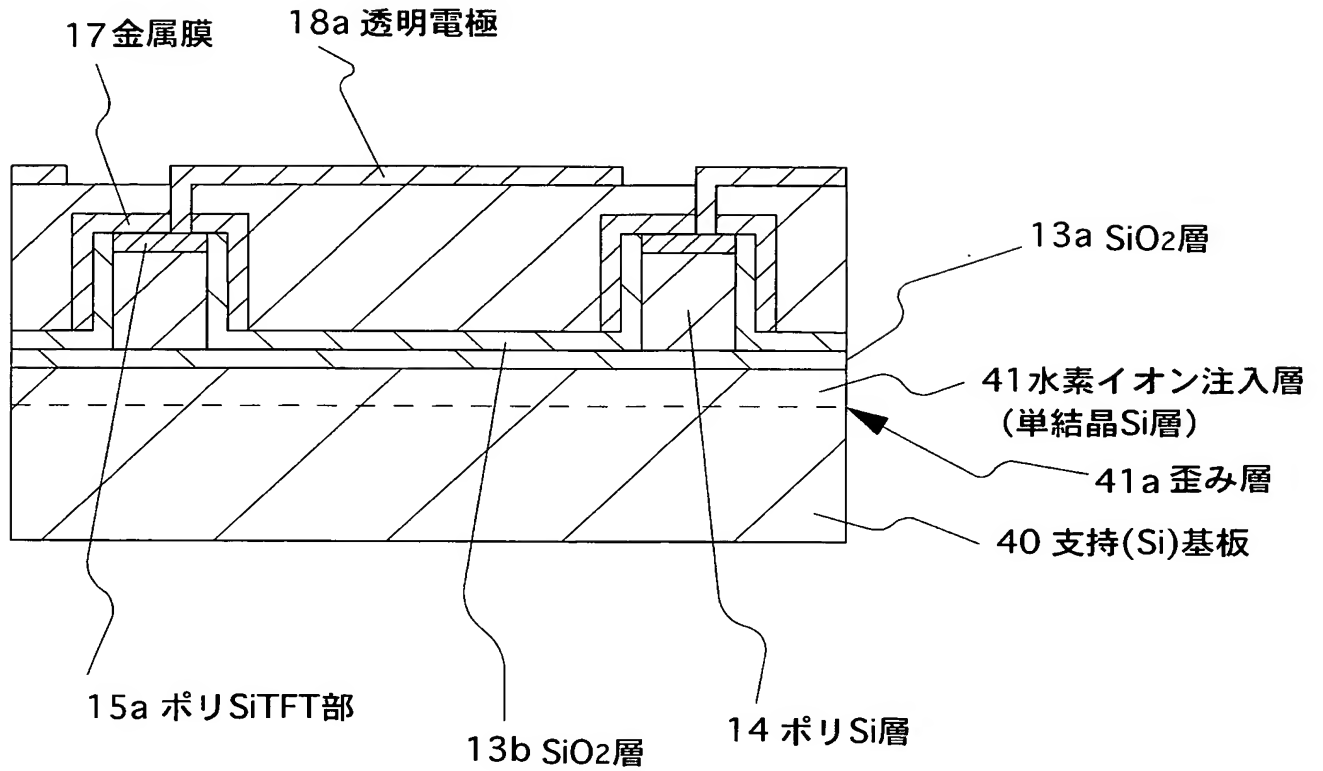
(a) 表示領域



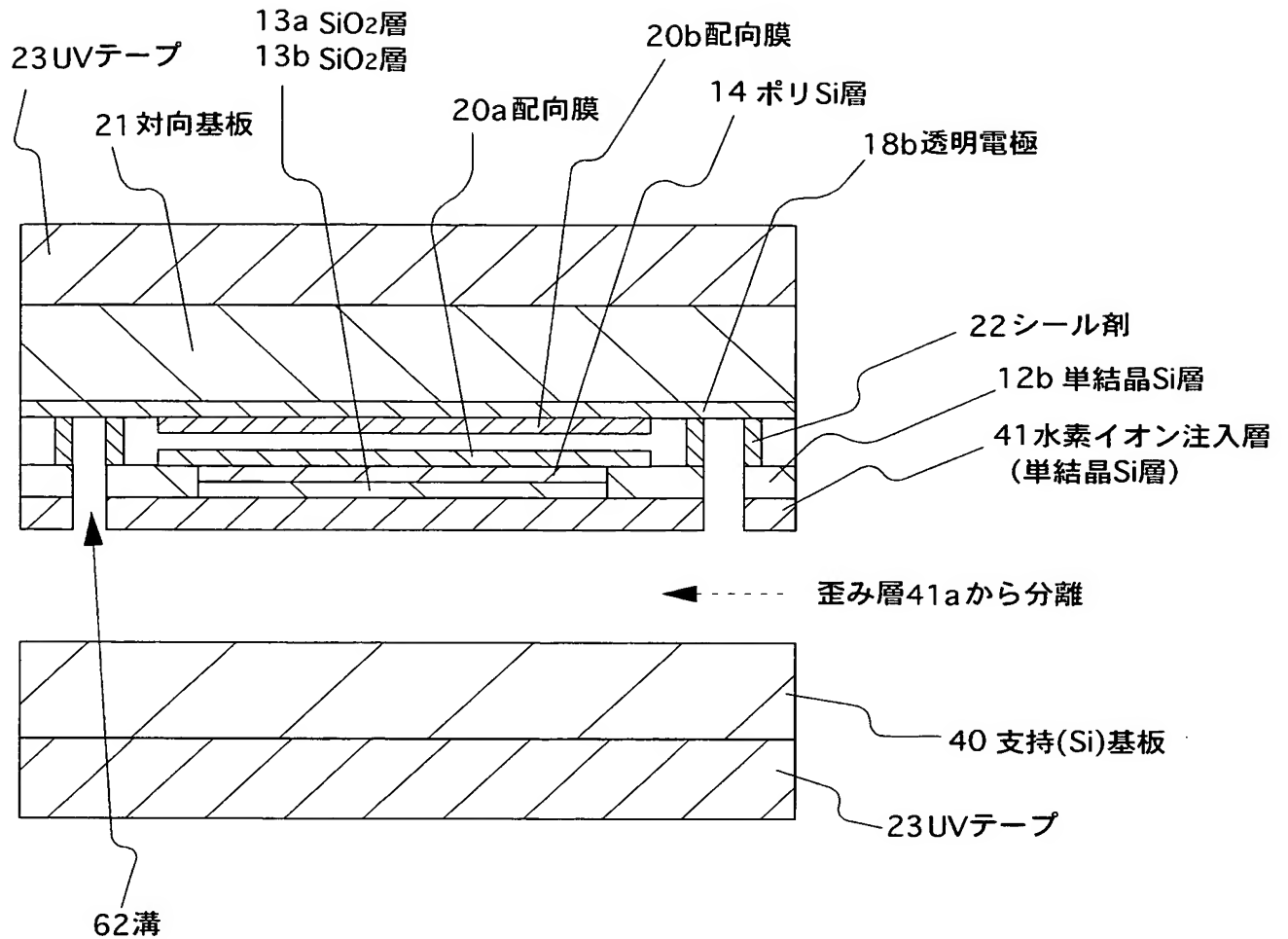
(b) 周辺回路領域



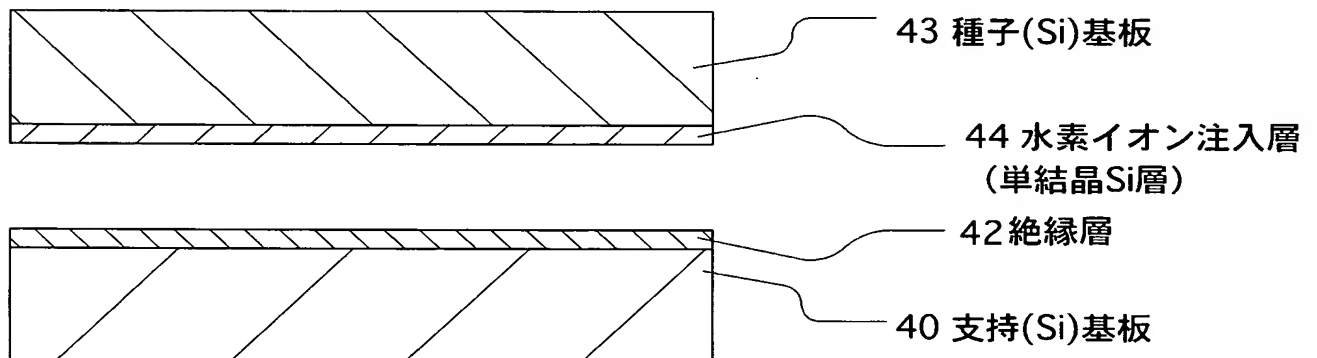
【図 29】



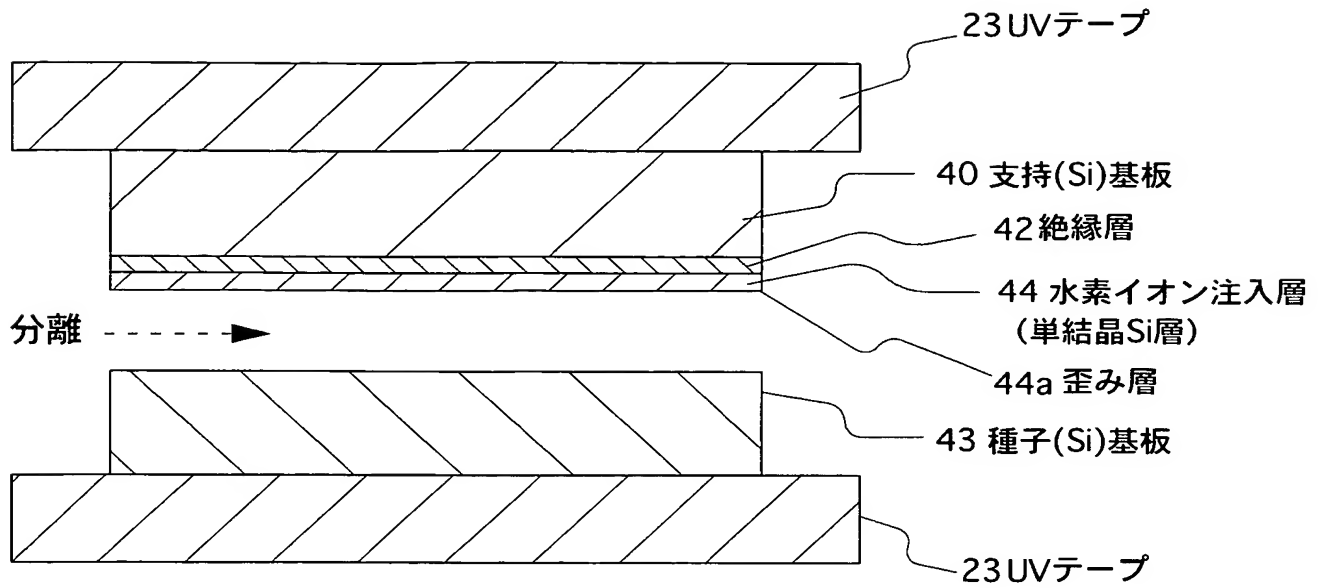
【図30】



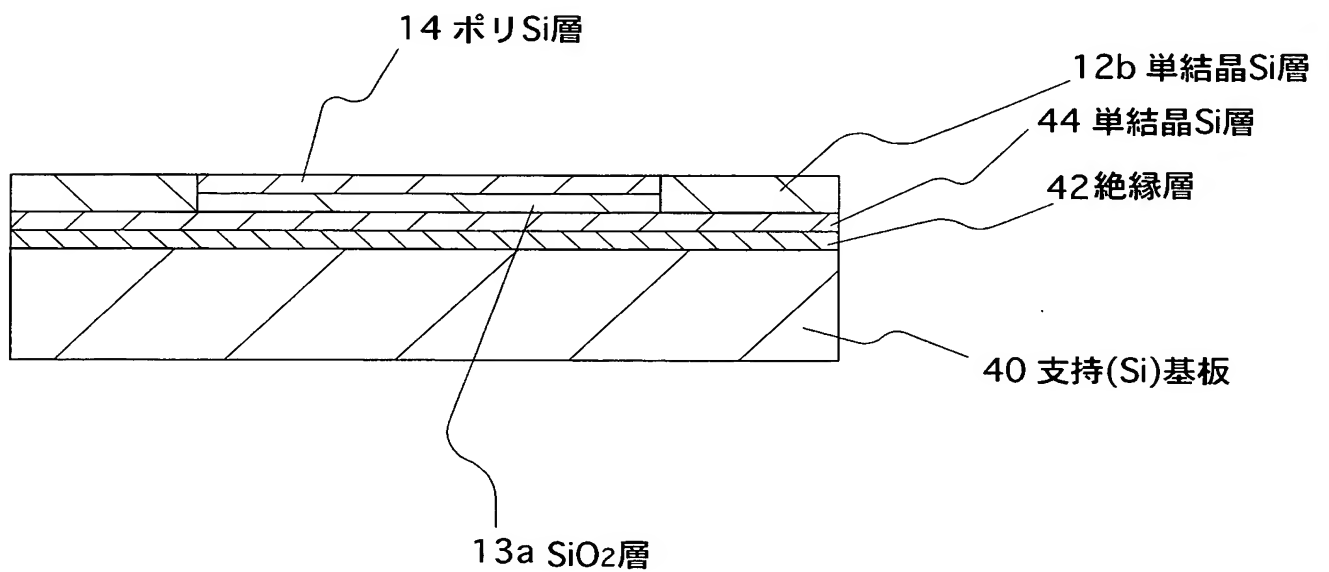
【図31】



【図 3 2】

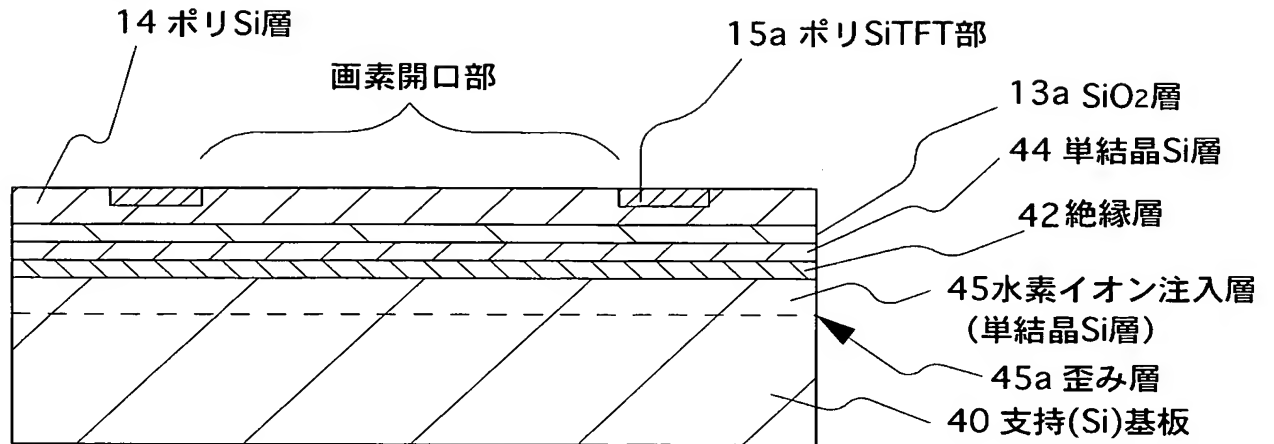


【図 3 3】

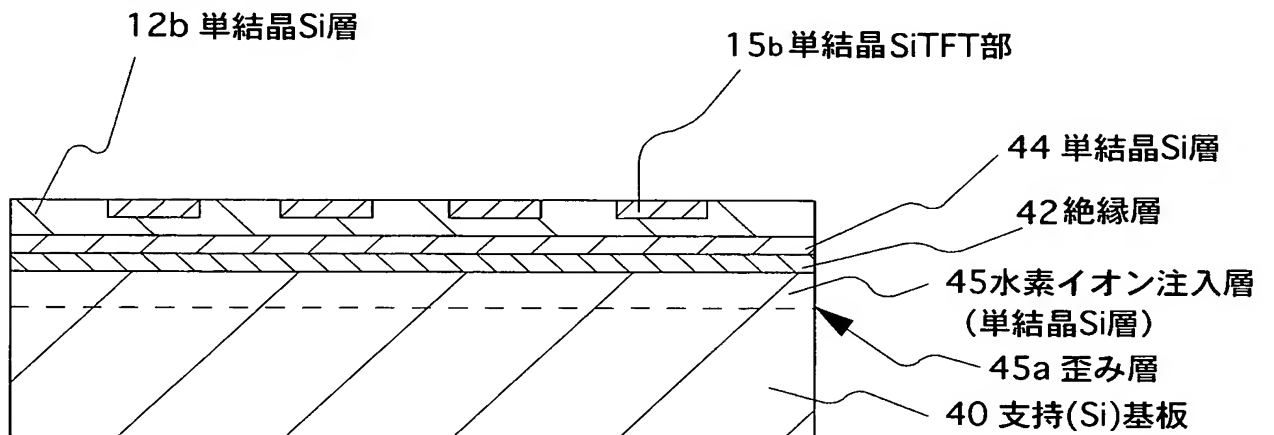


【図 3 4】

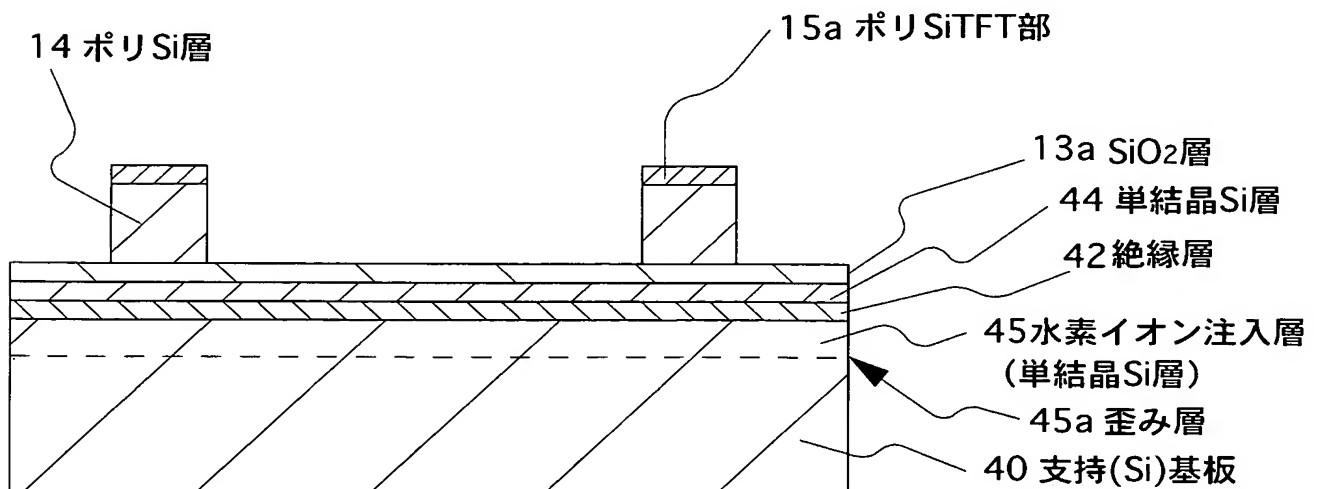
(a) 表示領域



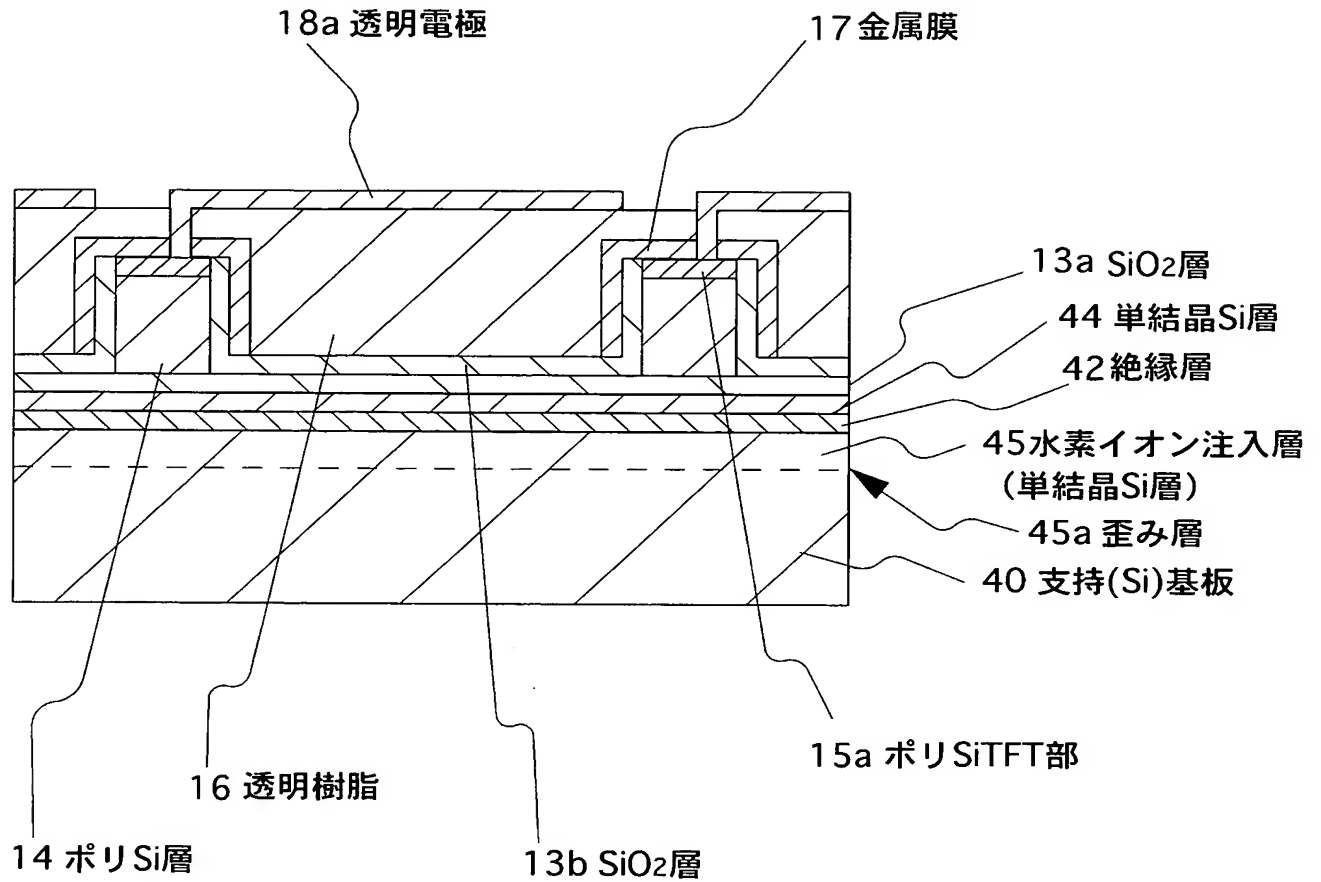
(b) 周辺回路領域



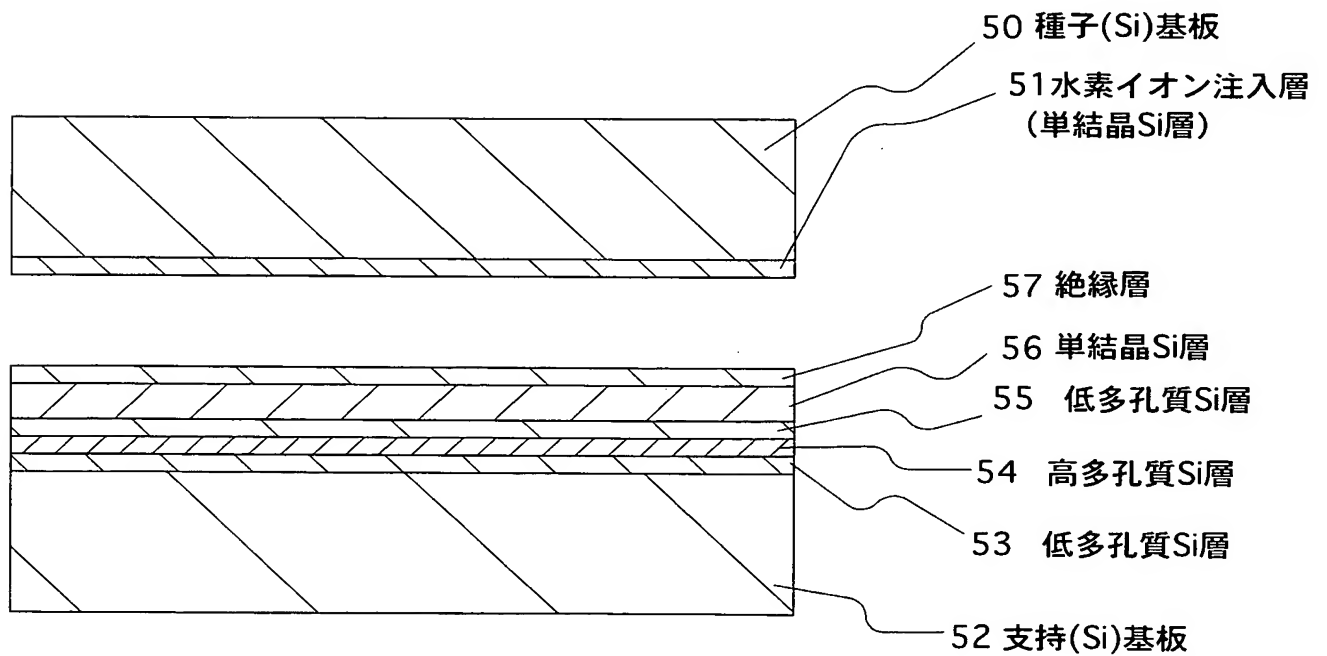
【図 3 5】



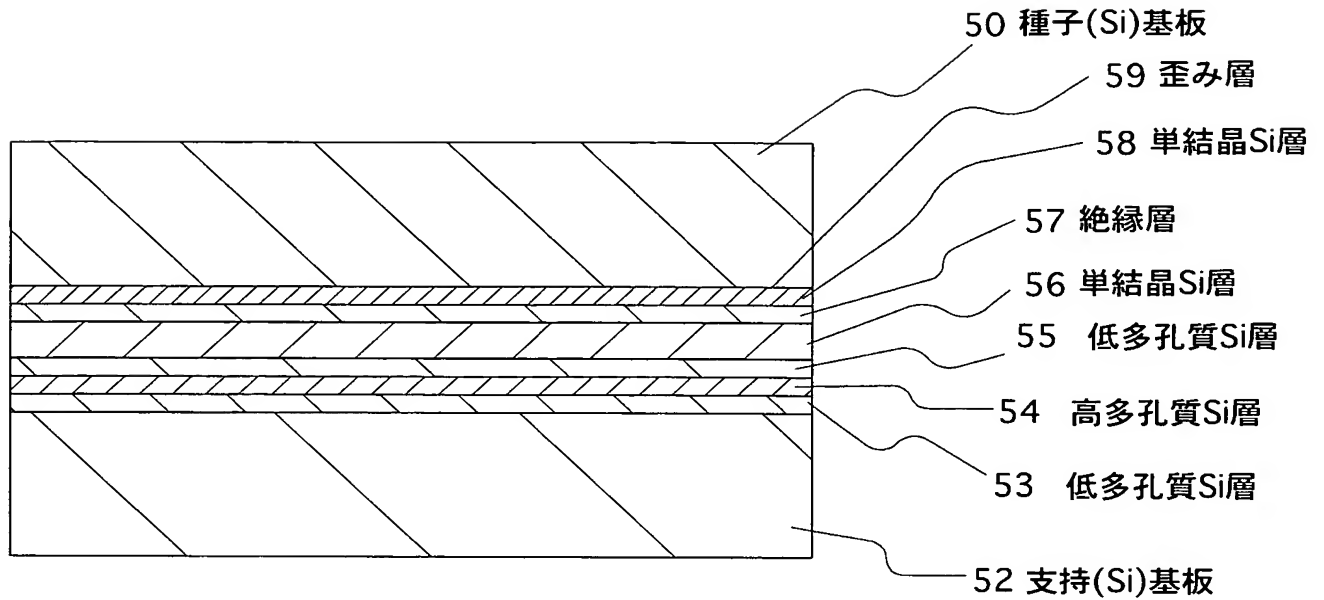
【図 36】



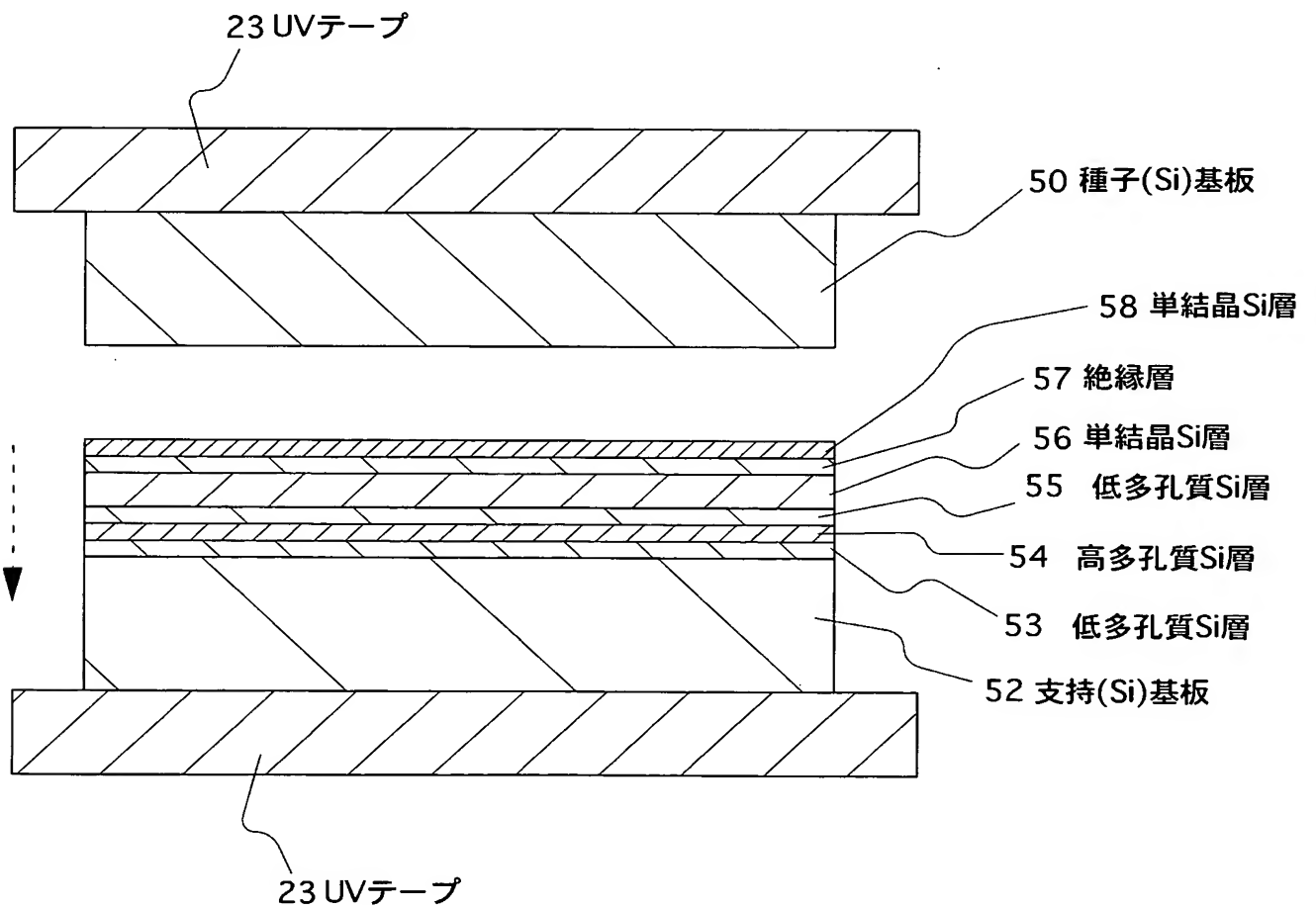
【図 37】



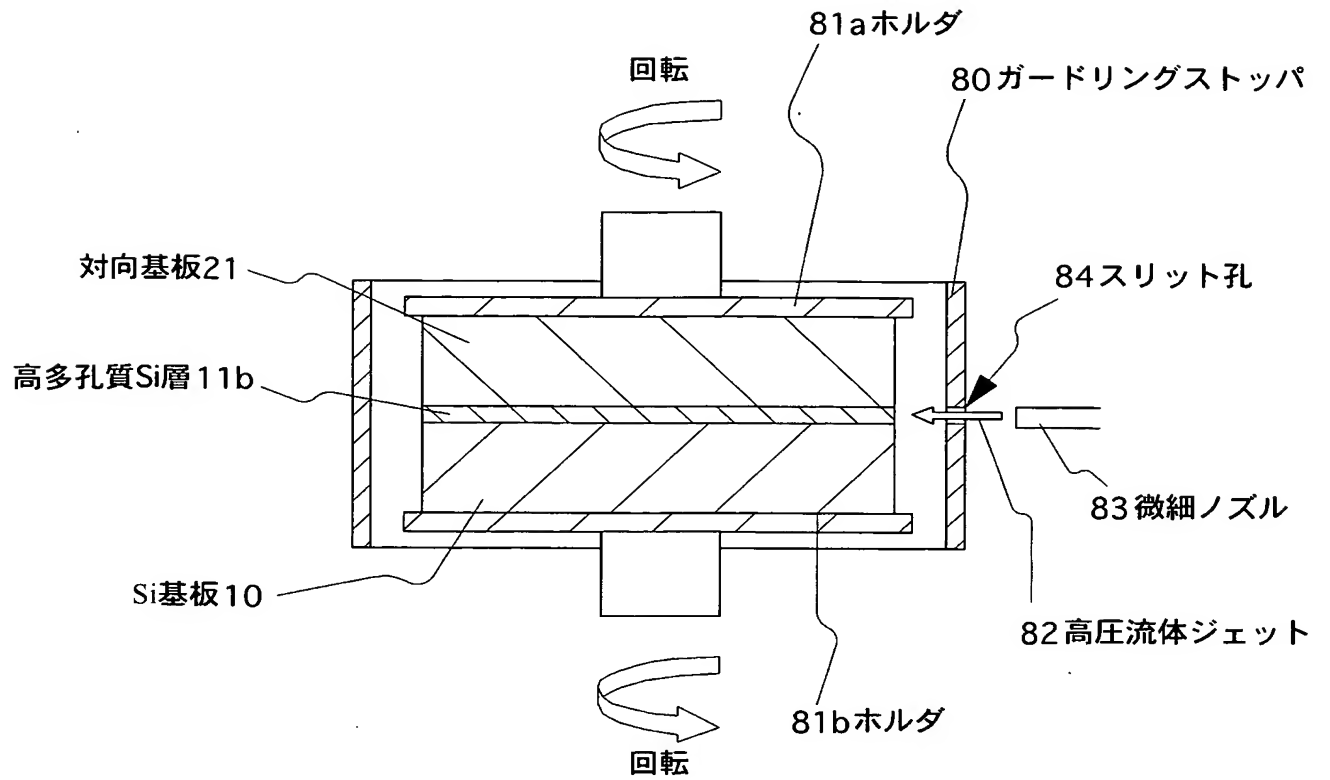
【図 38】



【図 39】

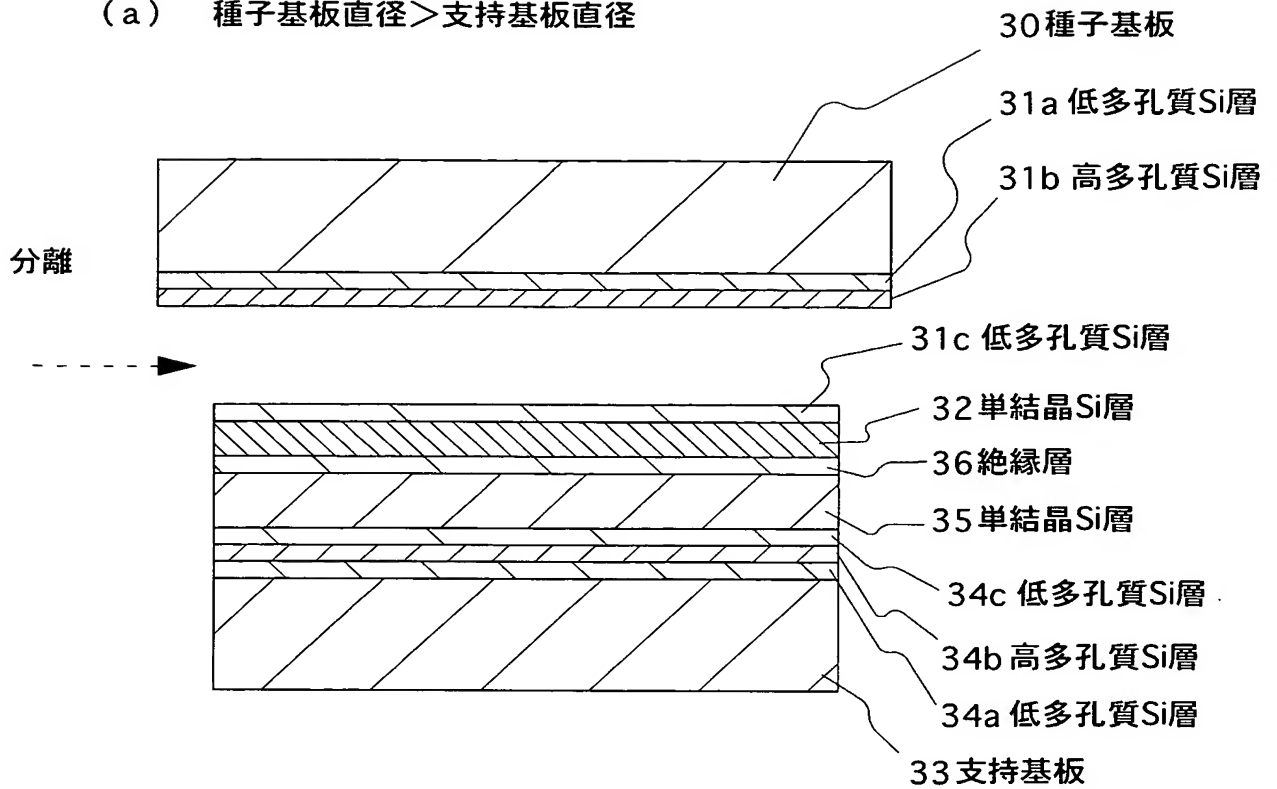


【図 40】

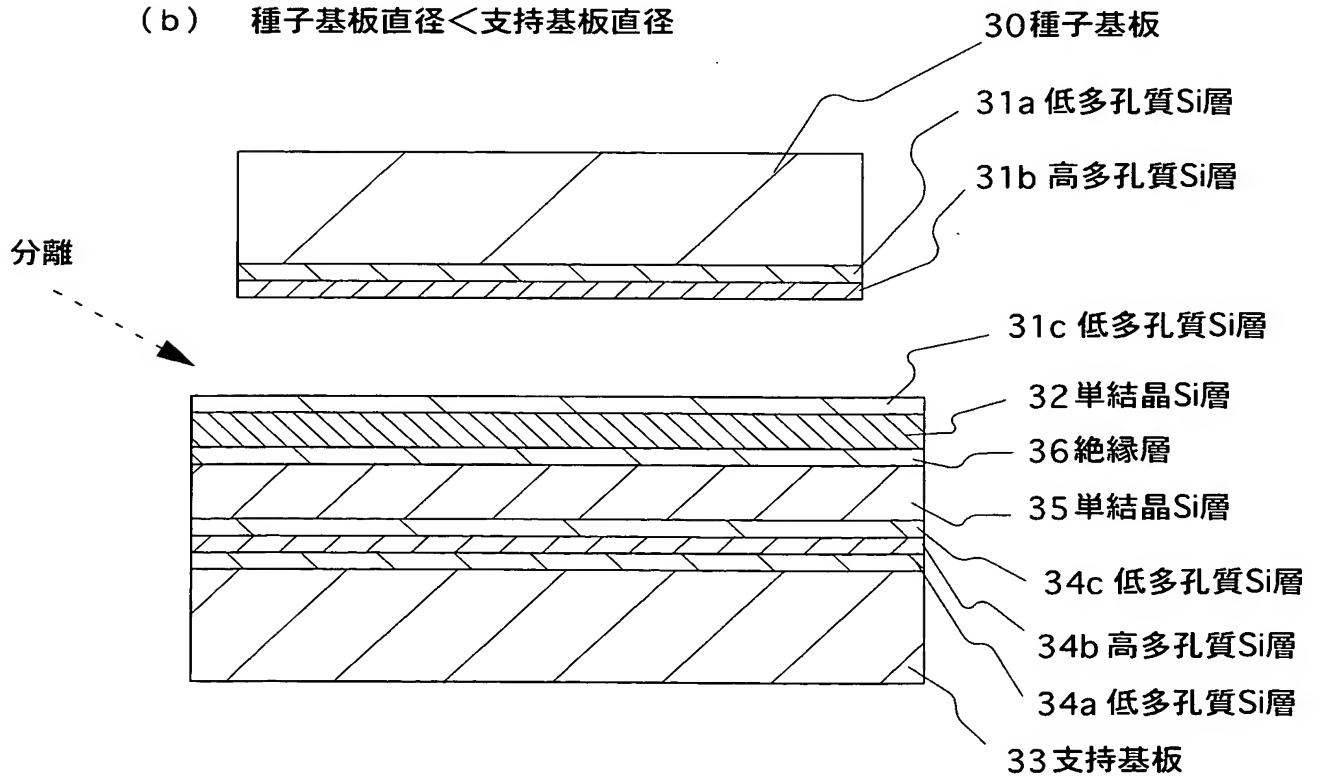


【図 41】

(a) 種子基板直径 > 支持基板直径

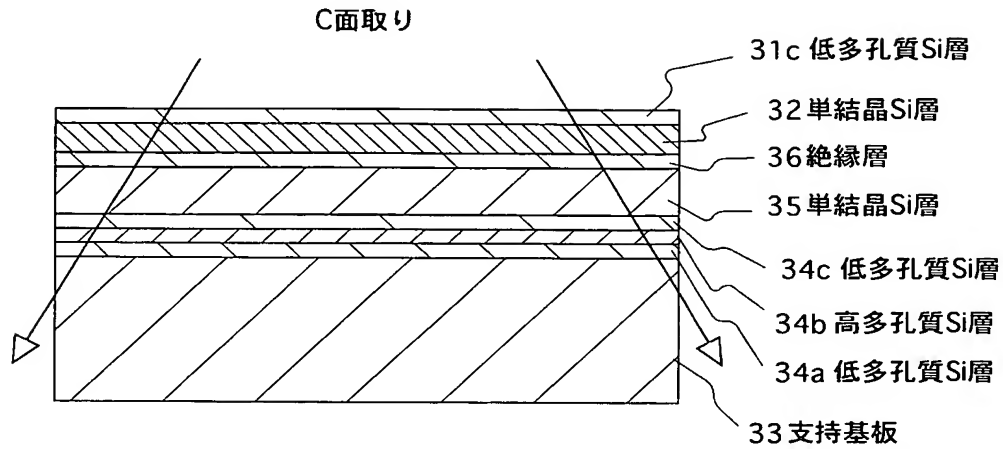


(b) 種子基板直径 < 支持基板直径

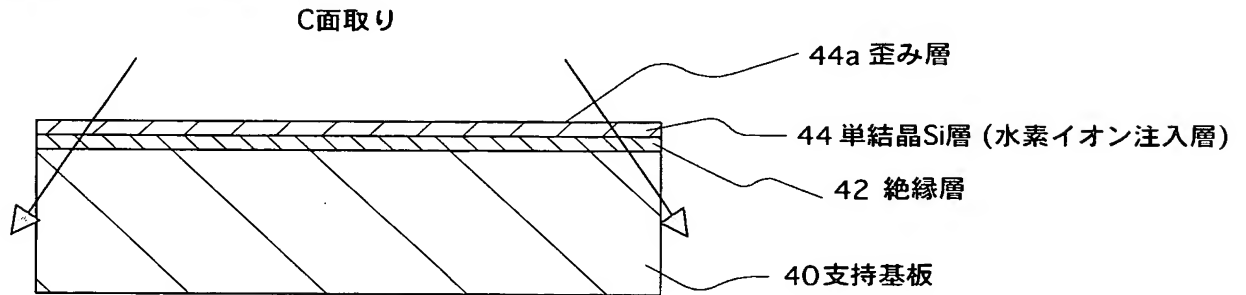


【図 4 2】

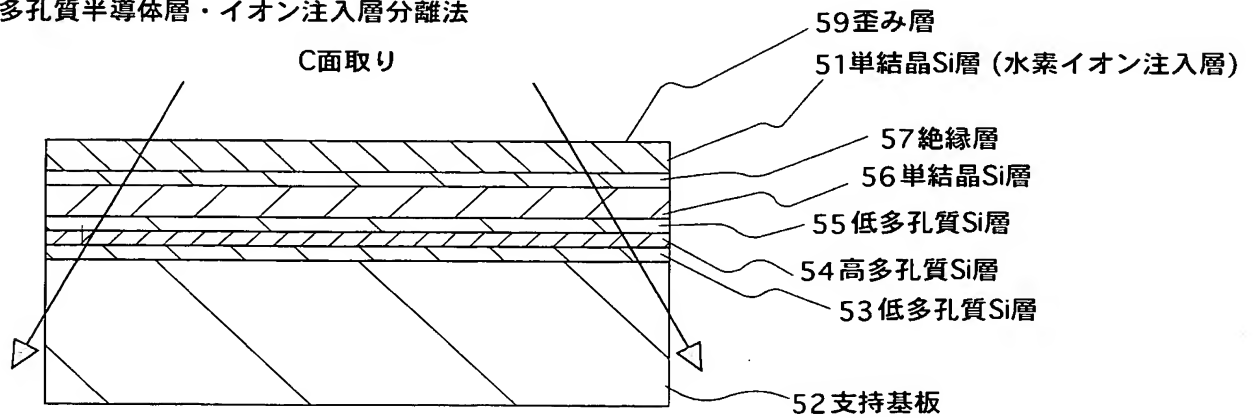
(a) 二重多孔質半導体層分離法



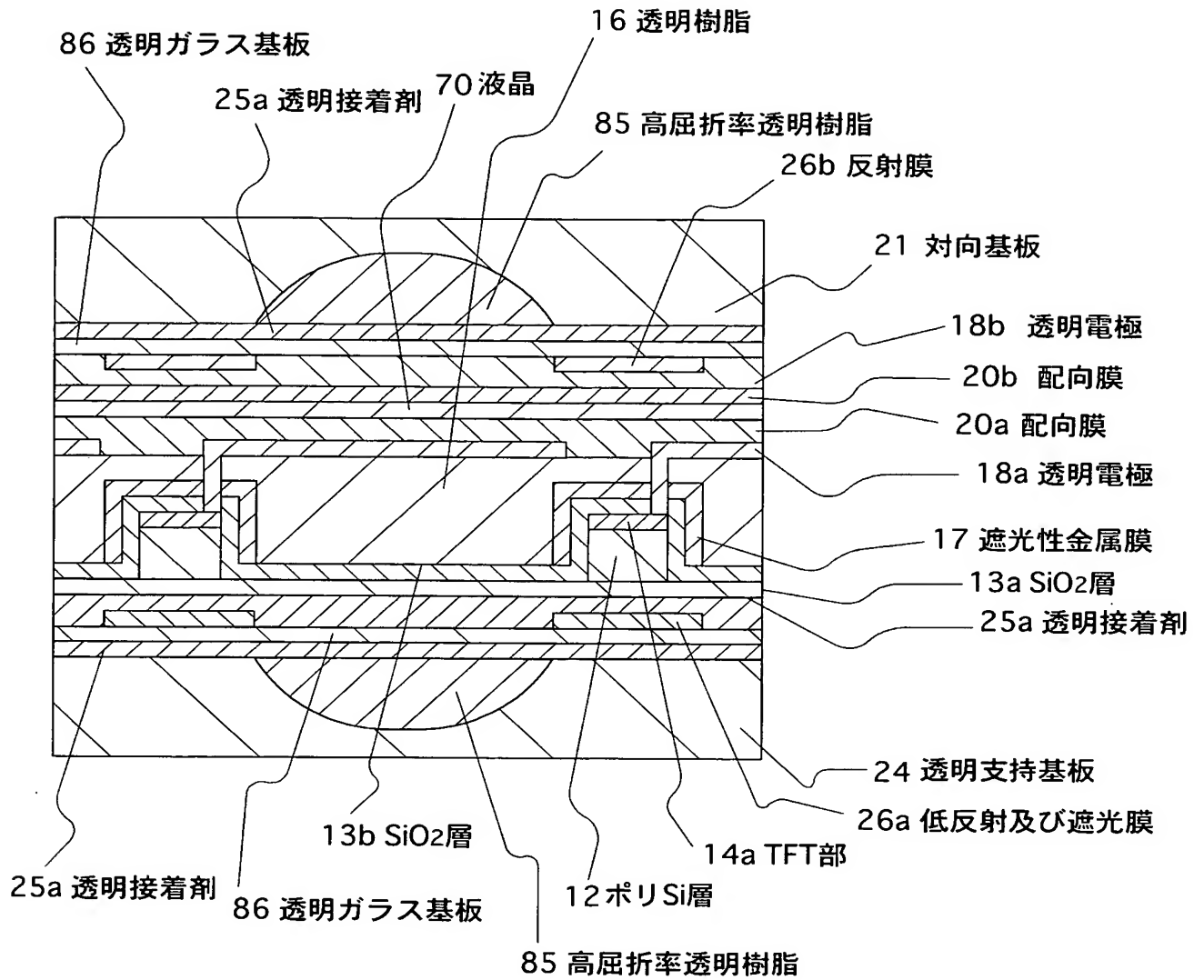
(b) 二重イオン注入層分離法



(c) 多孔質半導体層・イオン注入層分離法

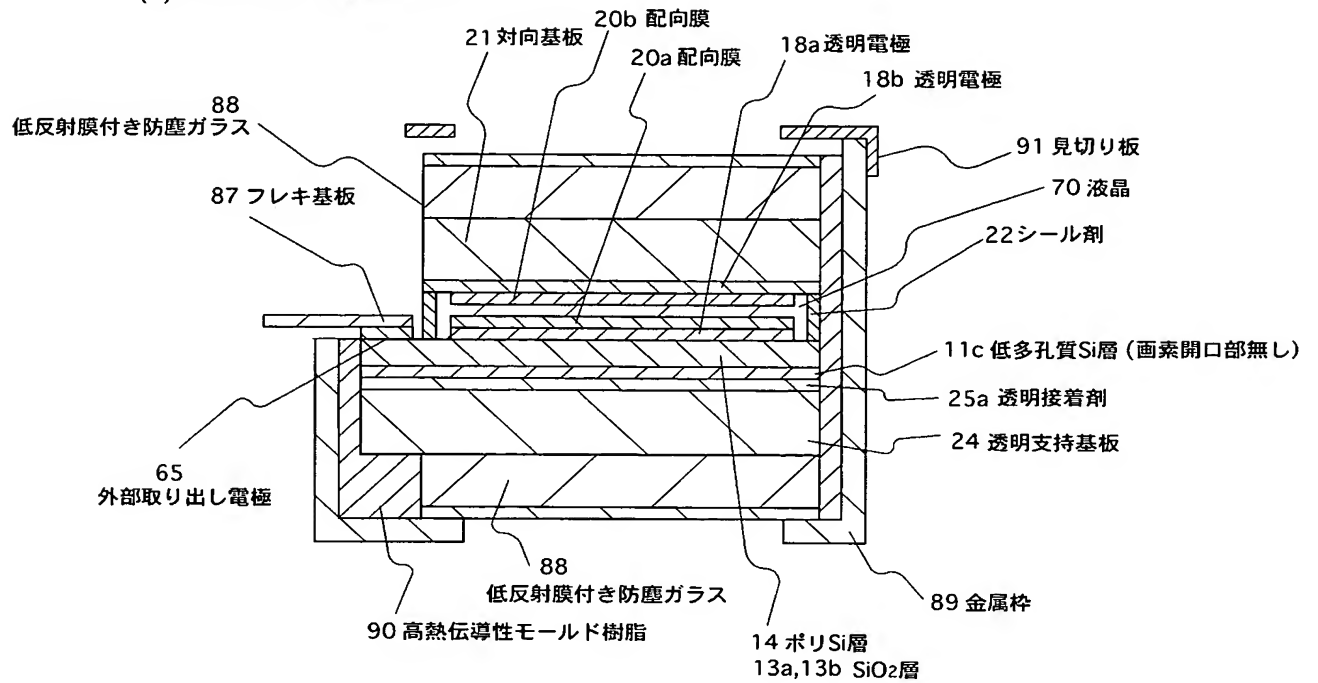


【図 4 3】

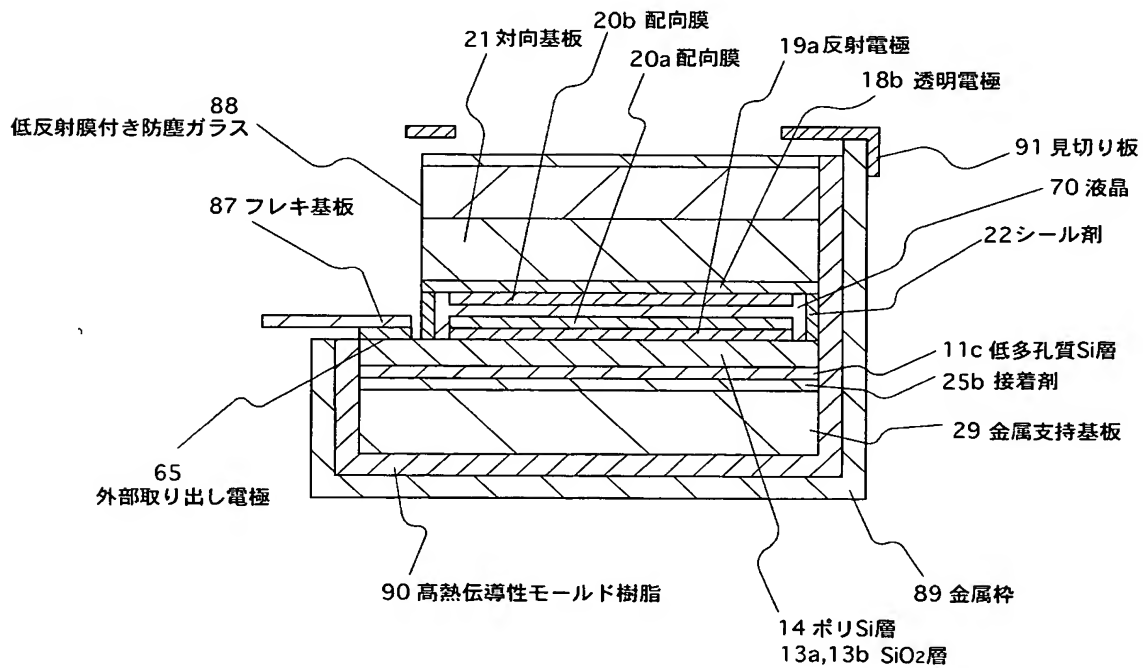


【図 4 4】

(a) プロジェクタ用透過型LCD

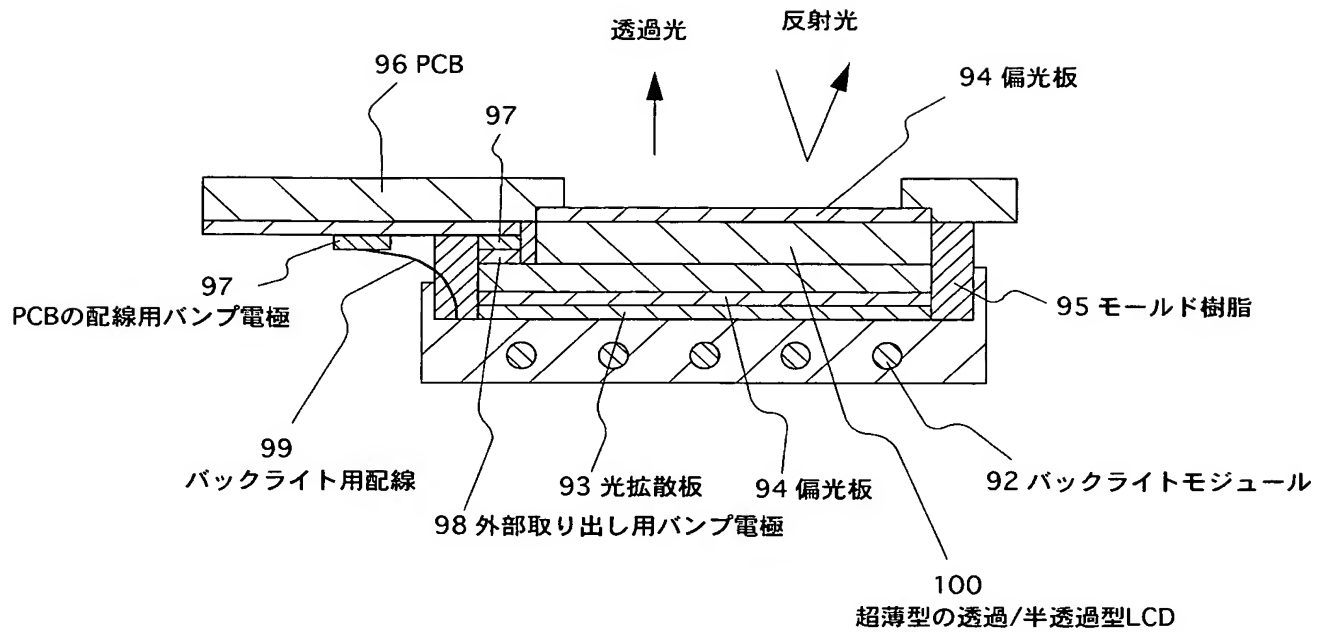


(b) プロジェクタ用反射型LCD

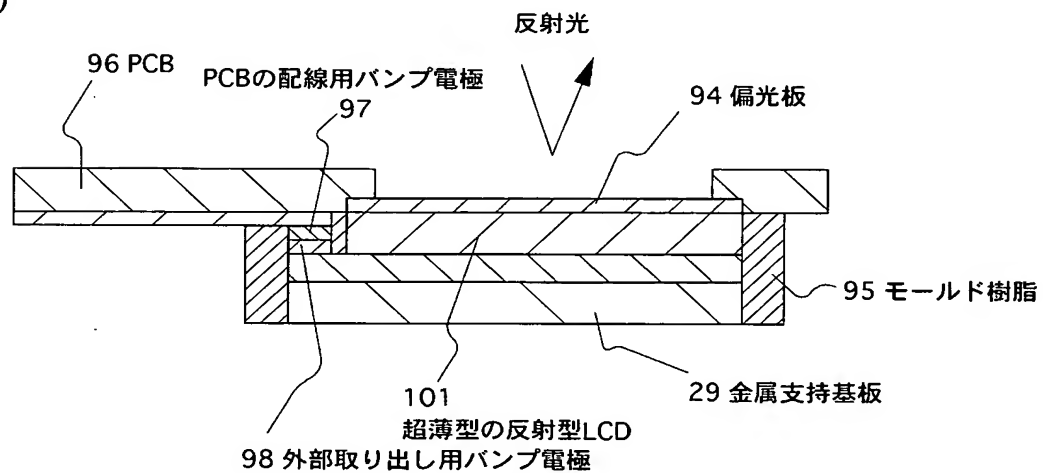


【図 45】

(a)

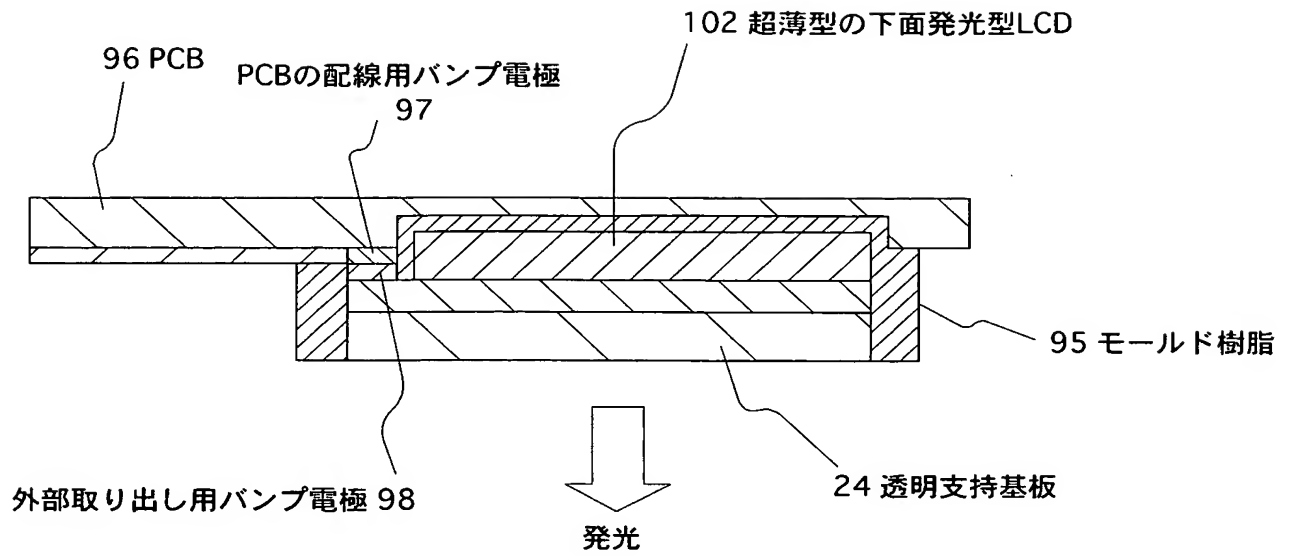


(b)

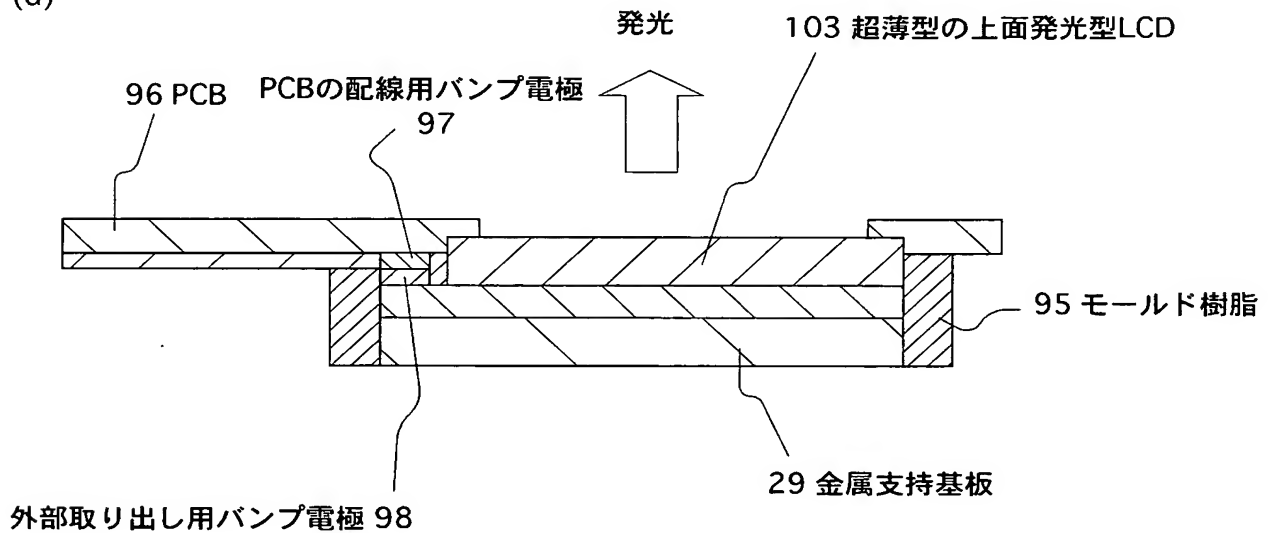


【図 4 6】

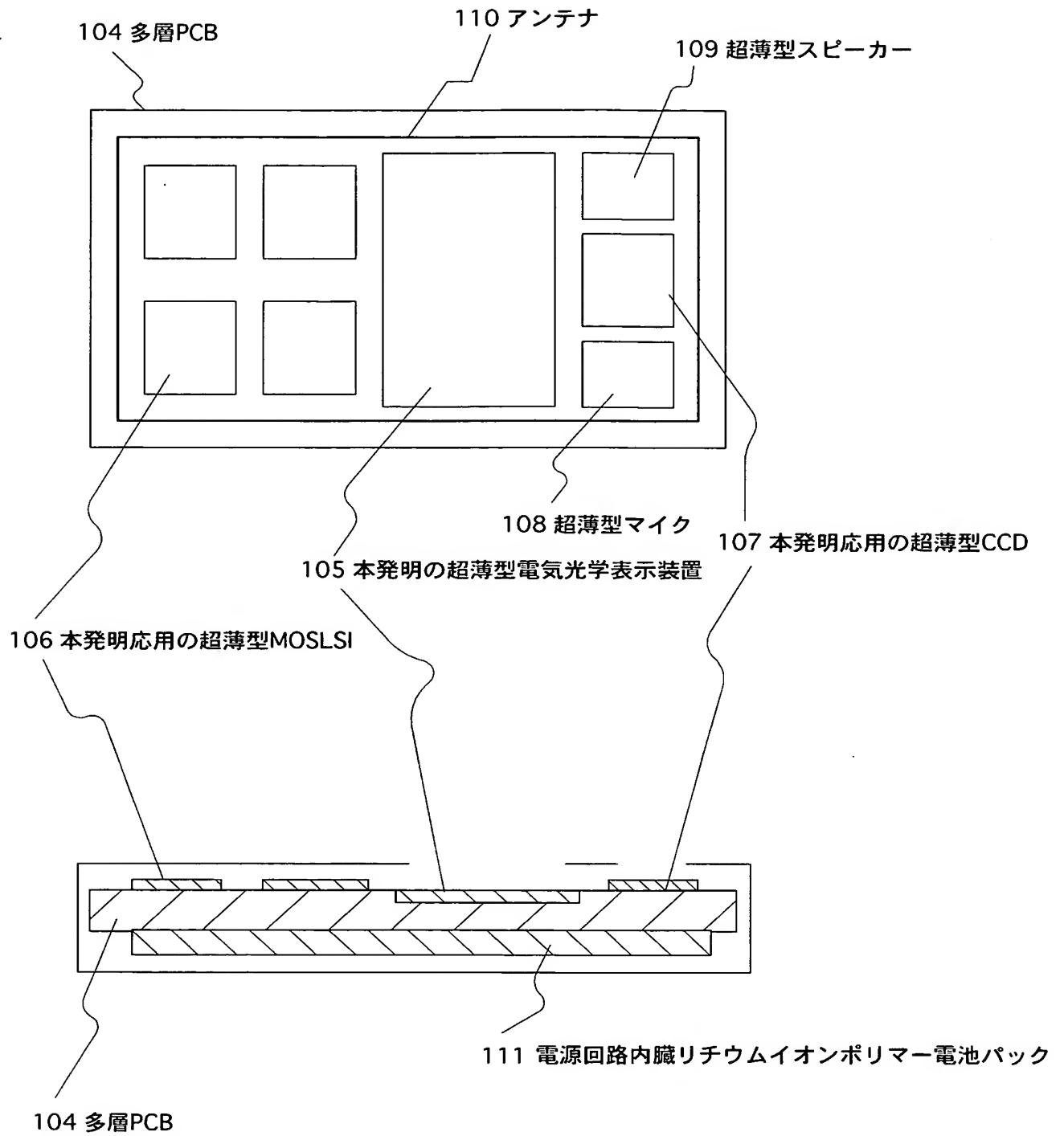
(c)



(d)



【図 47】



【図 48】

多孔質層分離法によるLCD／有機ELの組立法

電気光学表示装置の種類	対向基板との重ね合わせ方法	溝	支持体との貼り合せ方法	切断部
反射型LCD	面面組立	無し	支持体の面面組立	対向／支持体
	↑	↑	支持体チップの面単組立	対向基板／TFT基板層
	面単組立	↑	支持体の面面組立	支持体
	↑	↑	支持体チップの面単組立	TFT基板層
	面面組立	有り	支持体の面面組立	対向／支持体
	↑	↑	支持体チップの面単組立	対向基板
	面単組立	↑	支持体の面面組立	支持体
	↑	↑	支持体チップの面単組立	—
上面発光型有機EL	—	無し	支持体の面面組立	有機EL／支持基板
	—	↑	支持体チップの面単組立	有機EL基板層
	—	有り	支持体の面面組立	有機EL／支持基板
	—	↑	支持体チップの面単組立	有機EL基板層
透過型／半透過型LCD	面面組立	無し	透明支持体の面面組立	対向／透明支持体
	↑	↑	透明支持体チップの面単組立	対向基板／TFT基板層
	面単組立	↑	透明支持体の面面組立	透明支持体
	↑	↑	透明支持体チップの面単組立	TFT基板層
	面面組立	有り	透明支持体の面面組立	対向／透明支持体
	↑	↑	透明支持体チップの面単組立	対向基板
	面単組立	↑	透明支持体の面面組立	透明支持体
	↑	↑	透明支持体チップの面単組立	—
下面発光型有機EL	—	無し	透明支持体の面面組立	有機EL／透明支持基板
	—	↑	透明支持体チップの面単組立	有機EL基板層
	—	有り	透明支持体の面面組立	有機EL／透明支持基板
	—	↑	透明支持体チップの面単組立	有機EL基板層

【図 49】

二重多孔質層分離法によるLCD／有機ELの組立法

電気光学表示装置の種類	対向基板との重ね合わせ方法	溝	支持体との貼り合せ方法	切断部
反射型LCD	面面組立	無し	支持体の面面組立	対向／支持体
	↑	↑	支持体チップの面単組立、	対向基板／TFT基板層
	面単組立	↑	支持体の面面組立	支持体
	↑	↑	支持体チップの面単組立	TFT基板層
	面面組立	有り	支持体の面面組立	対向／支持体
	↑	↑	支持体チップの面単組立	対向基板
	面単組立	↑	支持体の面面組立	支持体
	↑	↑	支持体チップの面単組立	—
上面発光型有機EL	—	無し	支持体の面面組立	有機EL／支持基板
	—	↑	支持体チップの面単組立	有機EL基板層
	—	有り	支持体の面面組立	有機EL／支持基板
	—	↑	支持体チップの面単組立	有機EL基板層
透過型／半透過型LCD	面面組立	無し	透明支持体の面面組立	対向／透明支持体
	↑	↑	透明支持体チップの面単組立	対向基板
	面単組立	↑	透明支持体の面面組立	透明支持体
	↑	↑	透明支持体チップの面単組立	TFT基板層
	面面組立	有り	透明支持体の面面組立	対向／透明支持体
	↑	↑	透明支持体チップの面単組立	対向基板
	面単組立	↑	透明支持体の面面組立	透明支持体
	↑	↑	透明支持体チップの面単組立	—
下面発光型有機EL	—	無し	透明支持体の面面組立	有機EL／透明支持基板
	—	↑	透明支持体チップの面単組立	有機EL基板層
	—	有り	透明支持体の面面組立	有機EL／透明支持基板
	—	↑	透明支持体チップの面単組立	有機EL基板層

【図 50】

イオン注入層分離法によるLCD／有機ELの組立法

電気光学表示装置の種類	対向基板との重ね合わせ方法	溝	支持体との貼り合せ方法	切断部
反射型LCD	面単組立	無し	支持体の面単組立	対向／支持体
	↑	↑	支持体チップの面単組立	対向基板／TFT基板層
	面単組立	↑	支持体の面単組立	支持体
	↑	↑	支持体チップの面単組立	TFT基板層
	面単組立	有り	支持体の面単組立	対向／支持体
	↑	↑	支持体チップの面単組立	対向基板
	面単組立	↑	支持体の面単組立	支持体
	↑	↑	支持体チップの面単組立	—
上面発光型有機EL	—	無し	支持体の面単組立	有機EL／支持基板
	—	↑	支持体チップの面単組立	有機EL基板層
	—	有り	支持体の面単組立	有機EL／支持基板
	—	↑	支持体チップの面単組立	有機EL基板層
透過型／半透過型LCD	面単組立	無し	透明支持体の面単組立	対向／透明支持体
	↑	↑	透明支持体チップの面単組立	対向基板／TFT基板層
	面単組立	↑	透明支持体の面単組立	透明支持体
	↑	↑	透明支持体チップの面単組立	TFT基板層
	面単組立	有り	透明支持体の面単組立	対向／透明支持体
	↑	↑	透明支持体チップの面単組立	対向基板
	面単組立	↑	透明支持体の面単組立	透明支持体
	↑	↑	透明支持体チップの面単組立	—
下面発光型有機EL	—	無し	透明支持体の面単組立	有機EL／透明支持基板
	—	↑	透明支持体チップの面単組立	有機EL基板層
	—	有り	透明支持体の面単組立	有機EL／透明支持基板
	—	↑	透明支持体チップの面単組立	有機EL基板層

【図 51】

二重イオン注入層分離法によるLCD／有機ELの組立法

電気光学表示装置の種類	対向基板との重ね合わせ方法	溝	支持体との貼り合せ方法	切断部
反射型LCD	面単組立	無し	支持体の面単組立	対向／支持体
	↑	↑	支持体チップの面単組立	対向基板／TFT基板層
	面単組立	↑	支持体の面単組立	支持体
	↑	↑	支持体チップの面単組立	TFT基板層
	面単組立	有り	支持体の面単組立	対向／支持体
	↑	↑	支持体チップの面単組立	対向基板
	面単組立	↑	支持体の面単組立	支持体
	↑	↑	支持体チップの面単組立	—
上面発光型有機EL	—	無し	支持体の面単組立	有機EL／支持基板
	—	↑	支持体チップの面単組立	有機EL基板層
	—	有り	支持体の面単組立	有機EL／支持基板
	—	↑	支持体チップの面単組立	有機EL基板層
透過型／半透過型LCD	面単組立	無し	透明支持体の面単組立	対向／透明支持体
	↑	↑	透明支持体チップの面単組立	対向基板／TFT基板層
	面単組立	↑	透明支持体の面単組立	透明支持体
	↑	↑	透明支持体チップの面単組立	TFT基板層
	面単組立	有り	透明支持体の面単組立	対向／透明支持体
	↑	↑	透明支持体チップの面単組立	対向基板
	面単組立	↑	透明支持体の面単組立	透明支持体
	↑	↑	透明支持体チップの面単組立	—
下面発光型有機EL	—	無し	透明支持体の面単組立	有機EL／透明支持基板
	—	↑	透明支持体チップの面単組立	有機EL基板層
	—	有り	透明支持体の面単組立	有機EL／透明支持基板

【図 52】

多孔質層・イオン注入層分離法によるLCD／有機ELの組立法

電気光学表示装置 の種類	対向基板との 重ね合わせ方法	溝	支持体との 貼り合せ方法	切断部
反射型LCD	面面組立	無し	支持体の面面組立	対向／支持体
	↑	↑	支持体チップの面単組立	対向基板／TFT基板層
	面単組立	↑	支持体の面面組立	支持体
	↑	↑	支持体チップの面単組立	TFT基板層
	面面組立	有り	支持体の面面組立	対向／支持体
	↑	↑	支持体チップの面単組立	対向基板／TFT基板層
	面単組立	↑	支持体の面面組立	支持体
	↑	↑	支持体チップの面単組立	—
上面発光型有機EL	—	無し	支持体の面面組立	有機EL／支持基板
	—	↑	支持体チップの面単組立	有機EL基板層
	—	有り	支持体の面面組立	有機EL／支持基板
	—	↑	支持体チップの面単組立	有機EL基板層
透過型／ 半透過型LCD	面面組立	無し	透明支持体の面面組立	対向／透明支持体
	↑	↑	透明支持体チップの面単組立	対向基板／TFT基板層
	面単組立	↑	透明支持体の面面組立	透明支持体
	↑	↑	透明支持体チップの面単組立	TFT基板層
	面面組立	有り	透明支持体の面面組立	対向／透明支持体
	↑	↑	透明支持体チップの面単組立	対向基板／TFT基板層
	面単組立	↑	透明支持体の面面組立	透明支持体
	↑	↑	透明支持体チップの面単組立	—
下面発光型有機EL	—	無し	透明支持体の面面組立	有機EL／透明支持基板
	—	↑	透明支持体チップの面単組立	有機EL基板層
	—	有り	透明支持体の面面組立	有機EL／透明支持基板
	—	↑	透明支持体チップの面単組立	有機EL基板層

【書類名】 要約書**【要約】**

【課題】 高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の透過型LCD、半透過型LCD、反射型LCD、上面発光型有機EL、下面発光型有機ELなどの電気光学表示装置を得る。

【解決手段】 単結晶Si基板10に多孔質半導体層（低多孔質Si層11a・高多孔質Si層11b・低多孔質Si層11c）、単結晶Si層12a、SiO₂層13aを形成し、表示領域のSiO₂層13aを残して周辺回路領域のSiO₂層13aを除去し、半導体エピタキシャル成長により表示領域にポリSi層14aを、周辺回路領域に単結晶Si層12bを、それぞれ形成し、表示領域のポリSi層14に表示素子部を、周辺回路領域の単結晶Si層12bに周辺回路部を、それぞれ形成し、Si基板10を多孔質Si層11bから分離する工程と、分離後の超薄型電気光学表示素子基板に支持体を貼り付け、支持体の貼り付け後、各超薄型電気光学表示装置に分割する。

【選択図】 図7

認定・付加情報

特許出願の番号	特願 2004-024897
受付番号	50400162250
書類名	特許願
担当官	第五担当上席 0094
作成日	平成 16 年 2 月 9 日

< 認定情報・付加情報 >

【特許出願人】

【識別番号】	000002185
【住所又は居所】	東京都品川区北品川 6 丁目 7 番 35 号
【氏名又は名称】	ソニー株式会社

【代理人】

申請人

【識別番号】	100084294
【住所又は居所】	福岡県福岡市博多区博多駅東 3 丁目 1-4 タカ 福岡ビル 3 階 有吉国際特許事務所
【氏名又は名称】	有吉 教晴

【選任した代理人】

【識別番号】	100114627
【住所又は居所】	福岡県福岡市博多区博多駅東 3 丁目 1-4 タカ 福岡ビル 3 階
【氏名又は名称】	有吉 修一郎

特願 2 0 0 4 - 0 2 4 8 9 7

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 2 1 8 5]

1. 変更年月日

1 9 9 0 年 8 月 3 0 日

[変更理由]

新規登録

住 所

東京都品川区北品川 6 丁目 7 番 3 5 号

氏 名

ソニー株式会社